

Class-C型CMOS VCOにおける 最適バイアス制御回路の検討

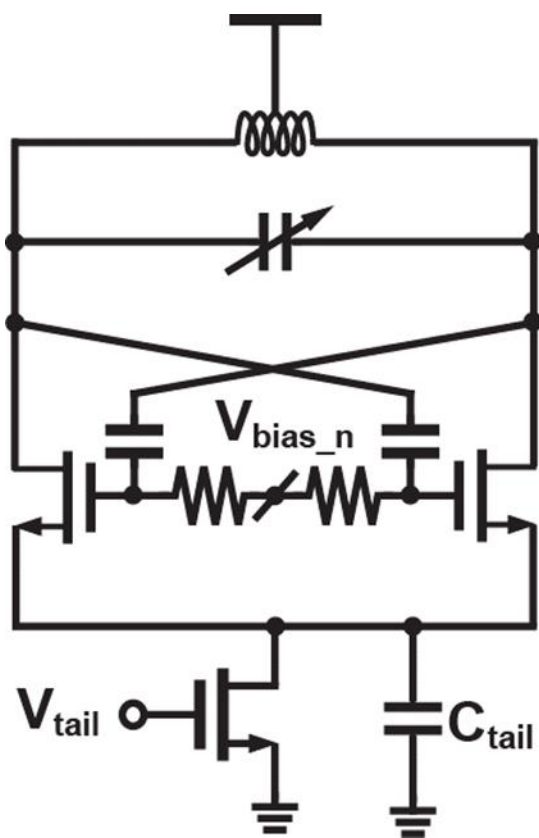
○ファム ヴァントウアン、近藤智史、
タライル ナラヤナン アラビンド、岡田 健一、松澤 昭

東京工業大学大学院理工学研究科
電子物理工学専攻 松澤・岡田研究室

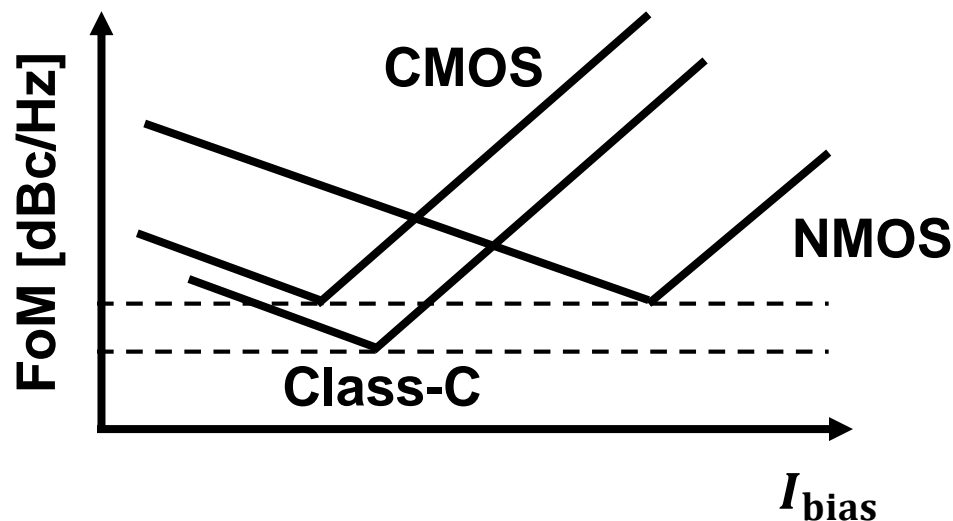
- 研究背景
- 従来のClass-C型CMOS VCOと問題点
- 提案するバイアス制御回路
- シミュレーション結果
- まとめ

発振器には低位相雑音、低消費電力が要求される

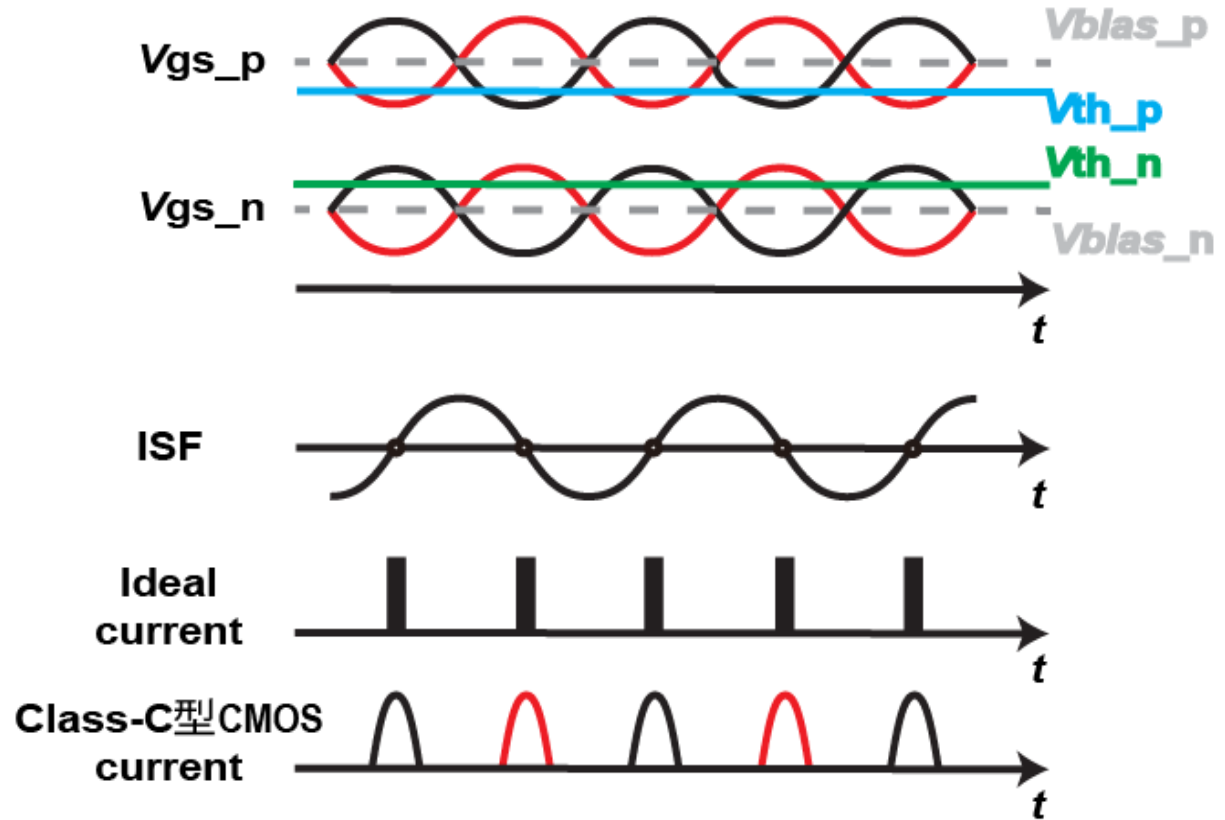
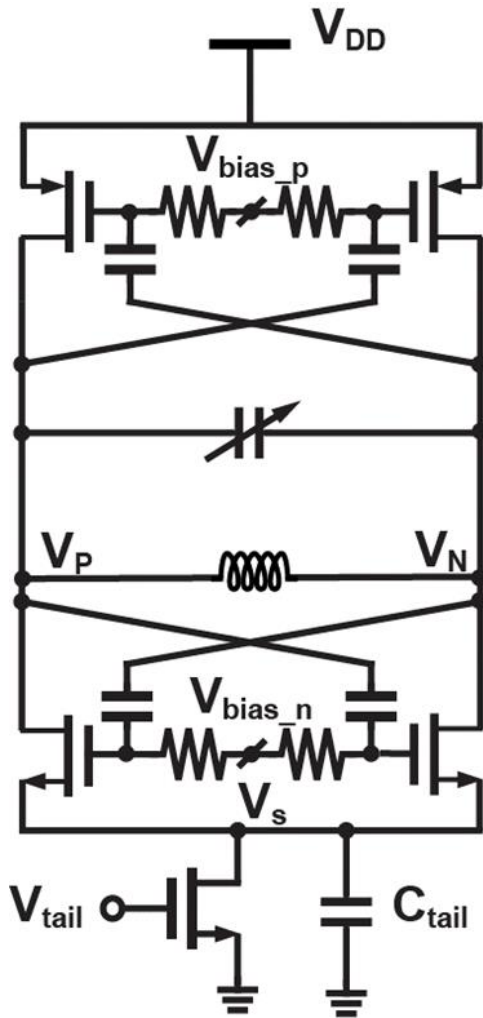
Class-C型 VCO

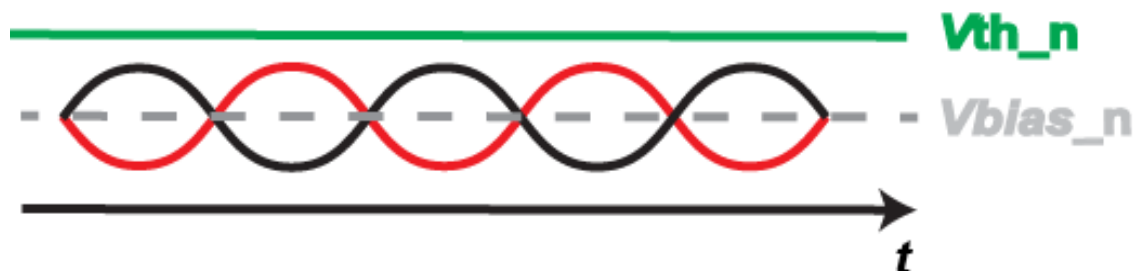
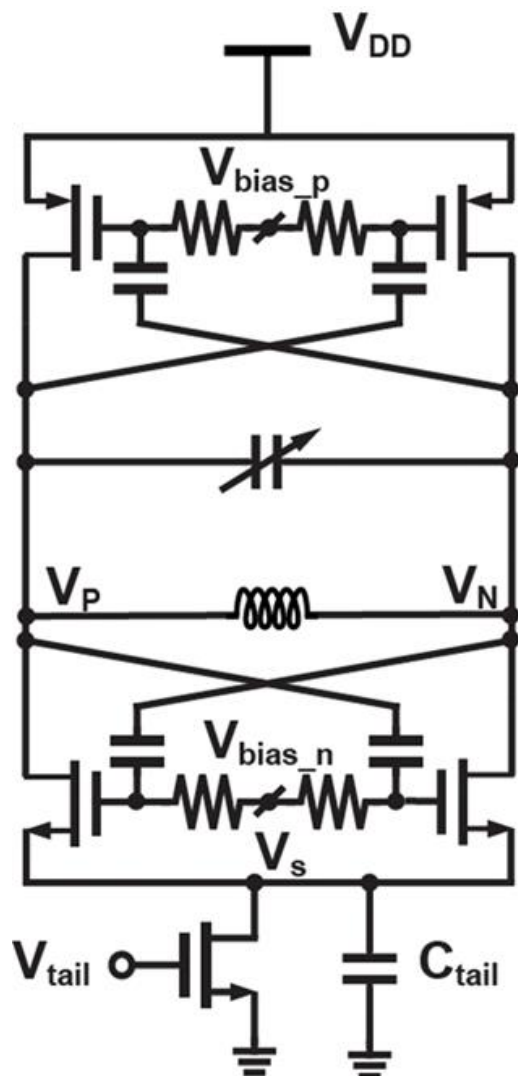


- 😊 低位相雑音
- 😊 低消費電力



Class-C型CMOS VCO の動作



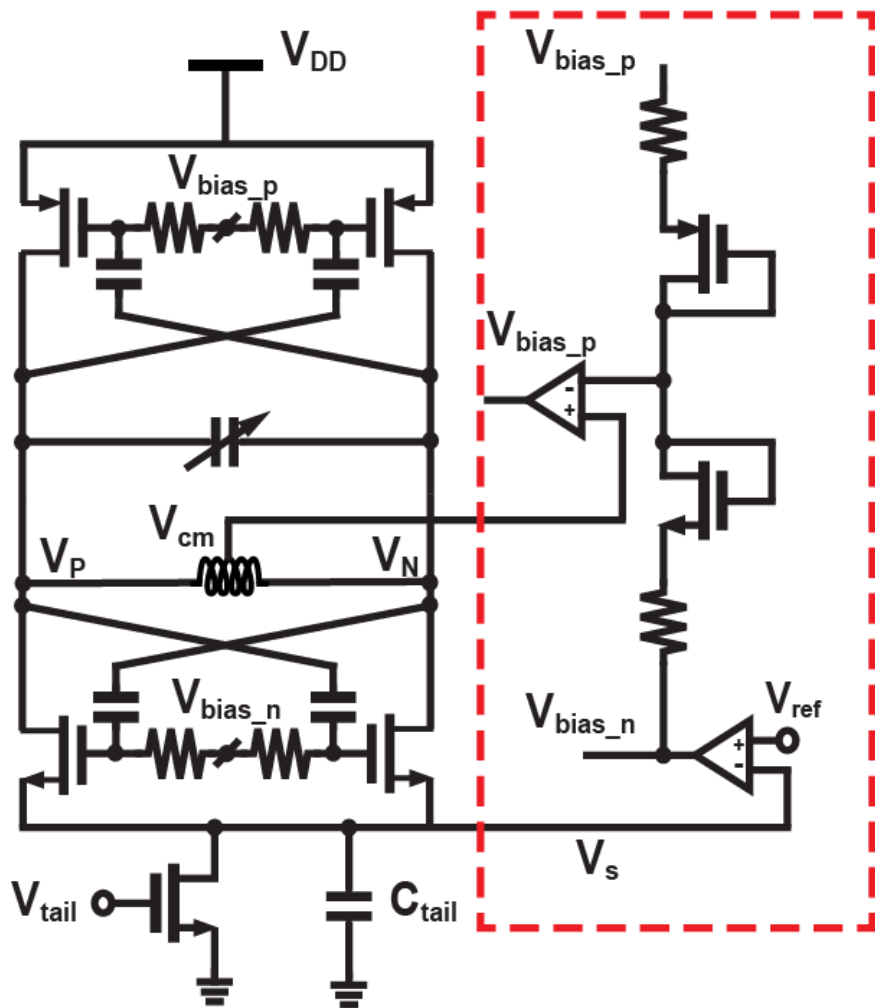


発振開始時に振幅が小さいため、
トランジスタがON状態にならない

発振が開始できない

自動で最適なバイアス
制御が必要

提案するバイアス制御回路



すべてのトランジスタが飽和領域で動作する条件

$$V_{biasn} < V_{cm} - 2A_t + V_{thn}$$

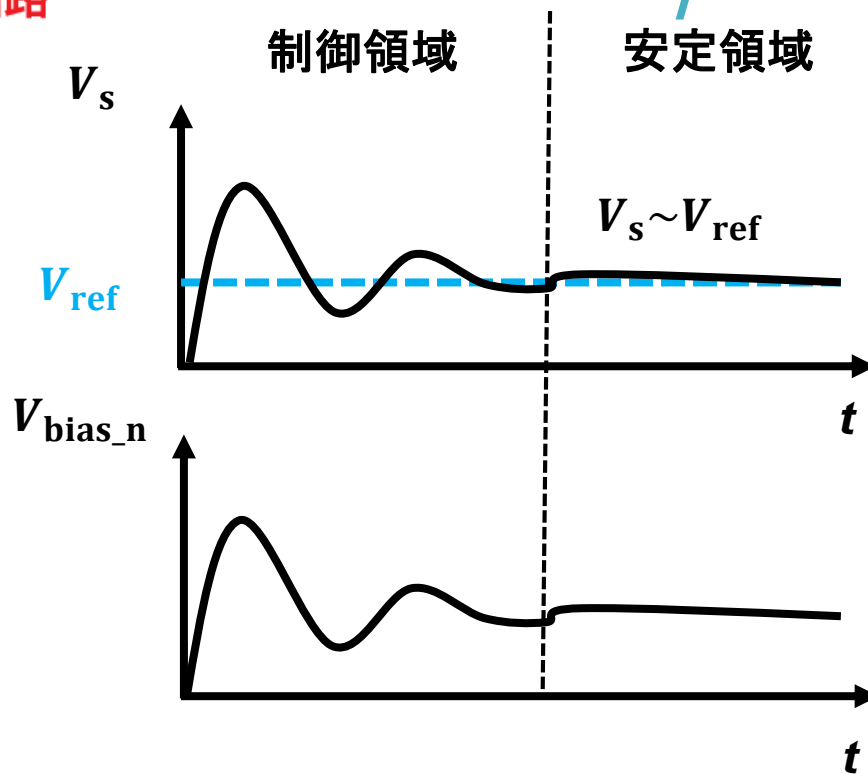
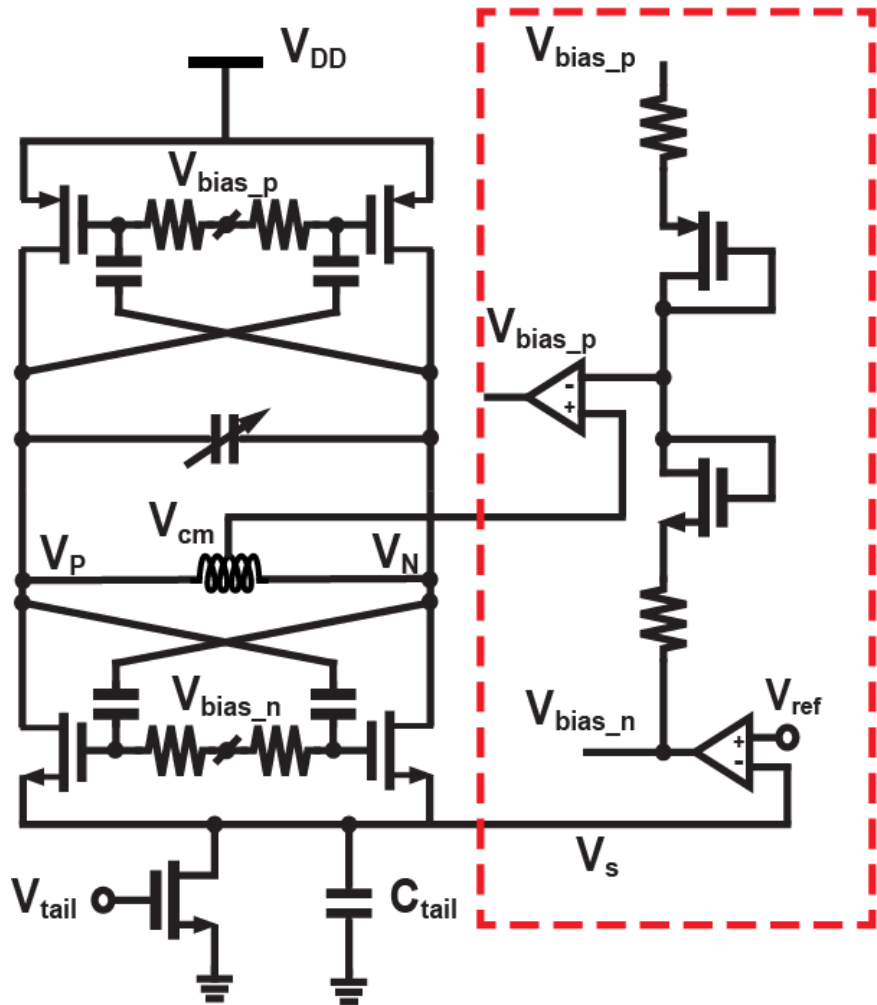
$$V_{biasp} > V_{cm} + 2A_t - |V_{thp}|$$

↓ 振幅 A_t が最大

最適なバイアス条件

$$V_{cm} = \frac{V_{biasn} + V_{biasp} - V_{thn} + |V_{thp}|}{2}$$

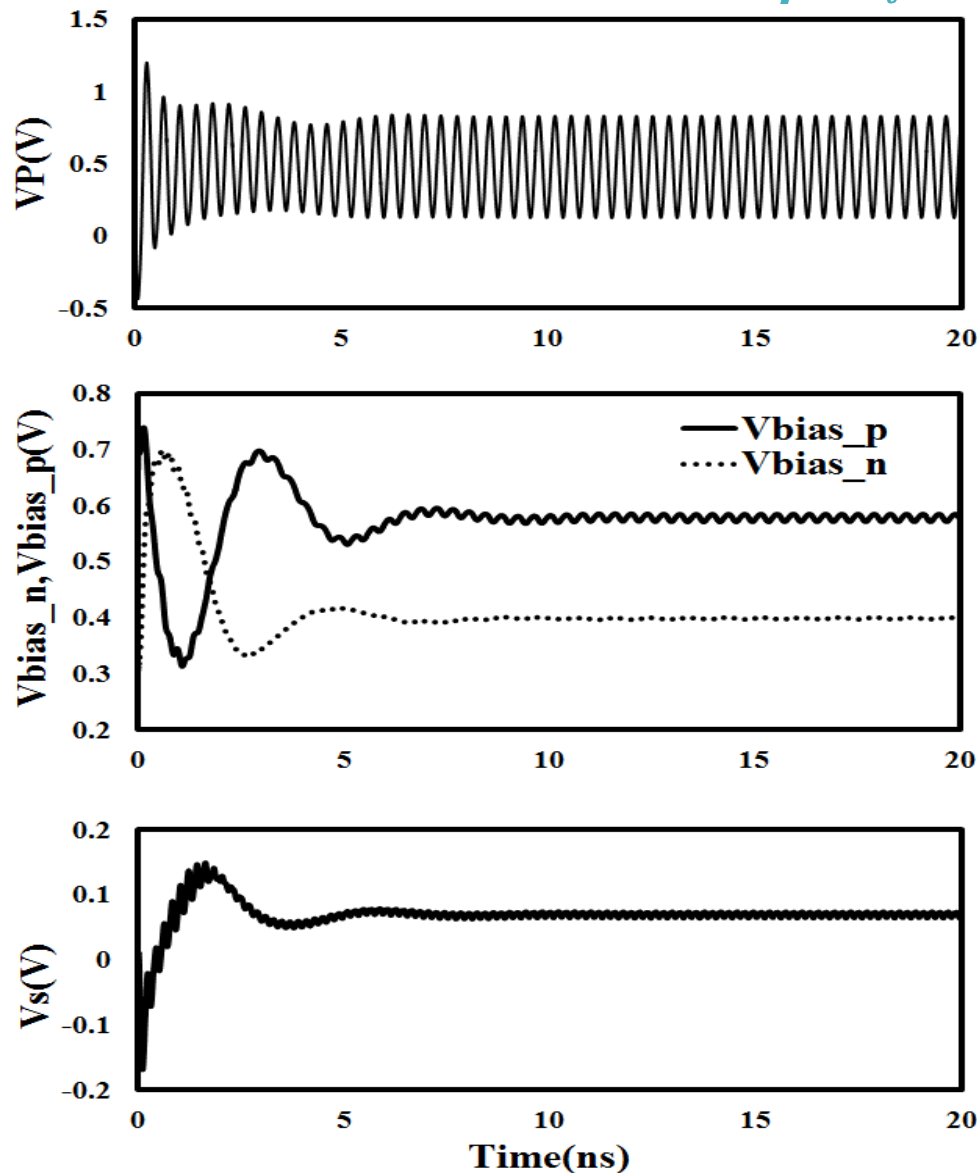
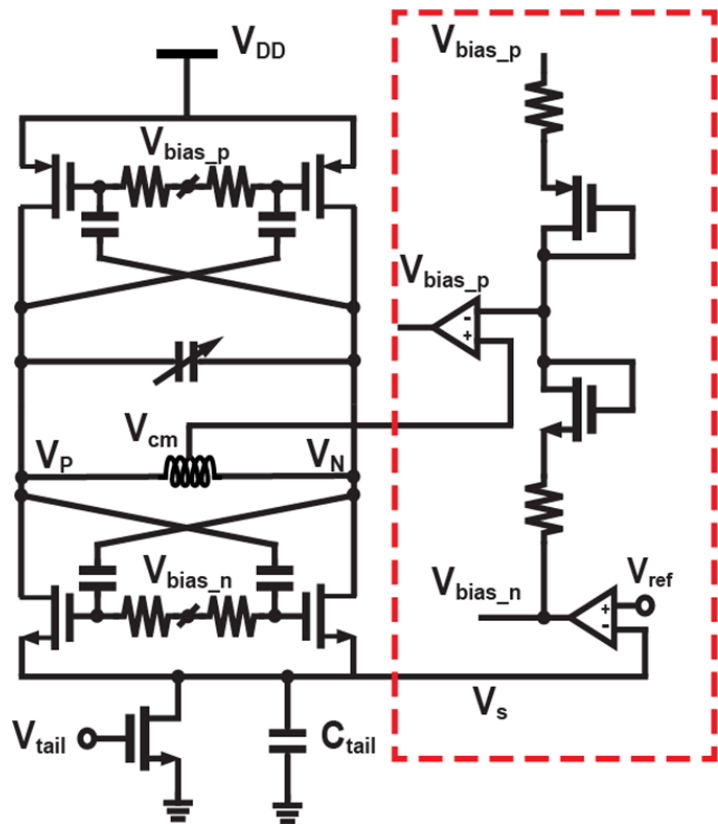
提案するバイアス制御回路



最適なバイアス条件

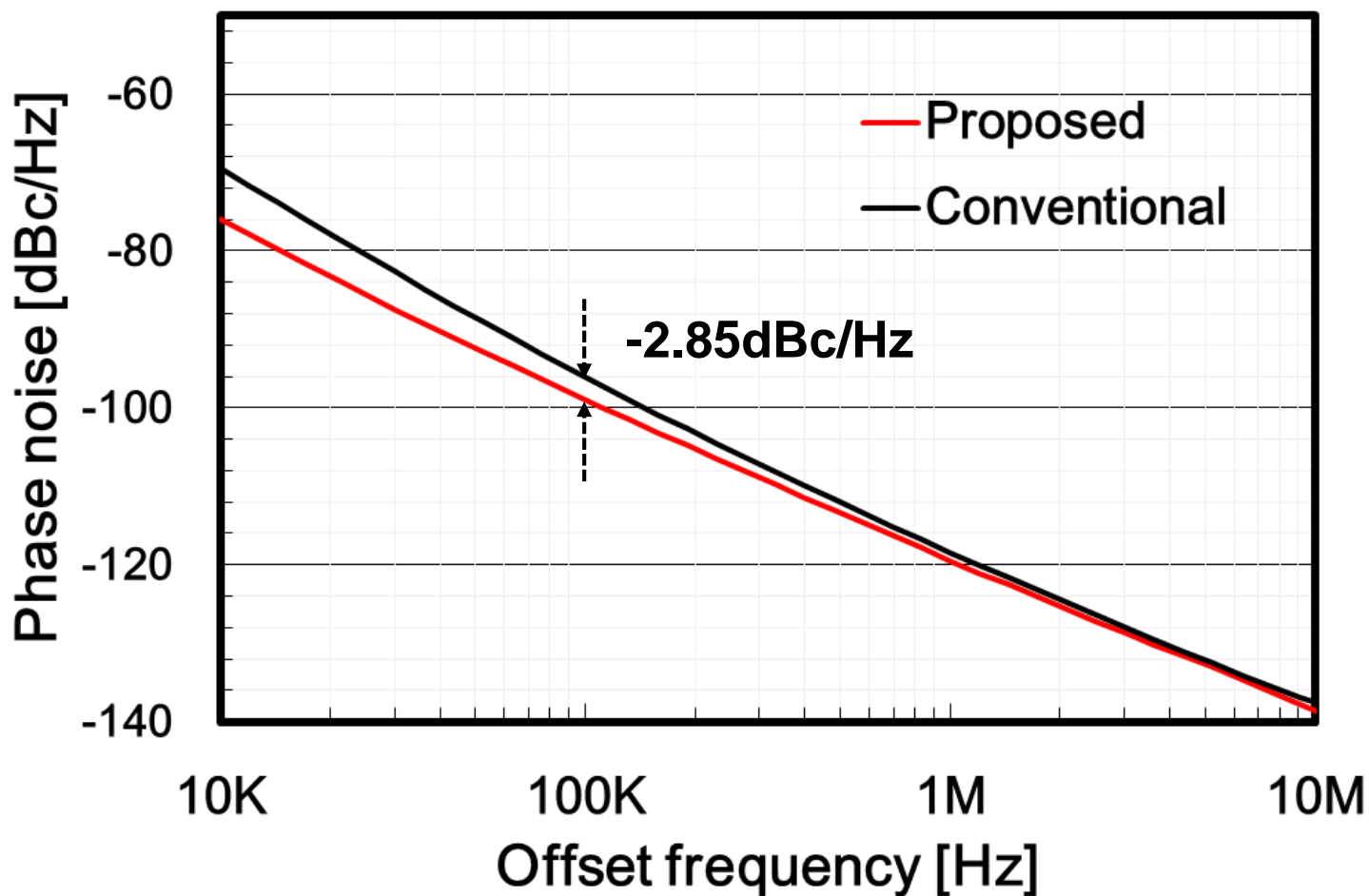
$$V_{cm} = \frac{V_{biasn} + V_{biasp} - V_{thn} + |V_{thp}|}{2}$$

提案するバイアス制御回路



- ☺ Start-up問題を解決
- ☺ 最適なバイアス実現

従来回路との位相雑音比較



Class-C型 CMOS VCOにおいて比較器を用いて適切なゲートバイアス制御を実現する回路を検討した。

提案回路構成では発振開始前にゲートバイアスを高くするように制御することでスタートアップ問題を解決した。

ご清聴ありがとうございました。