

Class-C型 CMOS VCOにおける最適バイアス制御回路の検討

An adaptive biased Class-C CMOS VCO

ファム ヴァントゥアン
Pham Van Tuan

近藤 智史
Satoshi Kondo

岡田 健一
Kenichi Okada

タライル ナラヤナン アラビンド
Aravind Tharayil Narayanan

松澤 昭
Akira Matsuzawa

東京工業大学 大学院理工学研究科 電子物理工学専攻
Department of Physical Electronics, Tokyo Institute of Technology

1 まえがき

Class-C型 VCO はゲートバイアスをクロスカップルトランジスタのしきい値電圧より低くし ISF が小さい状態でのみ導通させることで、電力効率や位相雑音 (Phase Noise : PN) が改善される。しかし発振開始時に電圧振幅が小さいため、ゲートバイアス電圧が低いとクロスカップルトランジスタが動作せず、安定な発振が得られない問題がある。そこで、クロスカップルトランジスタのソース電圧を検知しながらフィードバックにより適切なゲートバイアスを制御する回路が検討されている [1]。

本研究では Class-C 型 CMOS VCO [2][3] においてスタートアップ問題を解決し、クロスカップルトランジスタの最適制御を実現する回路を提案する。

2 最適なバイアス条件

Class-C 型 CMOS VCO の回路構成および提案するバイアス制御回路を図 1 に示す。共振器両端のノードの発振振幅を A_t とすると pMOS、nMOS がそれぞれ飽和領域で動作するための条件は以下の式で表わされる。

$$V_{bias_n} < V_{cm} - 2A_t + V_{th_n} \quad (1)$$

$$V_{bias_p} > V_{cm} + 2A_t - |V_{th_p}| \quad (2)$$

ここで、バイアス電圧は消費電流から発振振幅への変換効率を最大にするように設定するのが望ましい。発振振幅 A_t を最大にするインダクタの中心電位 V_{cm} の条件は以下の式で表わされる。

$$V_{cm} = \frac{V_{bias_n} + V_{bias_p} - V_{th_n} + |V_{th_p}|}{2} \quad (3)$$

3 回路の動作

図 1 の構成では、Class-C 型 CMOS VCO にスタートアップの補償および最適なバイアス条件を実現するためのバイアス制御回路を加えている。

V_{ref} には VCO の発振が安定した状態の V_s を与えておき、比較器を用いてソース電圧 V_s との比較を行い、その出力を V_{bias_n} に接続する。VCO の発振開始前に電流が流れず V_s が小さいため V_{bias_n} が高くなる。発振が開始するとソース電圧 V_s と V_{ref} の差が小さくなり、 V_{bias_n} の値が安定する。

pMOS 側はインダクタの中心電圧 V_{cm} を制御するループになっている。参照電圧は V_{bias_n} に V_{th_n} のオフセットをつけた値と、 V_{bias_p} に V_{th_p} の負のオフセットをつ

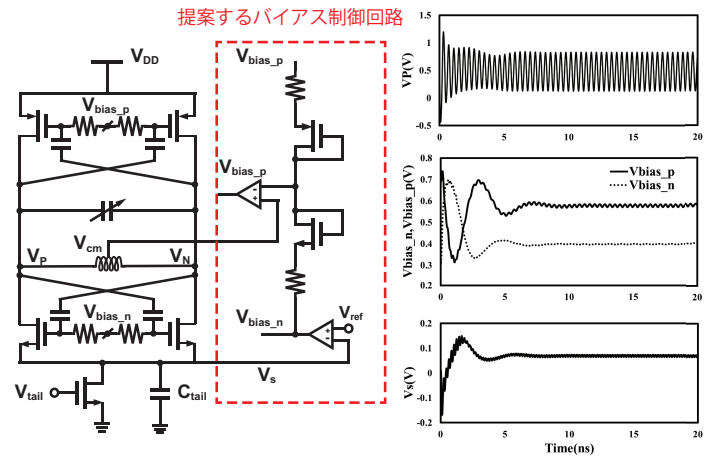


図 1 Class-C 型 CMOS VCO 回路とシミュレーション

表 1 VCO の性能

Frequency Range	PN@1MHz	Power	FoM
2.54 to 2.80 GHz	-119.85 dBc/Hz	1.84 mW	185.3 dBc/Hz

けた値の中心の電位が与えられる。これにより V_{bias_n} と V_{bias_p} は式 (3) の最適値を満たすように安定する。

4 シミュレーション結果

図 1 に時間応答のシミュレーション結果を示す。スタートアップの時 V_{bias_n} が高く、 V_{bias_p} が低く遷移していることがわかる。また、 V_{bias_n} 、 V_{bias_p} は式 (3) を満たすように安定し、最適なバイアス条件での Class-C 型動作を実現している。VCO の性能は表 1 の通りである。

5 結論

本研究では Class-C 型 CMOS VCO のゲートバイアス制御回路を提案した。それによりスタートアップ問題を解決し、最適なバイアス制御を実現した。

謝辞

本研究の一部は、総務省委託研究『電波資源拡大のための研究開発』、総務省 SCOPE、半導体理工学研究センター、東工大基金、並びに東京大学大規模集積システム設計教育研究センターを通じ、日本ケイデンス株式会社、メンター株式会社の協力で行われたものである。

参考文献

- [1] L. Fanori and P. Andreani, "Highly Efficient Class-C CMOS VCOs, Including a Comparison With Class-B VCOs", *IEEE J. Solid-State Circuit*, vol. 48, no. 7, pp. 1-10, Jul. 2013.
- [2] A. Mazzanti and P. Andreani, "A Push-Pull Class-C CMOS VCO," *IEEE J. Solid-State Circuits*, vol. 48, no. 3, pp. 724-732, Mar. 2013.
- [3] L. Fanori and P. Andreani, "A High-Swing Complementary Class-C VCO," *Proc. ESSCIRC*, pp. 407-410, Sept. 2013.