

注入同期を利用した 自動合成配置配線可能な All Digital Synthesizable PLL

中田 憲吾, Deng Wei, Yang Dongsheng, 上野 智大,
Narayanan Tharayil Aravind, Siriburanon Teerachot,
近藤 智史, 岡田 健一, 松澤 昭
東京工業大学 松澤・岡田研究室

1. 研究背景

PLL(位相同期回路)

従来アナログカスタム設計が必要

Synthesizable PLL

デジタル設計ツールのみで合成

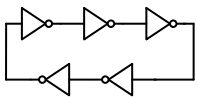
- スケーラビリティ
- プロセス移植性
- 設計時間&コスト削減

Digital design flow

Verilog

Layout

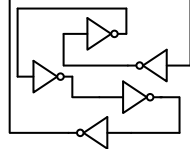
課題: Layout uncertainty



理想配置配線



自動レイアウト



- ⊖ 自動レイアウトによりTDC, DCOの線形性劣化
→TDCベースのPLLではジッタ劣化

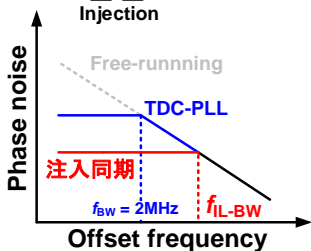
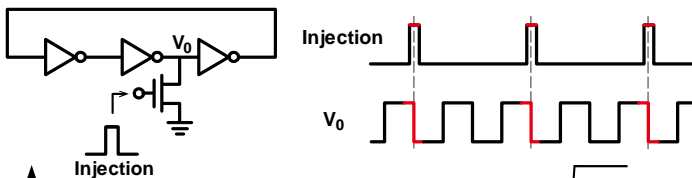
従来手法

注入同期を利用したジッタの改善

2. 注入同期PLL(IL-PLL)

注入同期方式(Injection Lock)

発振器出力を低ジッタな参照信号に同期



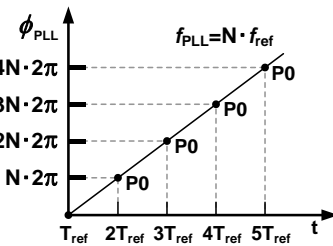
$$f_{IL-BW} = \frac{f_{ref}}{2\pi} \cdot \sqrt{\frac{6}{1-\frac{1}{N}}} \quad [1]$$

[1] N. Da Dalt, IEEE Trans. 2014.

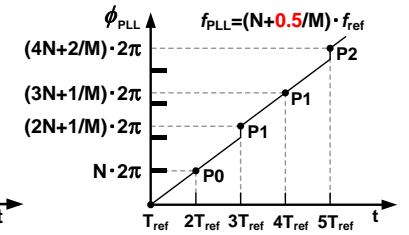
e.g. $f_{ref} = 40\text{MHz}$ のとき
 $f_{BW} \approx 16\text{MHz}$

- ⊕ 広い帯域によりジッタ改善可能かつ
自動レイアウトでのジッタ劣化を回避

3. 注入同期の課題



Integer-N動作での位相

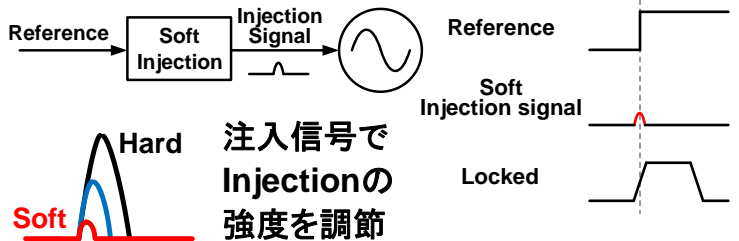


Fractional-N動作での位相

注入同期での大きな位相変化により

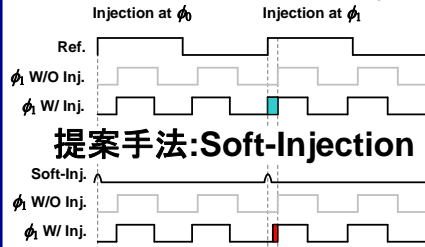
- ⊖ Ref. Spur 大(従来:-40dBc)
- ⊖ Integer-N動作に限定

4. 提案手法: Soft-Injection

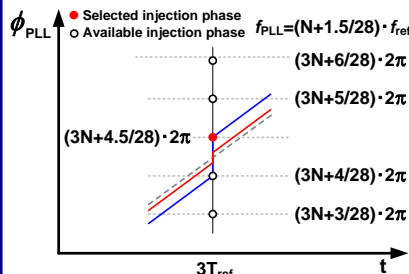


Hard 注入信号で Injection の強度を調節
Soft

従来注入同期("Hard" injection)



提案手法により
注入同期での
位相変化を低減



Fractional-N動作での
Ref. Spurを改善

Soft-Injectionによる位相変化

