

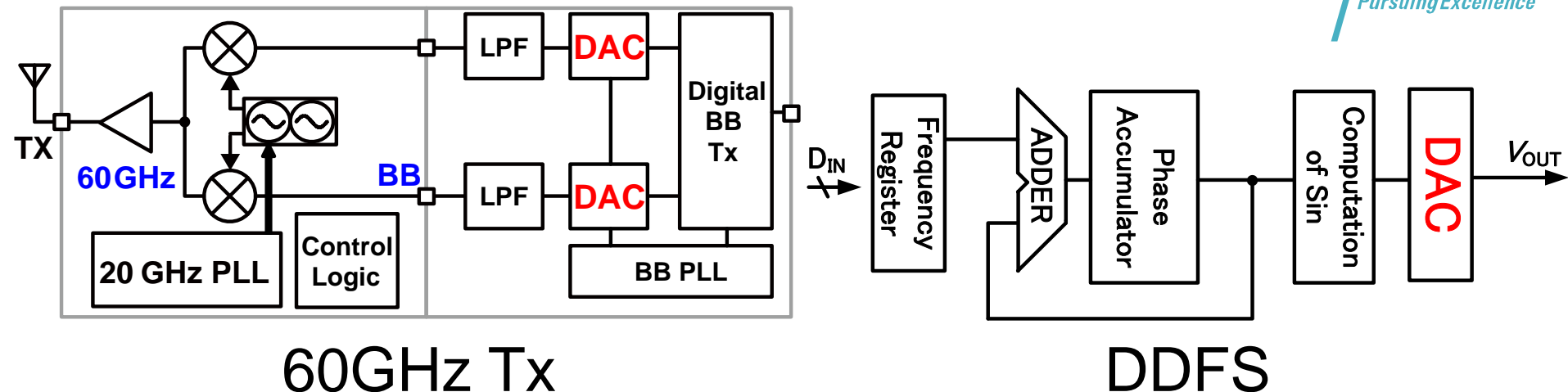
# 低電源電圧における 電流型DACと抵抗型DACの比較

○川嶋 理史 宮原 正也 松澤 昭  
東京工業大学大学院 理工学研究科  
電子物理工学専攻

2015/03/13

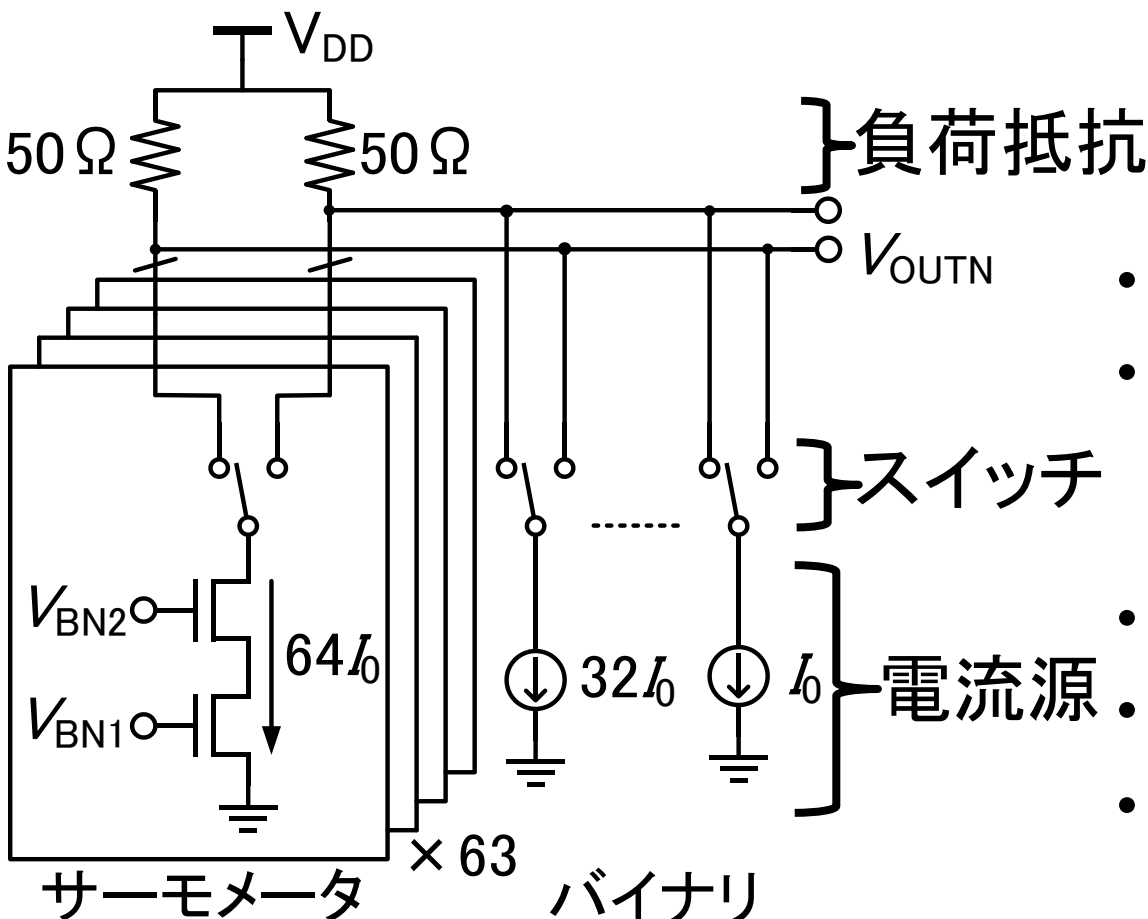
- 本研究では微細化に向けたデジタル・アナログ変換器(DAC)の高性能化について検討する。
- 無線通信の高速化やSoC化の要求に従い、高速動作、高SFDR、低消費電力、小面積が求められている。
- 現在、電流型DACが主流だが、将来的にさらに電源電圧が低下していくと電流型DACの振幅を確保するのが難しくなる。
- 本発表では、電流型DACと抵抗型DACについて、電源電圧が低下したときの電力効率比較とミスマッチによる精度劣化を考慮した面積比較を行う。

- 研究背景
- DACの構造
  - 電流型DAC
  - 抵抗型DAC
- 電力効率
- 面積
- 結論
- 今後の課題



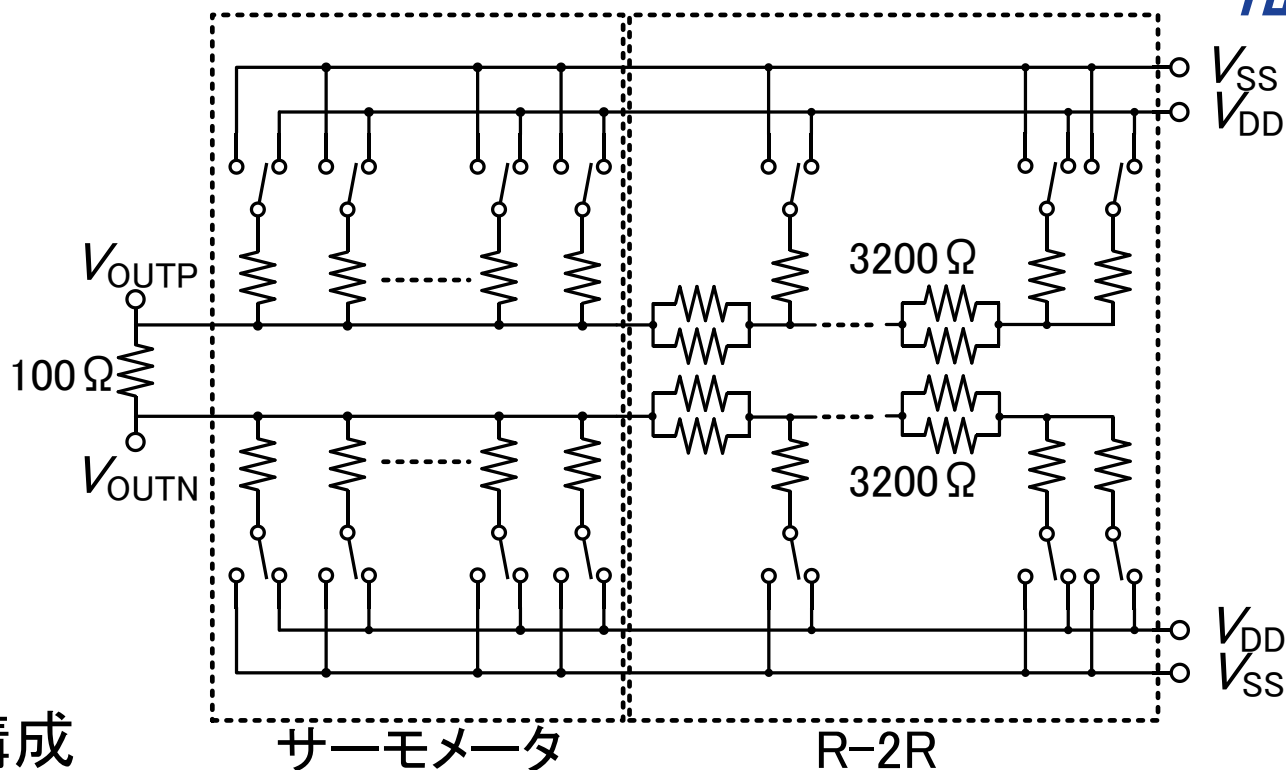
- DACはデジタル信号をアナログ信号に変換する働きをしている。
- 広帯域な無線通信や有線通信、周波数発生器など幅広いアプリケーションにおいて以下のような要求がある
  - 高SFDR
  - 高速動作
  - 小面積
  - 低消費電力



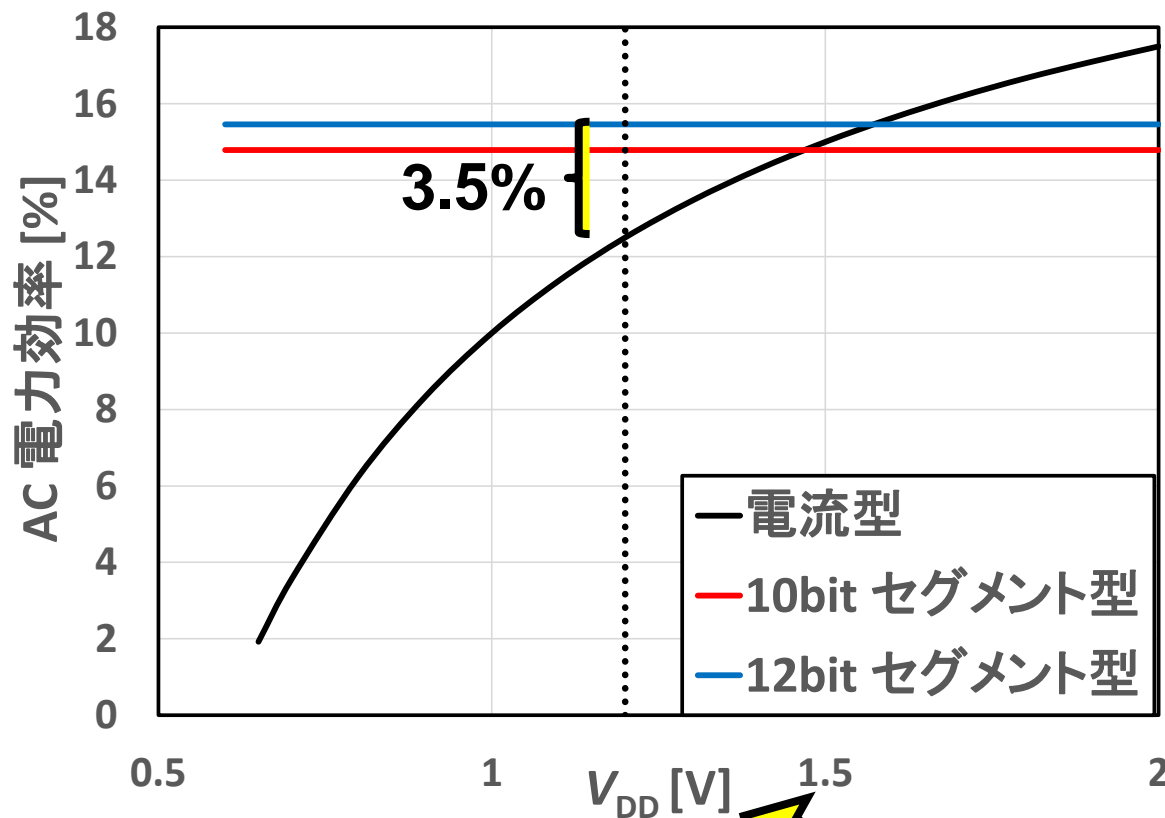


- 従来よく用いられている
- 12bit構成
  - MSB側 6bit サーモメータ
  - LSB側 6bit バイナリ
- NMOS構成
- 電流源はカスコード
- スイッチによって流す電流の方向を決める

- 😊消費電力は一定
- 😞出力振幅に制限
- 😞コードによって出カインピーダンスが変化



- 12bit構成
  - MSB側 6bit サーモメータ
  - LSB側 6bit R-2R
- 出カインピーダンスは50Ω
- 😊 抵抗DACは  $V_{SS}$  から  $V_{DD}$  まで振幅をとれる
- 😊 出カインピーダンスは一定
- 😞 消費電力はコード依存がある



- 電流DACの振幅
  - $V_{DD} - 0.6$
- 電流DAC
  - $V_{DD}$  に50Ω終端
- 抵抗DAC
  - 差動に100Ω終端

• 構成

12bit : 6bit サーマメータ 6bit R-2R      10bit : 5bit サーマメータ 5bit R-2R

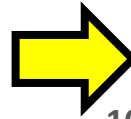
$$\text{AC電力効率} = \frac{\text{DC成分を除いた出力端に現れる電力}}{\text{サイン波出力時の消費電力}} \times 100 [\%]$$



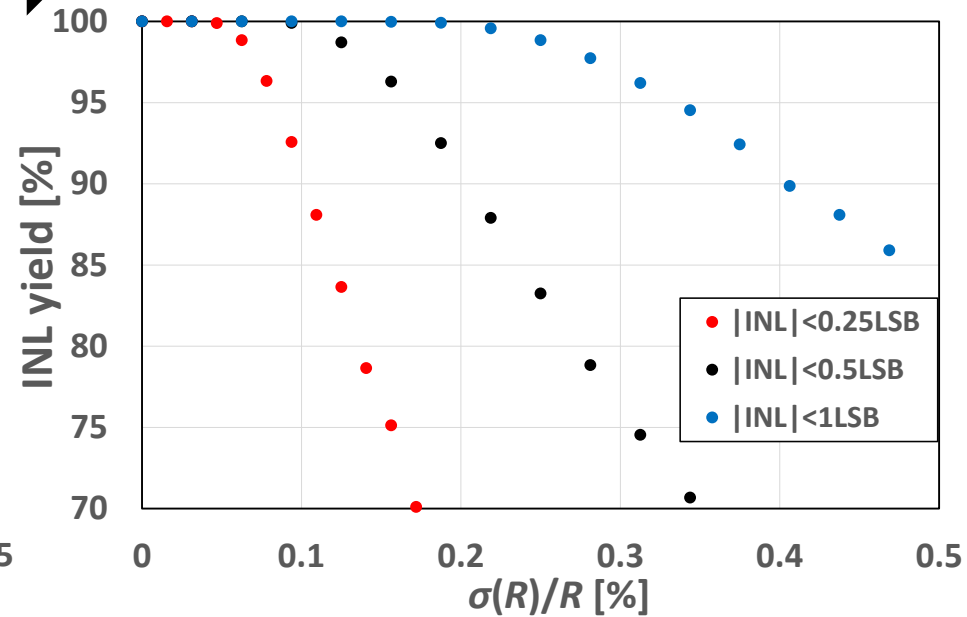
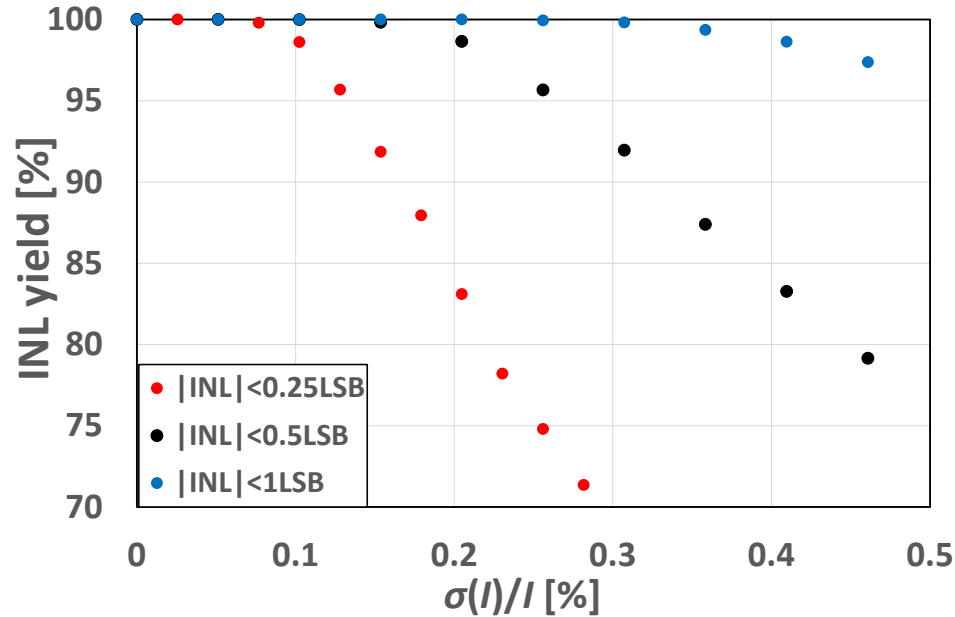
現在用いている65nmプロセスのV<sub>DD</sub>



製造時にばらつきが発生



DACの精度劣化

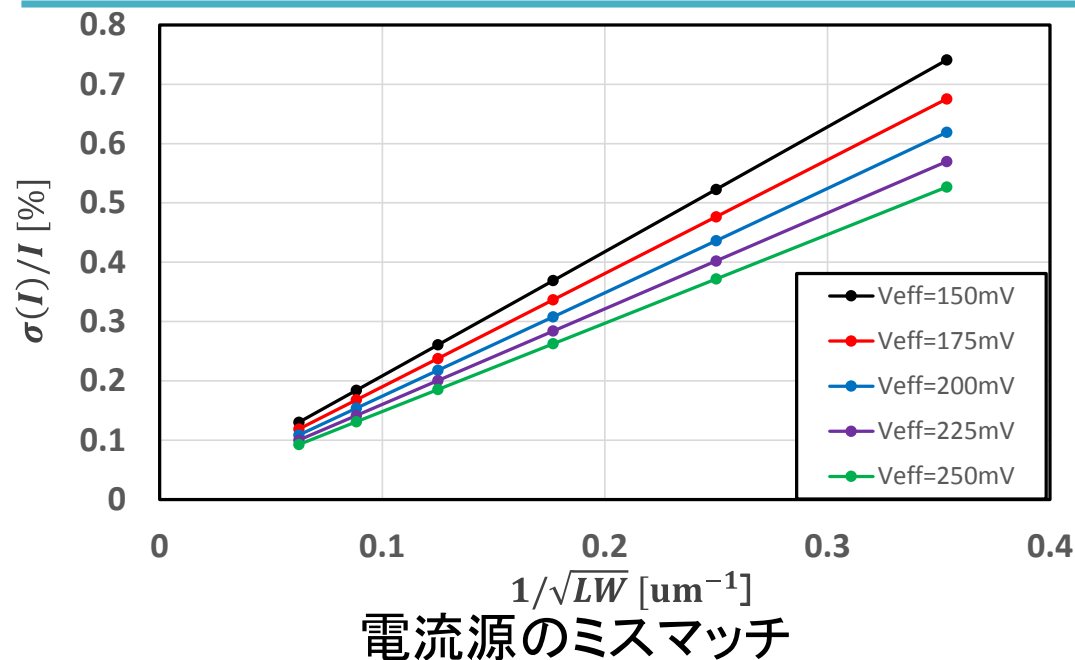


電流DACの精度劣化

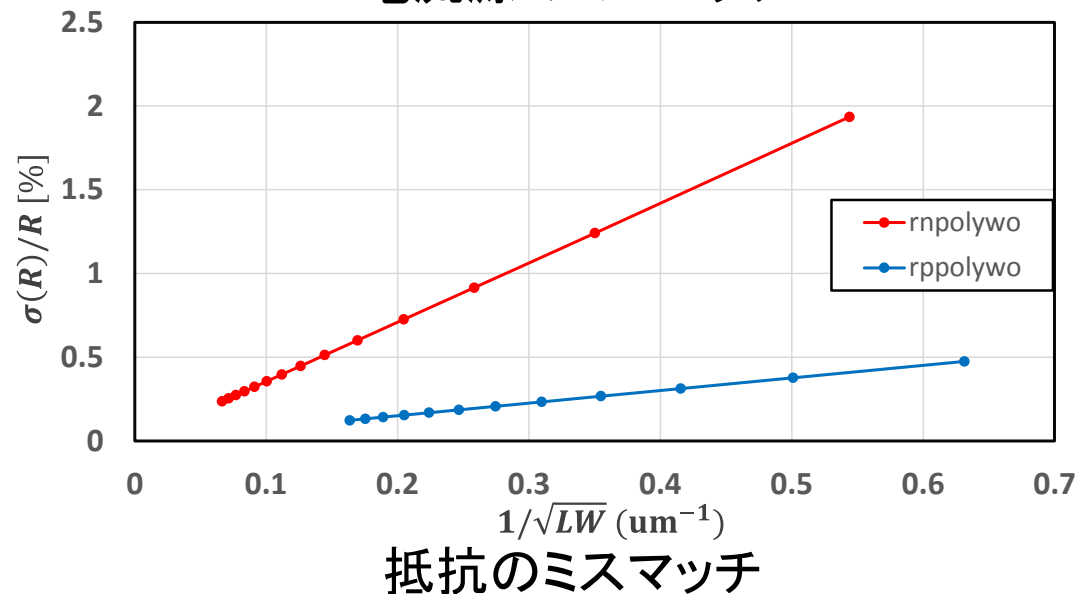
抵抗DACの精度劣化

- $INL\ yield = \frac{\text{ばらつき発生時に条件を満たすコード数}}{\text{全コード数}} \times 100 [\%]$
- スイッチは理想モデル
- 抵抗のミスマッチによる精度劣化のみ考慮
- モンテカルロ法により各点2000回試行

# ミスマッチと面積



- 65nmCMOSプロセス
  - 電源電圧が低下する  
⇒  $V_{\text{eff}}$  が確保しにくくなる  
⇒ ミスマッチが大きくなる
- $$V_{\text{eff}} = V_{\text{gs}} - V_{\text{th}}$$

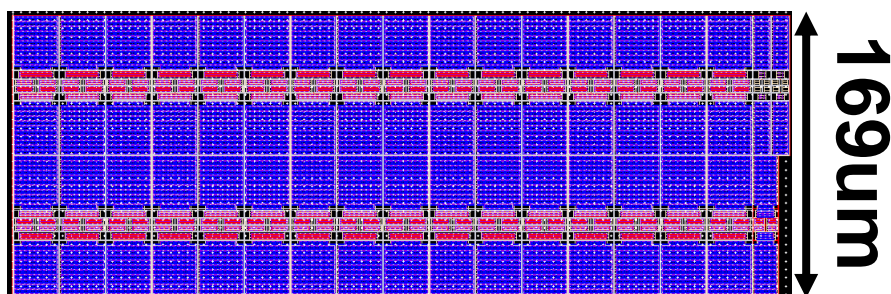


ミスマッチを抑制する



面積増大

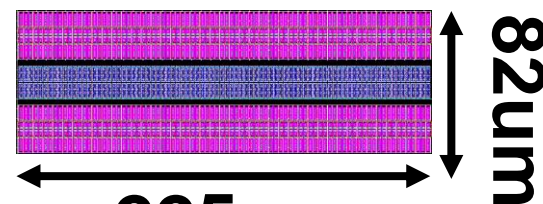
- DACが同じ線形性を有するとき
  - INL yield 85%



450μm

0.0759 mm<sup>2</sup>

電流型DAC

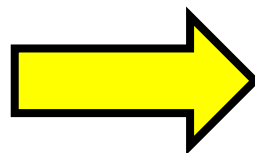


225μm

82μm

0.0184mm<sup>2</sup>

抵抗型DAC(rppolywo)



24%に削減

- 電流型DAC
  - スイッチ+カスコード

- 抵抗型DAC
  - スイッチ+抵抗

## • 結論

- $V_{DD} = 1.2$  [V]のときの電力効率は電流型DACよりも抵抗型DACが3.5%効率が優れている。
- 電源電圧が下がっていくと電流型DACの効率が低下していくので抵抗型DACがさらに有利になる。
- rppolywoを用いると抵抗DACの面積は電流型DACよりも76%小さくなる。

## • 今後の課題

- 抵抗DACは電流DACと違い消費電力が一定にならないので、高速動作、高SFDRのために消費電力を一定にする回路構造が必要になる。