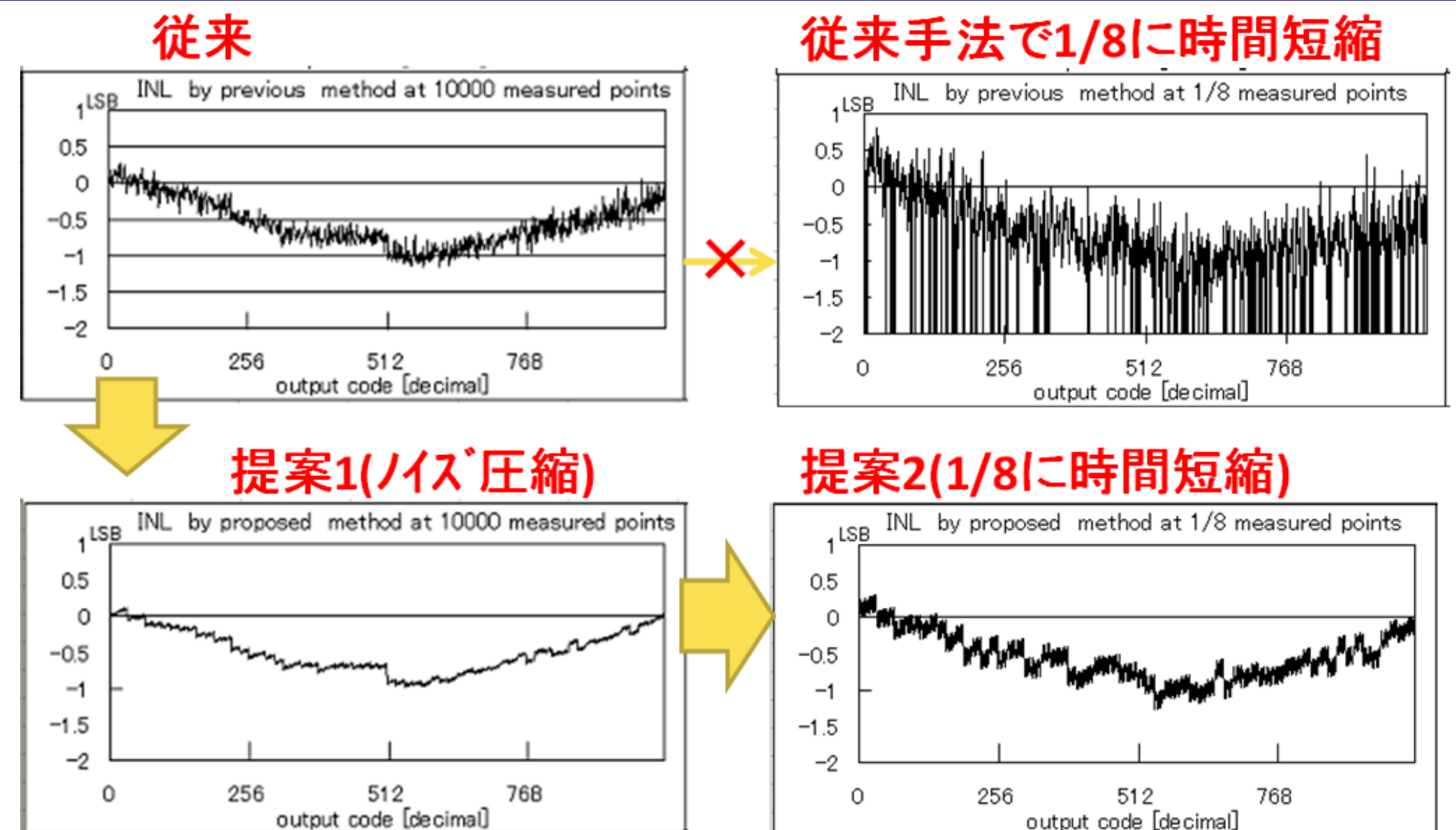


ノイズを圧縮し、ADコンバータやDAコンバータの測定時間を1/8にする方法の開発

コンサルタント兼東京工業大学大学院理工学研究科 松澤・岡田研究室 菅原,松澤

1. サマリ

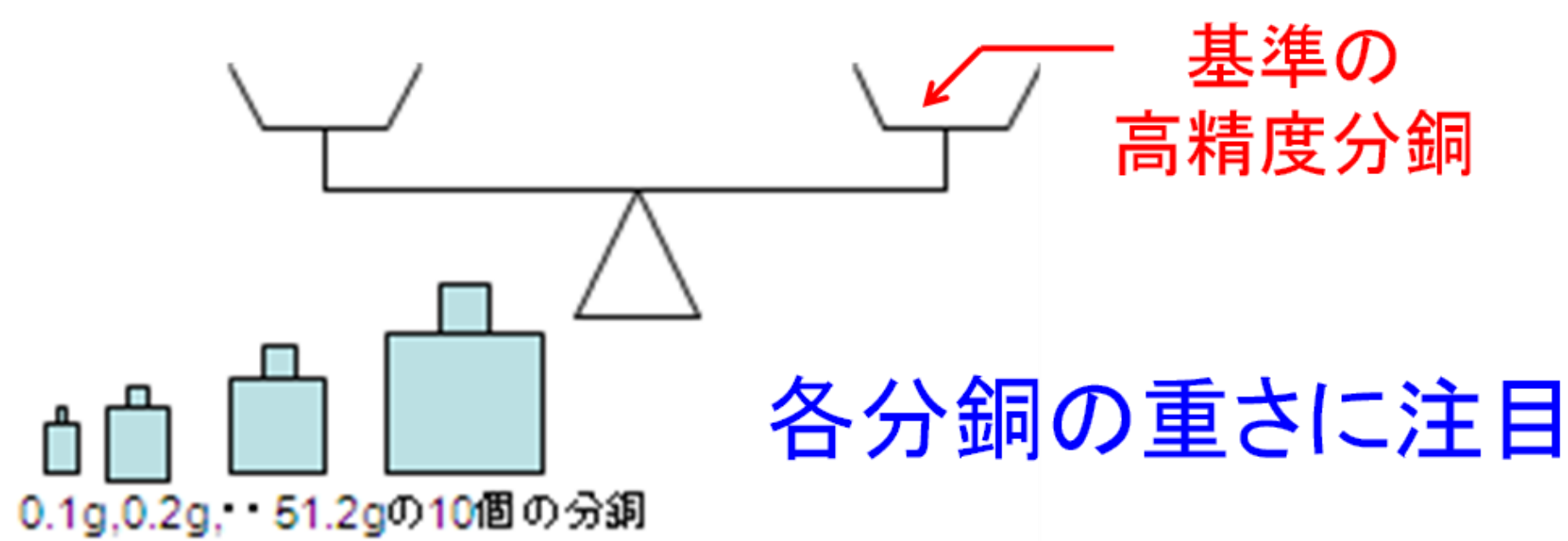
- クライアントからADCの直線性テスト時間の半減の要請
 - スローラップ信号を入力し、10bit ADCでは約10,000点測定し、データ処理していた。センサ用で顕著。30年間進歩なし
- まず測定時ランダム・ノイズを低減する新アルゴリズムを開発
 - 10bit ADC(バイナリ)ではノイズを従来の1/22に低減
- 従来並みのノイズ量まで、テスト時間を短縮
 - 従来比1/8のテスト時間に短縮できた。テストコストも1/8になった



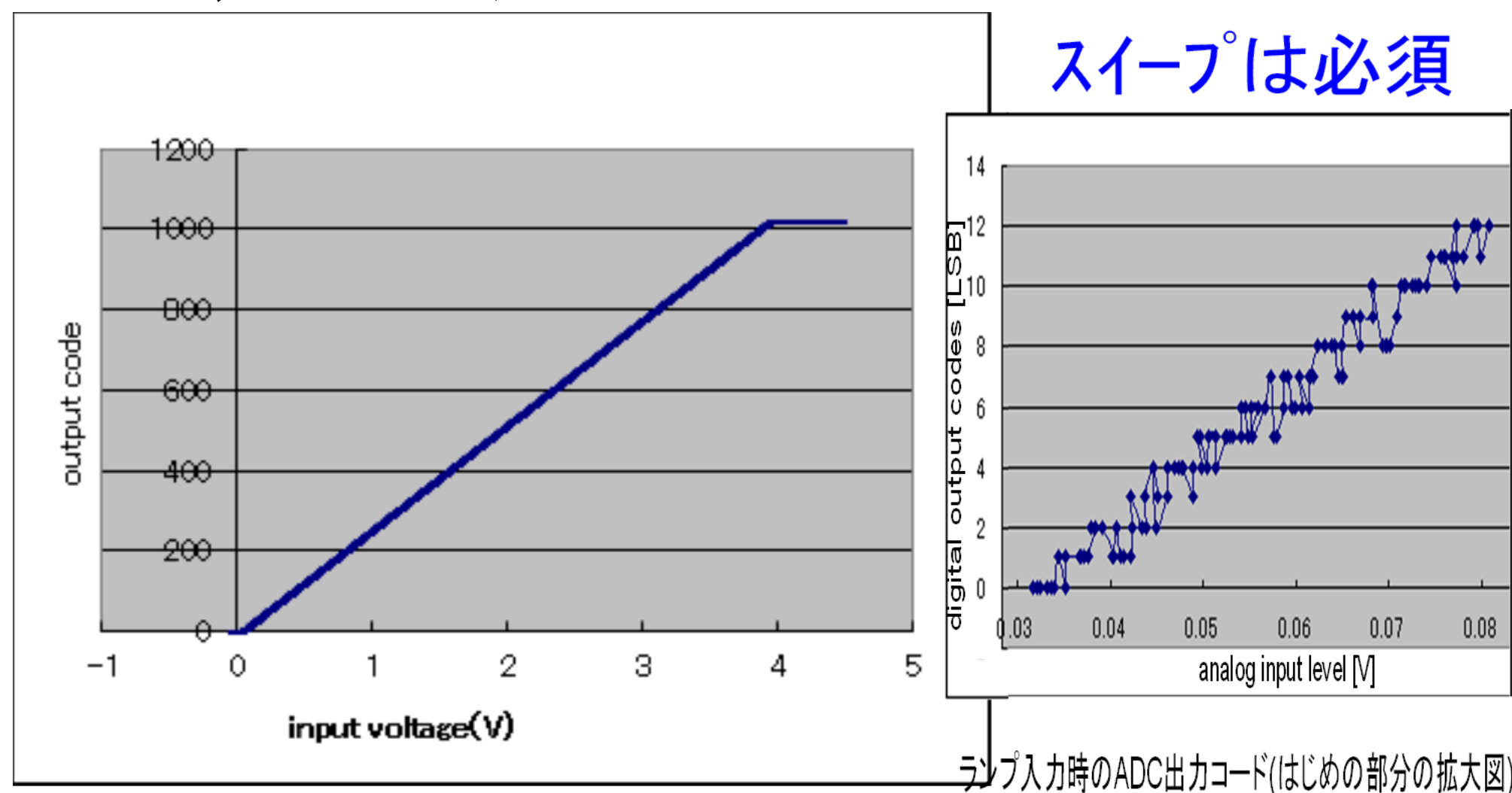
2. 提案するノイズ低減新アルゴリズム(バイナリ・コード)

アナロジー

- 上皿天秤の精度検定を考える
 - 普通は、各分銅の精度を検定すれば済む
- ADCの測定では、右皿に基準の高精度分銅を0.01g, 0.02g, ..., 102.2g, 102.3gと順次載せて、毎回左皿の分銅で測定。合計10240回

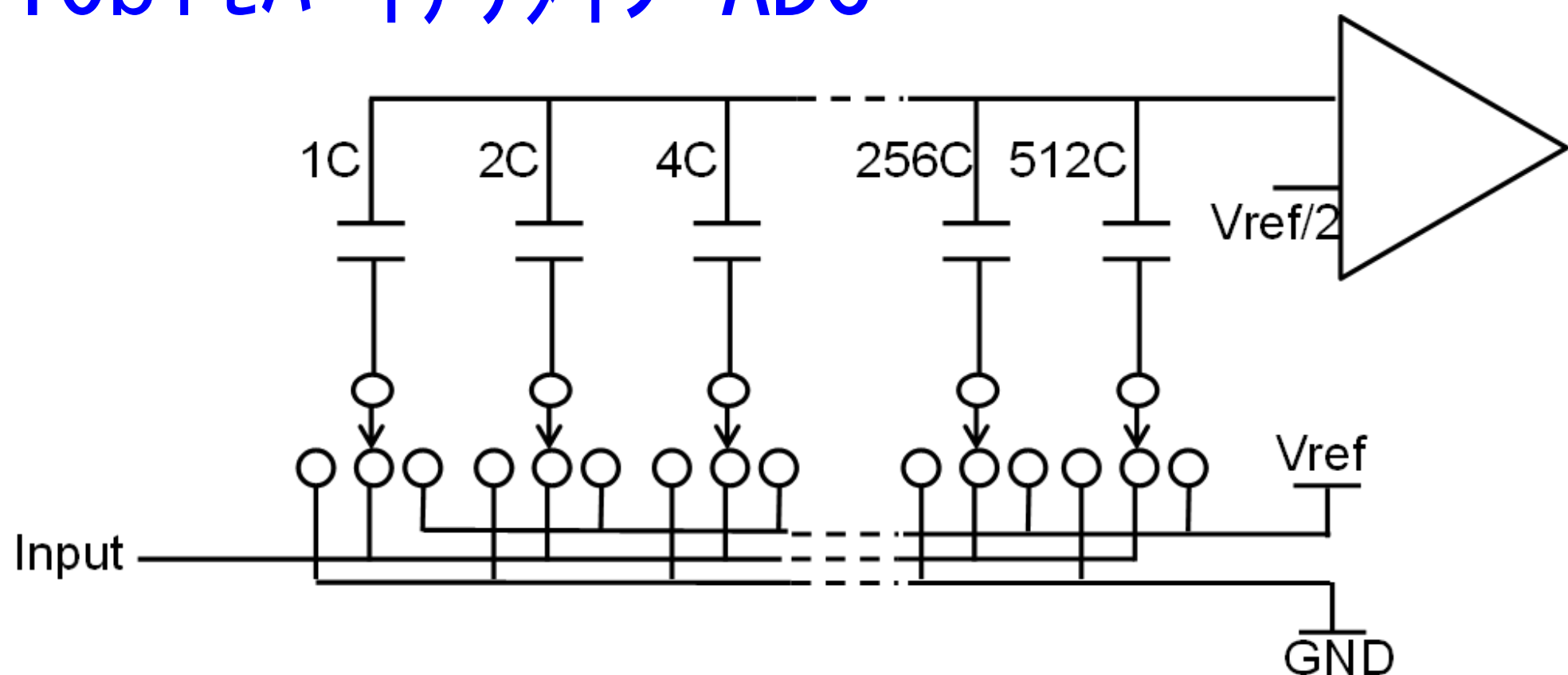


スローラップで、入力をスイープ



ラップ入力時のADC出力コード(はじめの部分の拡大図)

10bitバイナリタイプADC



- まずは従来通りスロー・ラップ波で測定し、処理する

バイナリ・コードの場合のアルゴリズム

- 出力コードでMSBの512Cのみがオン/オフのペアに着目する

$$V_i(512C) = V_i(512) - V_i(0)$$

$$V_i(512C) = V_i(513) - V_i(1)$$

$$V_i(512C) = V_i(514) - V_i(2)$$

$$\vdots$$

$$V_i(512C) = V_i(1023) - V_i(511)$$
 これらは全て512Cの重みを示す

$$V_i(1x\text{ xxxx xxxx})$$

$$-) V_i(0x\text{ xxxx xxxx})$$
 これら512式の平均を取る $V_i(512C)$
 ランダム・ノイズのσは $1/\sqrt{512} = 1/22$ に低減される
- 出力コードで2nd bitの256Cのみオン/オフのペアに着目する

$$V_i(256C) = V_i(256) - V_i(0)$$

$$V_i(256C) = V_i(257) - V_i(1)$$

$$\vdots$$

$$V_i(256C) = V_i(511) - V_i(255)$$

$$V_i(256C) = V_i(768) - V_i(512)$$

$$V_i(256C) = V_i(769) - V_i(513)$$

$$\vdots$$

$$V_i(256C) = V_i(1023) - V_i(767)$$
 これらは全て256Cの重みを示す

$$V_i(x1\text{ xxxx xxxx})$$

$$-) V_i(x0\text{ xxxx xxxx})$$
 これら512式の平均を取る $V_i(256C)$
 ランダム・ノイズのσは $1/\sqrt{512} = 1/22$ に低減される
 同様に、各ビットの重みの平均値を得ることができる。
 これらの全てでノイズが1/22になる

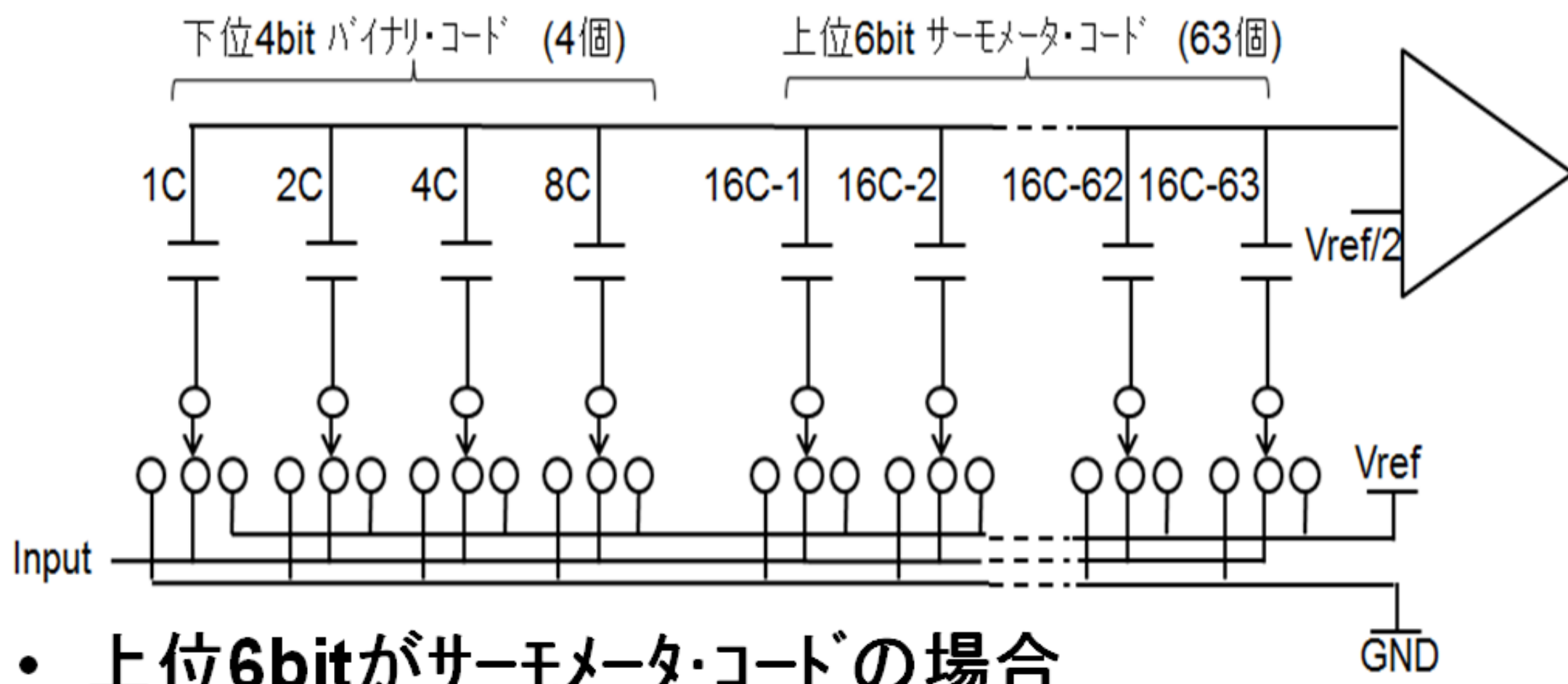
ノイズを圧縮した「真のADC」を再生する

- 前述のノイズを圧縮した各ビットの重み(誤差を含む)を持つADCを仮定する。
バイナリ・コードに則り、全コード分の入力電圧Viが計算できる。
- 信頼性区間はσに比例し、1/22と狭まるため、これはノイズを圧縮した場合の「真のADC」に極めて近いことを示す
- 上記各Viを用いて、直線性を算出する

3. 提案するノイズ低減新アルゴリズム(サーモメータ・コード)

4. 測定/計算結果

サーモメータ・コードの場合のアルゴリズム



• 上位6bitがサーモメータ・コードの場合

- $V_i(16C_1) = V_i(16) - V_i(0)$ これら各16個の平均を取る
- $V_i(16C_1) = V_i(17) - V_i(1)$ $V_i(16C_1), V_i(16C_2),$
- $V_i(16C_1) = V_i(31) - V_i(15)$ $\dots, V_i(16C_63)$
- $V_i(16C_2) = V_i(32) - V_i(0)$ ランダム・ノイズの σ は
- $V_i(16C_2) = V_i(33) - V_i(1)$ $1/\sqrt{16} = 1/4$ に低減される
- $V_i(16C_63) = V_i(1008) - V_i(0)$ 下位4bitバイナリ部は前述
- $V_i(16C_63) = V_i(1023) - V_i(15)$

$$\begin{array}{r} V_i(yy \ yyyy \ xxxx) \\ -) V_i(zz \ zzzz \ xxxx) \\ \hline yyyyyy - zzzzzz = 1 \end{array}$$

• ノイズを圧縮した「真のADC」を再生する

- 前述のノイズを圧縮した各ビットの重み(誤差を含む)を持つADCを仮定する。
- 上位6bitのサーモメータ・コード及び下位4bitのバイナリ・コードに則り、全コード分の入力電圧 V_i が計算できる。
- 信頼性区間は σ に比例し、1/4~1/22と狭まるため、ノイズを圧縮した場合の「真のADC」にかなり近いことを示す
- 上記各 V_i を用いて、直線性を算出する

測定/計算方法

- まず従来の、スローラップ信号を与え、10240点の測定データを収集
- 従来のモーメント法で処理し、直線性(INL, DNL)を算出し、グラフ化
- 予めBASICとC言語でプログラムを作り、同一データを提案手法で処理し、直線性(INL, DNL)を算出し、グラフ化
 - ノイズ低減を実証
- 同一データを例えば1/8に間引き、同様に算出
 - 1/8に時間短縮を実証

まとめ

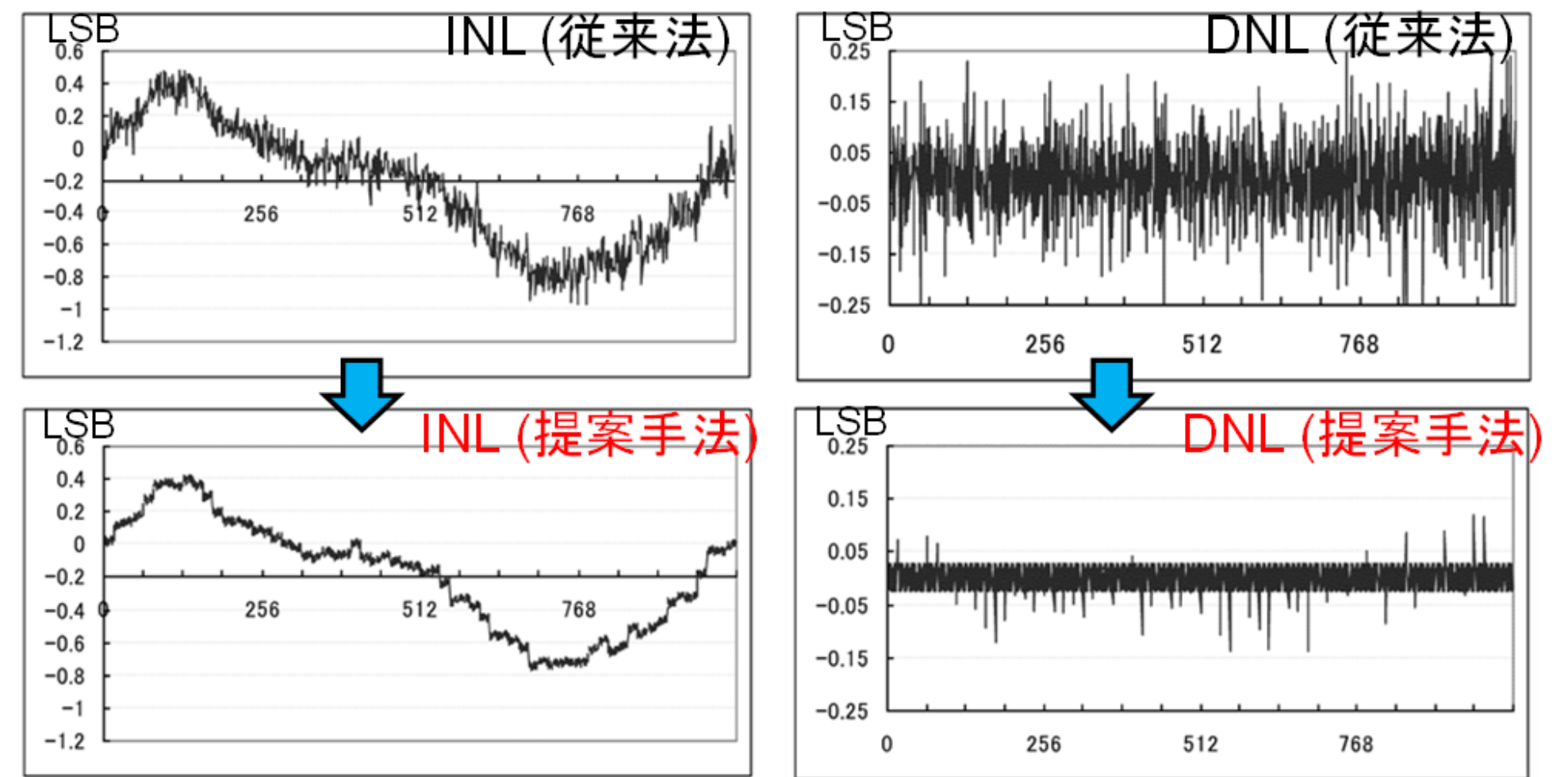
- 内部素子の重みに注目した統計手法を用いる新規なADC/DACの測定/計算手法を提案した
 - 測定時のランダムノイズをわずか1/4~1/22に低減した
 - 従来並みのノイズを許容するならば、1/8の測定点(=測定時間)ですみ、テストコストをわずか1/8に低減

測定/計算結果

ノイズ低減

1/4 ~ 1/22

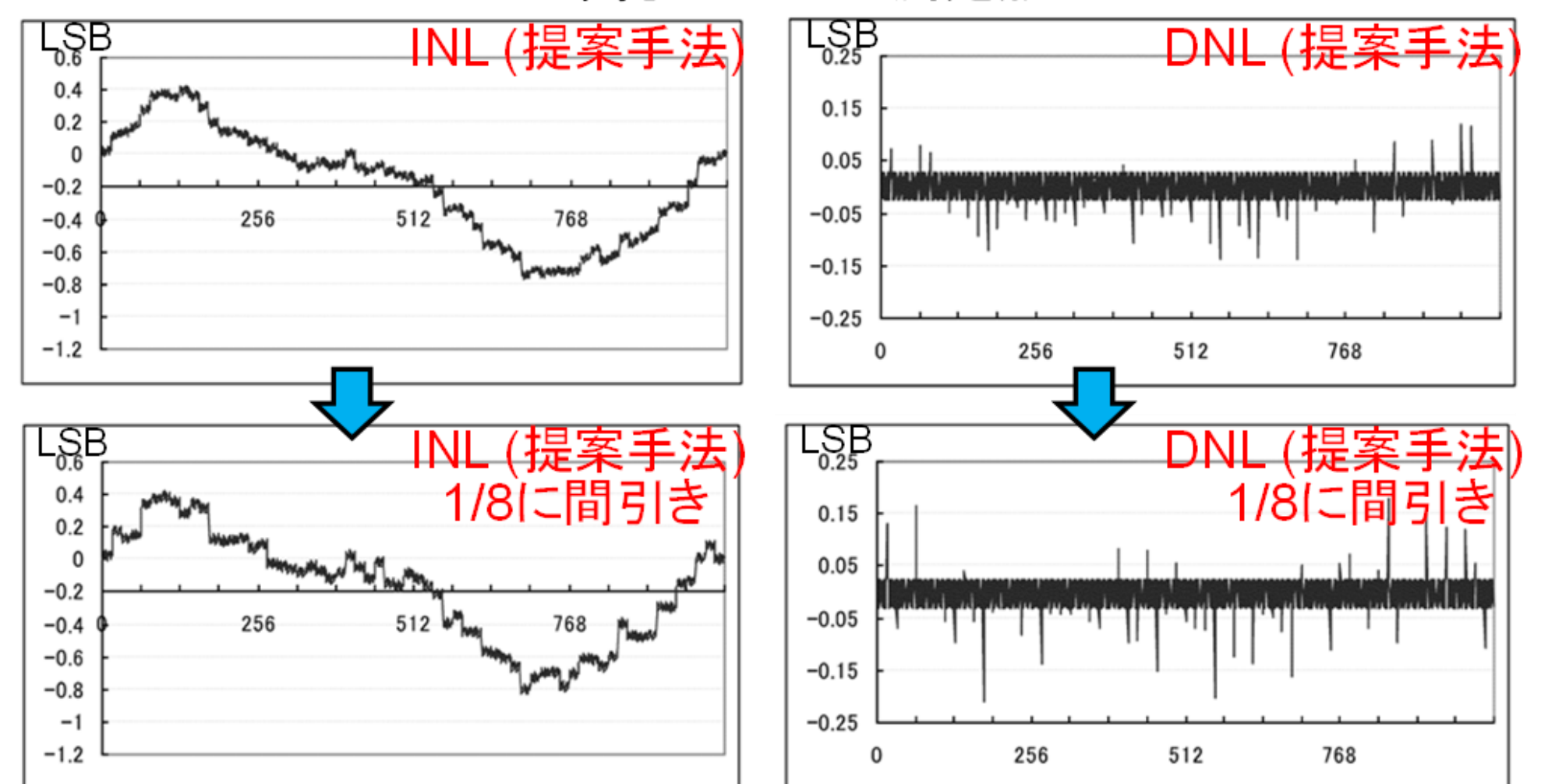
10bit ADC,
10240測定点



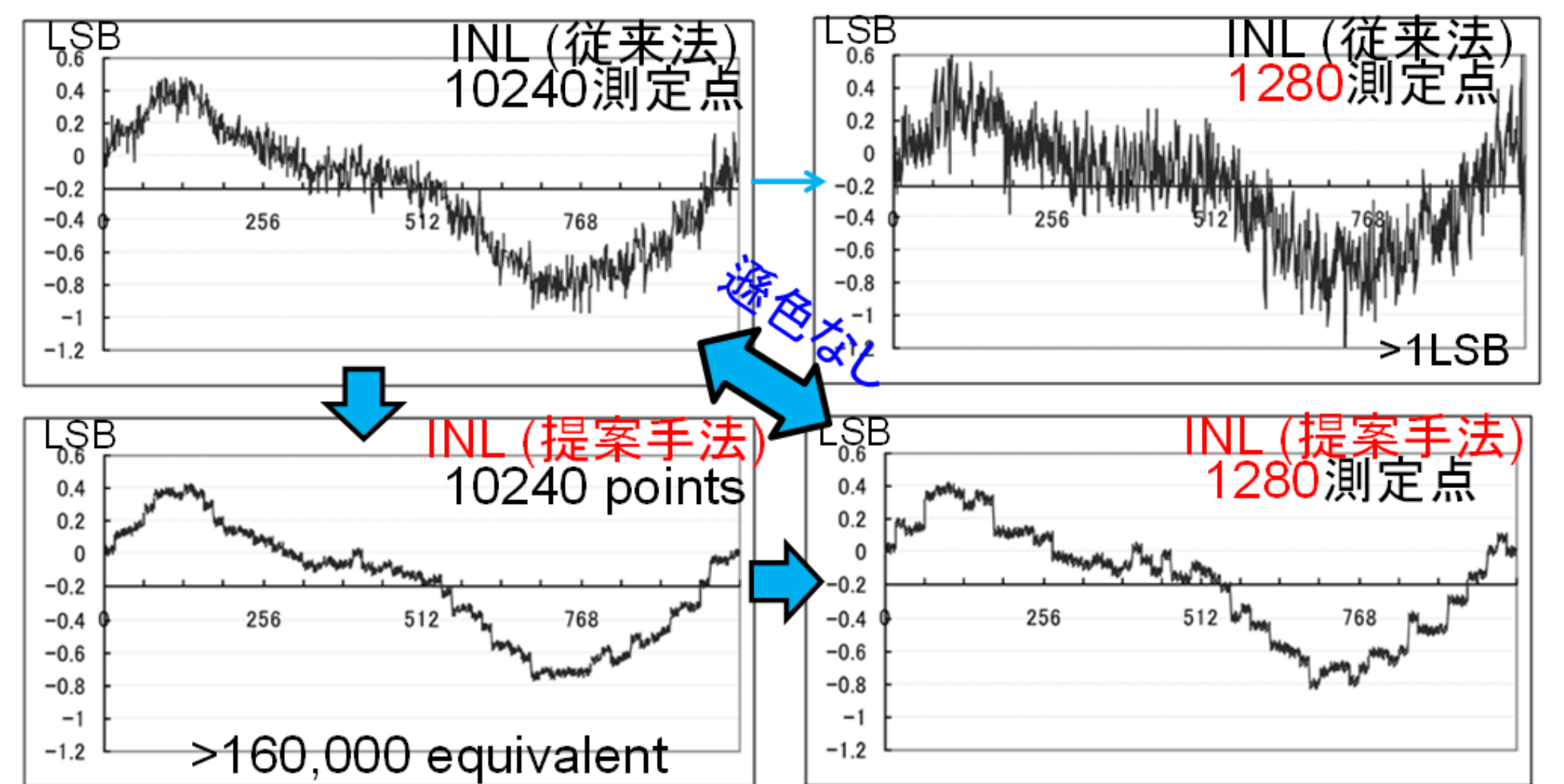
(提案手法のノイズは、従来法で少なくとも160,000測定点の場合と等価)

測定点の削減

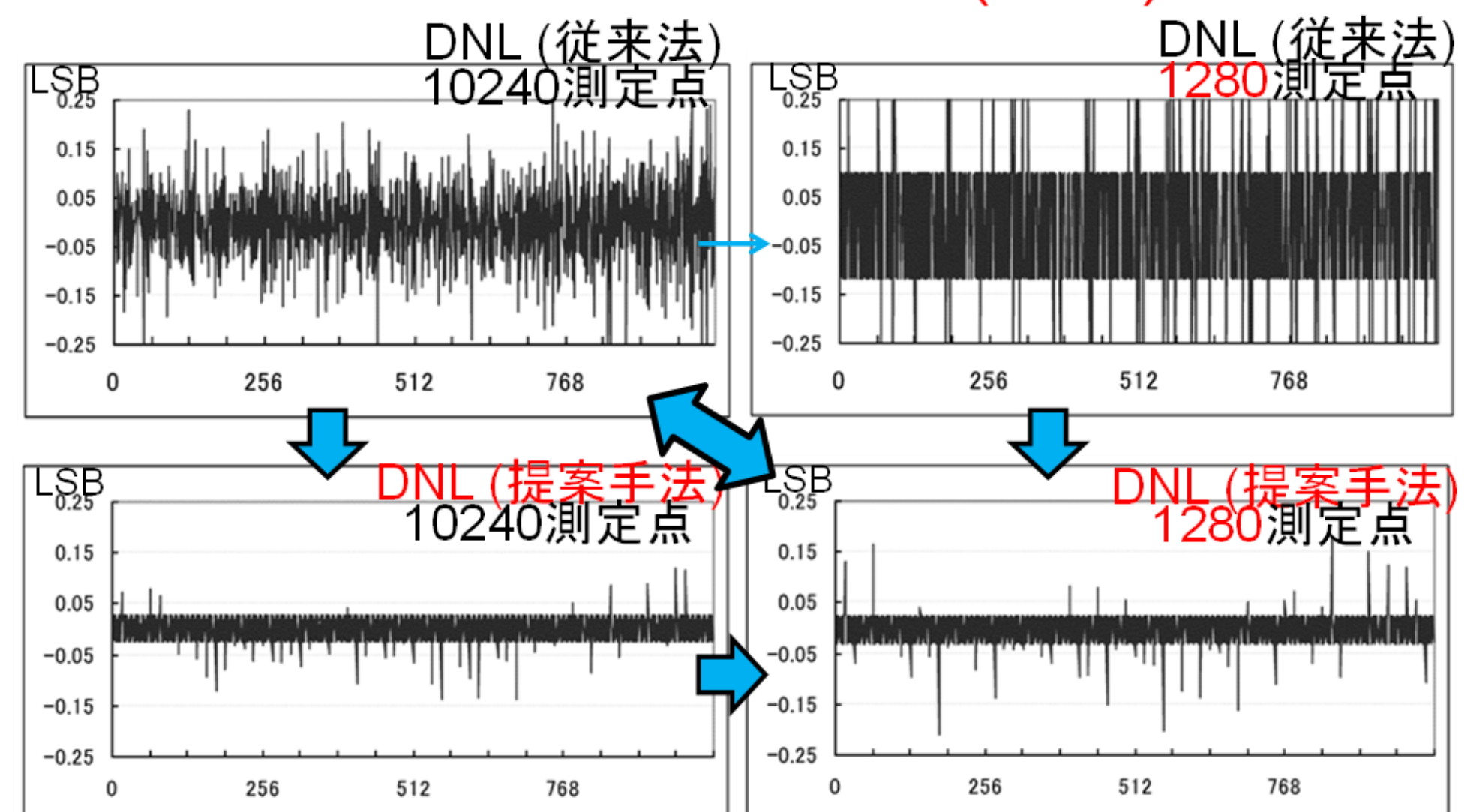
1/8に間引く = 1280測定点



測定時間短縮のサマリ(INL)



測定時間短縮のサマリ(DNL)



• C言語, BASIC言語でプログラム化した

- 評価用、および量産LSIテスト用
- 種々のビット数、バイナリ、サーモメータ・コード及びそのミックスのADC/DAC ($\Delta\Sigma$, フラッシュ型以外のほぼ全て)に適用可能
- 現在多数の量産品に適用中