

マルチプレクサを用いた自動配置配線 可能なDCOの最適設計手法

○ゴーフイクー, 中田 憲吾,
岡田 健一, 松澤 昭

東京工業大学大学院 理工学研究科

- 研究背景
- DCOの概要・従来手法
- DCO 設計
 - 周波数調整
 - Fine resolution
- シミュレーション結果
- まとめ

- All-digital 回路
 - ☺ 低消費電力, 小面積
 - ☺ 論理合成, 自動配置配線可
 - ☺ プロセス portability & scalabilityの実現
- クロック信号シンセサイザ (PLL): All-digital へ

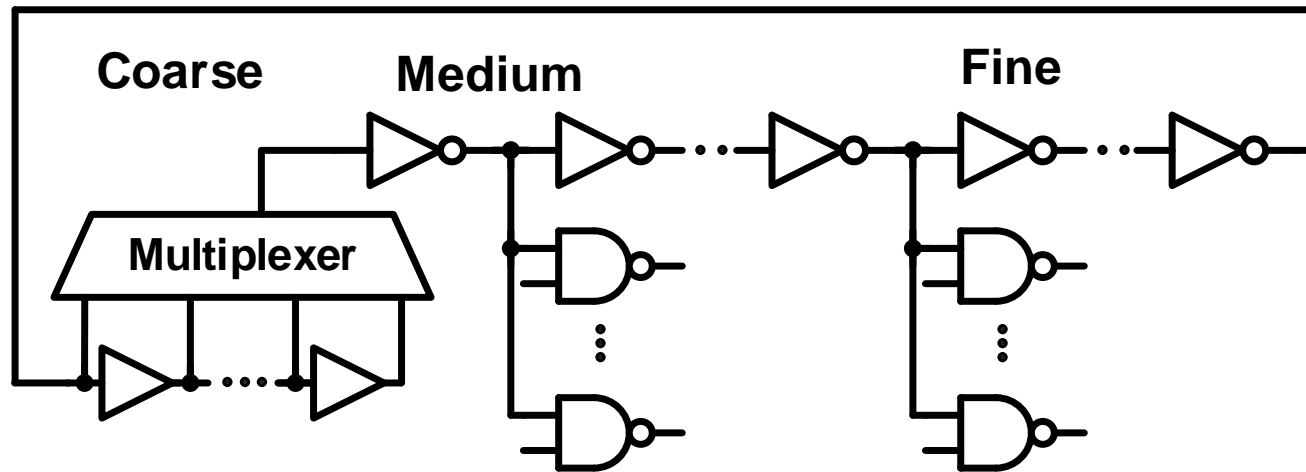
リング型DCOを用いたSynthesizable 注入同期型PLL [1]



Synthesizable DCO

[1] W.Deng, et al., ISSCC 2014

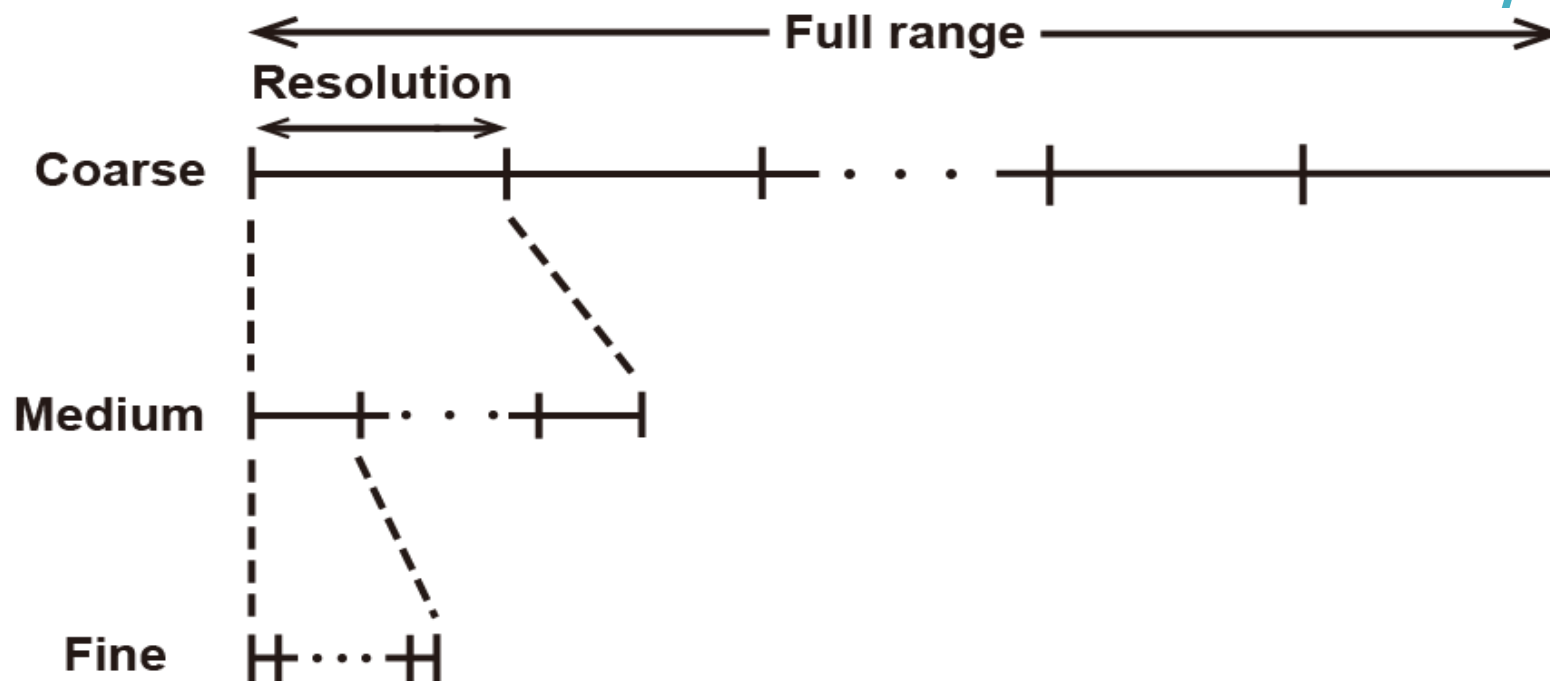
- マルチプレクサを用いたDCO [2]



- ☺ 遅延解析ツールのみで設計
- ☺ Resolutionの線形性が良い

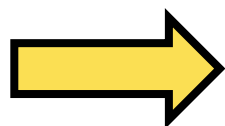
➡ マルチプレクサを用いた DCOの最適設計手法

[2] D.Sheng, et al., *IEEE Trans.* 2007



- DCO Frequency Range : Coarse Full rangeで決める
- Coarse Resolution < Medium Full range
- Medium Resolution < Fine Full range

- 周波数のずれで周波数軸上にspurが現れる
- 改善方法:



Fineのresolutionを細かくする

- Spur成分:

$$P_{\text{spur}} = 20 \log_{10} \frac{f_{\text{free-run}} - f_{\text{IL}}}{2f_{\text{ref}}} \quad [3]$$
$$= 20 \log_{10} \frac{a \times N}{2}$$

$$f_{\text{IL}} = N \times f_{\text{ref}}$$
$$f_{\text{free-run}} = (1 + a)f_{\text{IL}}$$

N : 逓倍数

a : free-run周波数とロック周波数との誤差率

[3] R.B.Staszewski, *et al*, Wiley, 2006.

- $N=20$

$$P_{\text{spur}} = 20 \log_{10} \frac{a \times N}{2} < -40 \text{ dBc} \quad \rightarrow \quad a < 0.1\%$$

- $f_0 = 1 \text{ GHz}$

 Fineのresolution

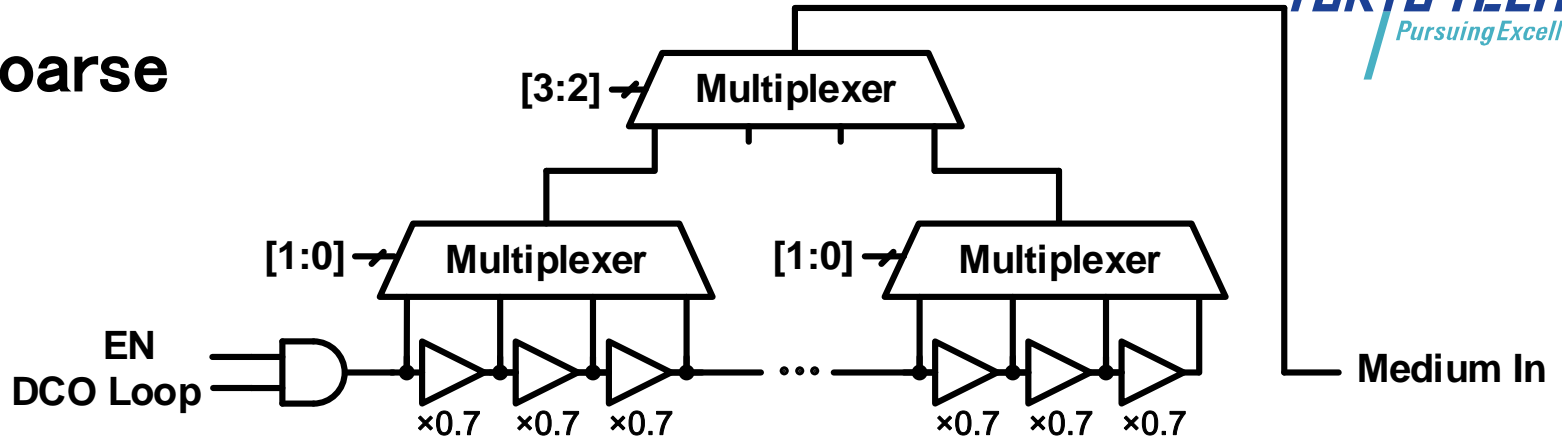
$$T_{\text{Fine}} < \frac{1}{f_0} \times a = 1 \text{ ps}$$

- 設計マージンを考慮 : $T_{\text{Fine}} < 0.5 \text{ ps}$ 設計

	[2]	Target
Frequency [GHz]	0.39 ~ 1.41	0.5 ~ 1.0
Phase Noise (@1MHz) [dBc/Hz]	-85.0	-85.0
Power [mW]	0.78	0.50
Area [μm^2]	600	600
Fine resolution [ps]	0.4	0.5

[2] W.Deng, et al., ISSCC 2014

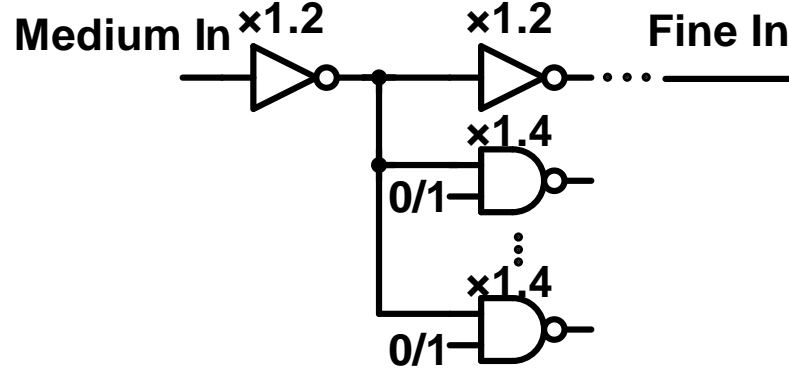
- Coarse



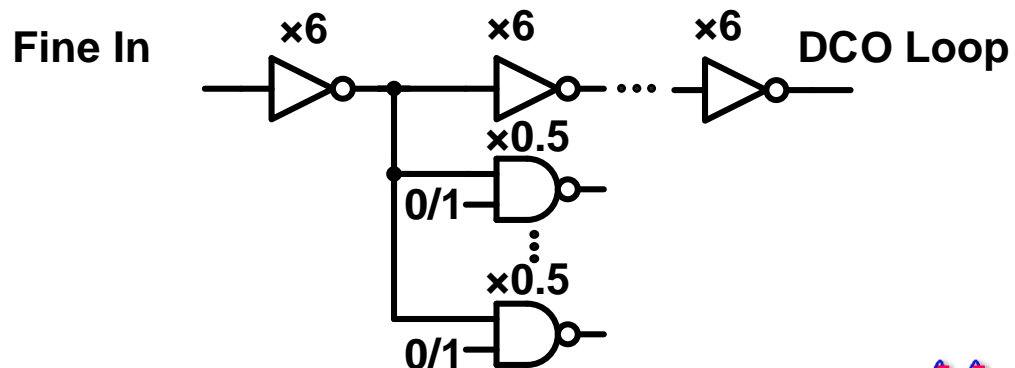
- Medium

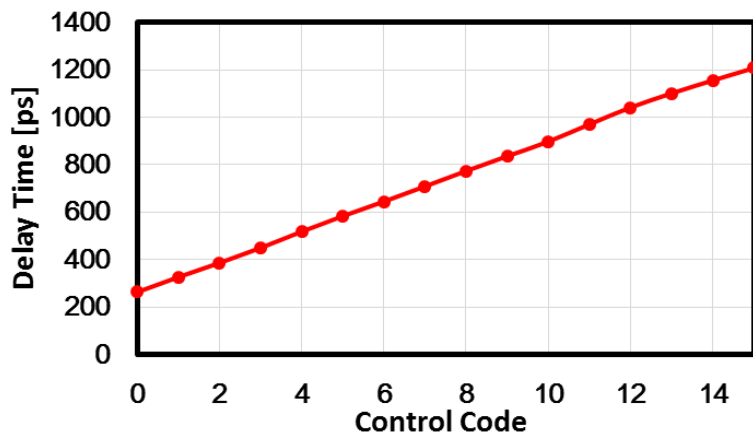
遅延時間

$$t_d \propto \frac{C}{I}$$

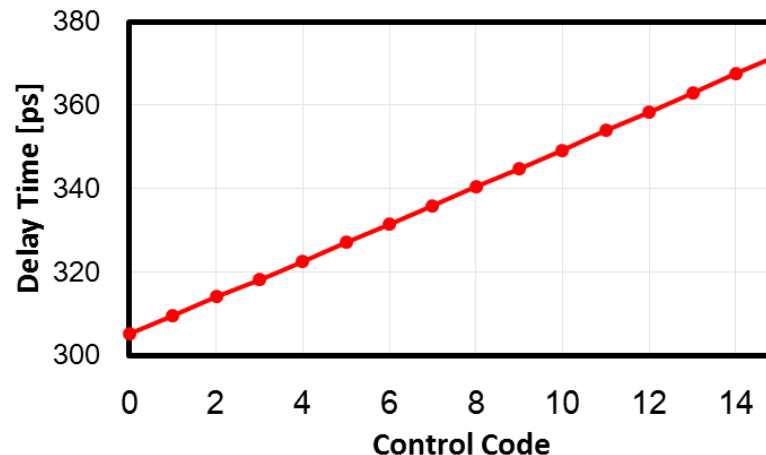


- Fine

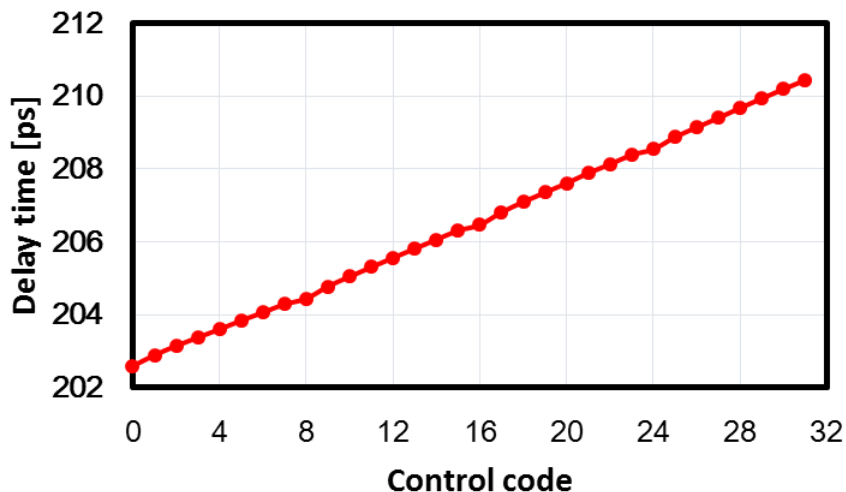




Coarse調整部



Medium調整部



Fine調整部

- 😊 線形性が良い
- 😊 Fine resolution:
0.16 ps – 0.34 ps

	This work	Target	[1]
Frequency [GHz]	0.54 ~ 1.20	0.5 ~ 1.0	0.39 ~ 1.41
Phase Noise (@1MHz) [dBc/Hz]	-85.8 ~ -94.3	-85.0	-85.0
Power [mW]	0.46	0.50	0.78
Area [μm^2]	630	600	600
Fine resolution [ps]	0.16 - 0.34	0.50	0.40

[1] W.Deng, et al., ISSCC 2014

マルチプレクサを用いたDCOの最適設計手法の検討を行い、Coarse, Medium, Fine の回路構成によりResolutionが小さくでき、線形性が改善できた。

ご清聴ありがとうございました