

60GHz CMOSトランシーバーの開発

-- 無線を用いた超高速データ伝送の実現 --

松澤 昭

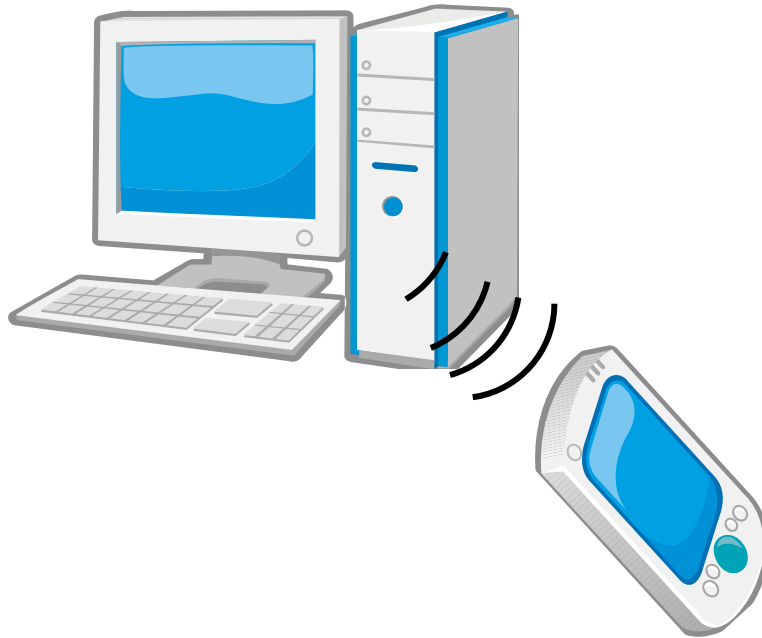
東京工業大学
大学院理工学研究科

2013/1/23

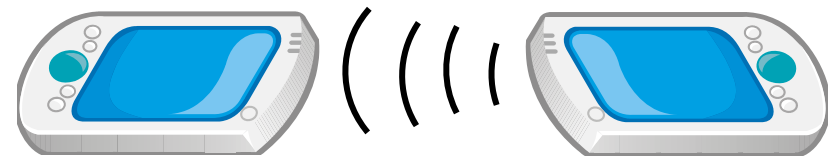
- **60GHz CMOS トランシーバの概要**
- **60GHz CMOS RF回路設計のポイント**
- **超高速・低電力ADC**

60GHz CMOS トランシーバの概要

ギガビット機器間データ伝送の実現 瞬時のデータ転送を狙い、小型、低電力



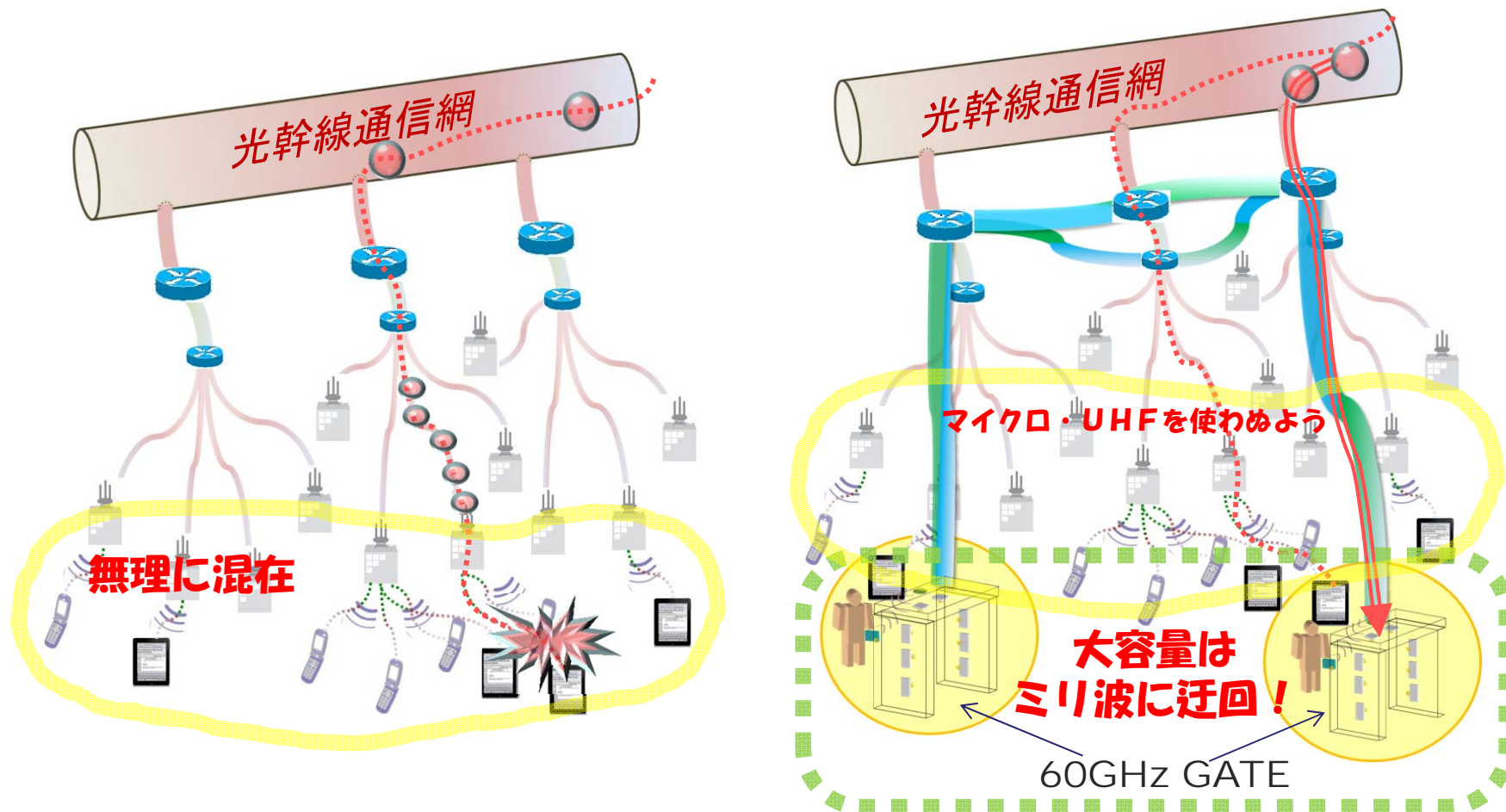
Kiosk download



Peer-to-peer

背景：無線回線の逼迫

スマートフォンやクラウドコンピューティングの普及などにより、無線通信のデータ量が急増。
大容量データはミリ波回線に迂回するべきではないか



スマホの通信量は従来携帯の20倍程度に増加する

にあったが11年度に下げ止まり、12年度は10年度比4%増の3400億円を投じる。米アップルのiPhone(アイフォーン)発売で増えたデータ通信需要に対応する。ソフトバンクグループの12年度の携帯関連の設備投資は6000億円規模と、11年度比5割程度増える見通し。既存の携帯基地局の増設や、2月

に本格的に開始する次世代PHS技術を活用した高速無線通信サービス向けのなどの投資が膨らむ。スマホはパソコンと同じように、ネット経由で画像や動画を見たり、ゲームを楽しんだりできるが、大量のデータを扱う結果、通信量は従来型携帯の10〜20倍になる。利用者の急増で11年12月にドコモのスマホでメールが誤表示されるなどの障害も起きた。MM総研によると、国内の携帯電

産 新 聞

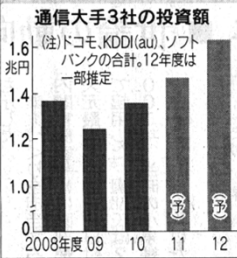
2012年(平成24年)1月7日(土曜日)

©日本経

スマートフォン通信急増

携帯電話大手が2012年度の設備投資を拡大する。NTTドコモは当初計画に300億円を上積みし、ソフトバンクは前年度比約5割増やす見通し。KDDI(au)を加えた大手3社の携帯関連事業向けの合計は1兆6000億円超と、3年連続で1割前後増える。スマートフォン(高性能携帯電話)の普及に伴う通信量の急増で回線不足への懸念が強まっており、高速基地局や基幹通信網の増強を急ぐ。(スマートフォン

民間投資を携帯向けが下支え



12年度1割増

ドコモ 基地局を整備
ソフトバンク 5割上積みへ

通信業界は電力業界と並ぶ民間設備投資のけん引役で、設備投資全体の1割弱を占める。10年度の設備投資は2兆4000億円。携帯3社の投資が約6割を占め、今後通信業界は電力業界と拡大が見込まれる。企業の生産拠点の海外移転加速に加え、10年度と同じく2兆4000億円の電力業界の設備投資は先行きに不透明感が強まっている。ほとんどを国内に投じる携帯向け投資の拡大基調は民間設備投資を下支えしそうだ。

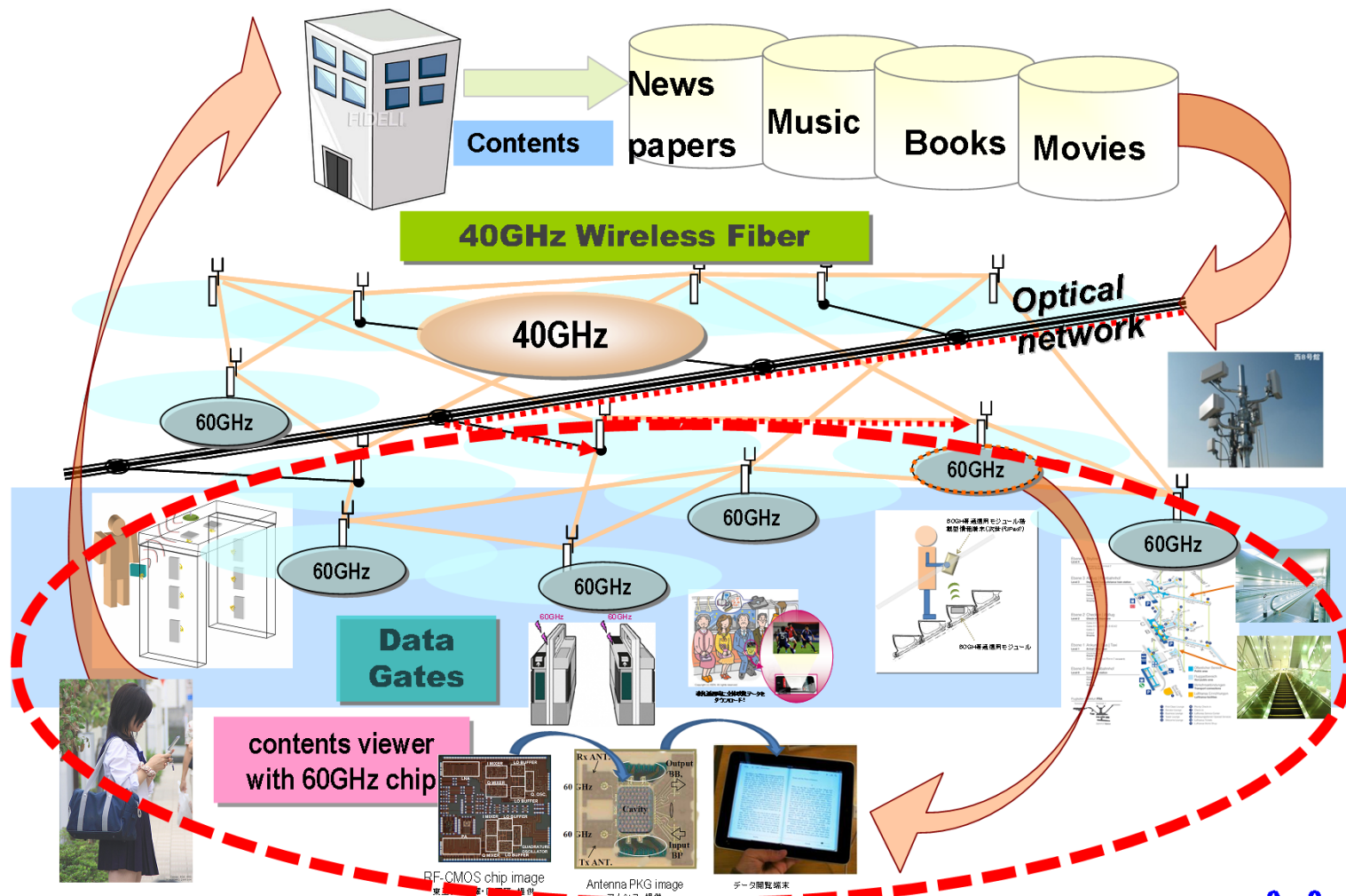
ドコモの11年度の設備投資は7280億円と10年度比で約600億円増える見込み。12年度は10年度以前の水準に減らす計画だったが、通信量の

急増などに対応し当初計画の4%に相当する300億円程度を上積みし、11年度に近い投資水準を維持する。電波の利用効率を3倍に増やせる高速携帯サービス(基地局を増設する。13年度以降も増強を続け、15年度までの3年で高速携帯向け設備だけで5500億円を投じ、通信エリアを人口比で98%と全国に広げる。auの設備投資は基地局整備の一巡で減少傾向

携帯3社 1.6兆円投資

ミリ波ネットワークの将来イメージ / 6

ミリ波は機器間でのデータ転送に使用されるだけでなく、WiFi, WiMaxの基地局間同士を接続するとともに「ミリ波ゲート」を通過する間に必要なデータを転送できる



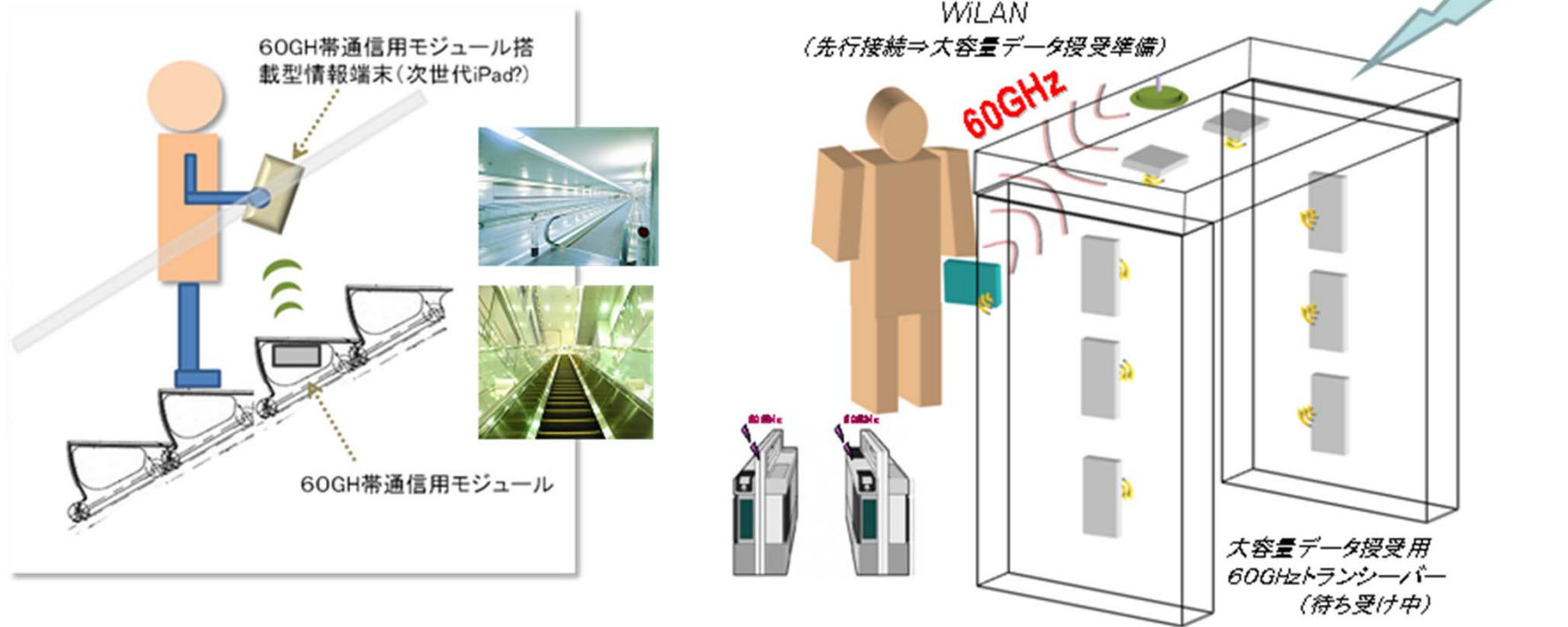
ミリ波ゲート

7

TOKYO TECH
Pursuing Excellence

ミリ波は直進性が高いため、デバイスを対向させないと通信できない。
しかし、データ伝送が高速なため、瞬時のデータ転送が可能である。
そこで、「ゲート」を設け、そこを通過するときデータ転送を行ってはどうか？

GATES (Gigabit Access Transponder Equipment)



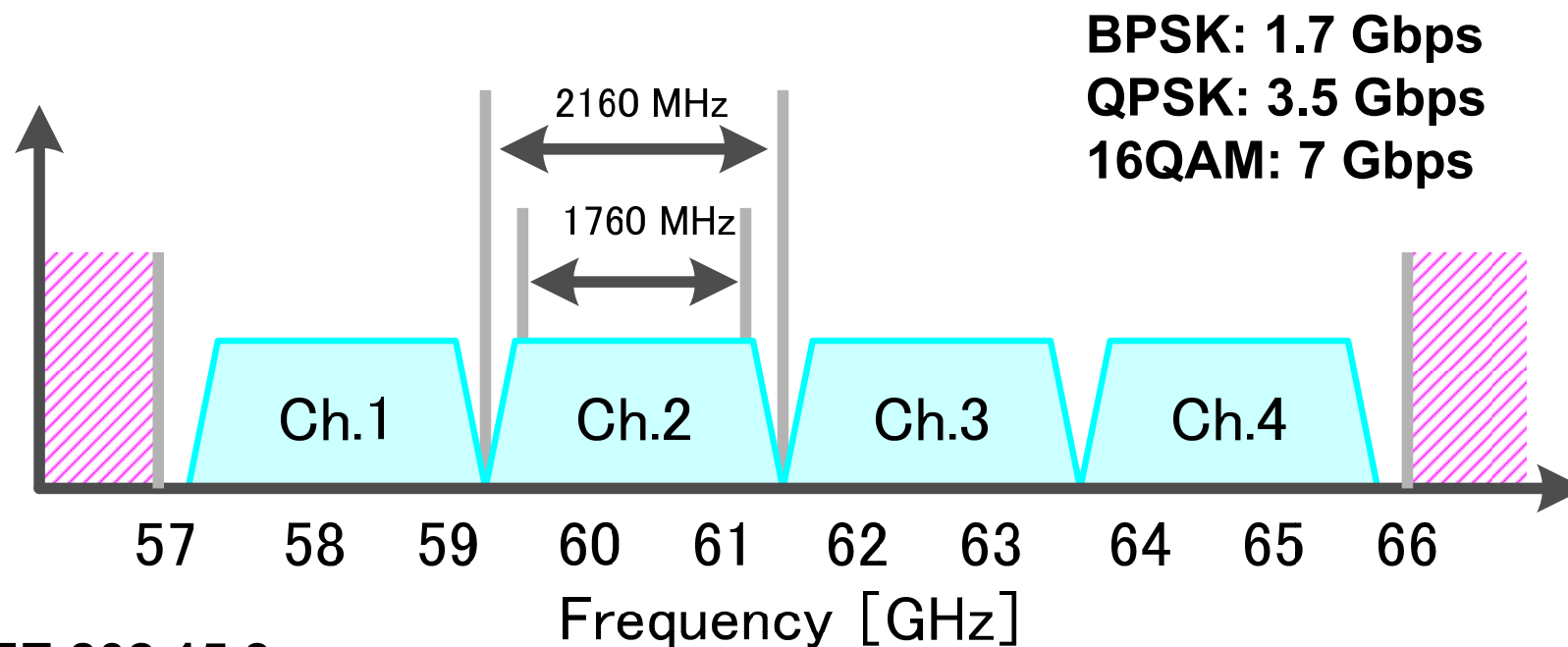
60GHz帯の周波数プラン

8

TOKYO TECH
Pursuing Excellence

帯域約1.8GHz, 4チャンネル

- ・チャンネル内の周波数特性の均一化
- ・57GHz～66GHzまでの周波数帯域での特性均一化



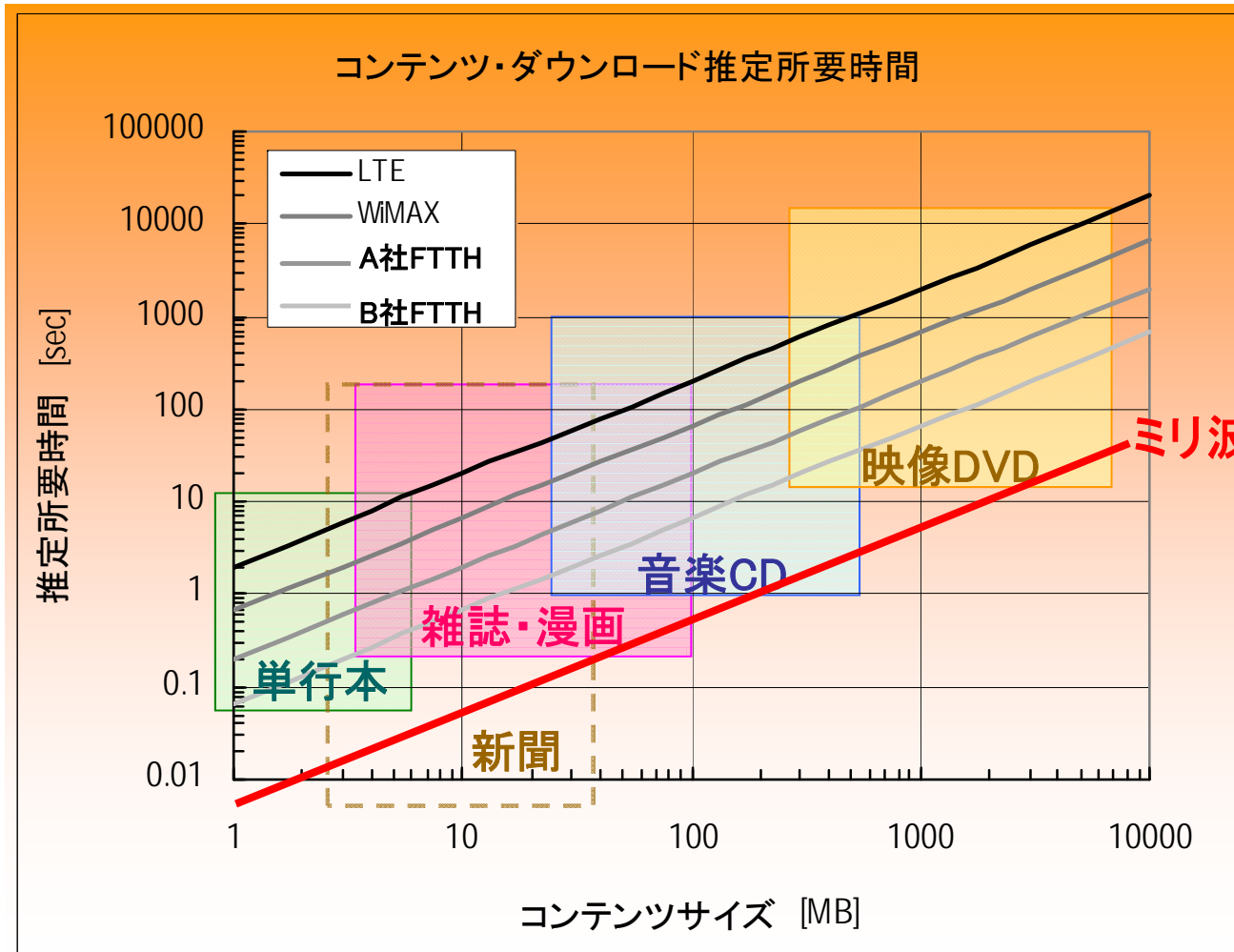
IEEE 802.15.3c

IEEE 802.11ad

802.15.3c-2009, IEEE Std., Oct. 2009. [Online]. Available
<http://standards.ieee.org/getieee802/download/802.15.3c-2009.pdf>

各種コンテンツの転送に要する時間

ミリ波を用いれば無線でも約10秒でDVDのコンテンツが転送可能



2011年1月現在の
実測データからみた
平均的実効伝送レート

WiMAX	12Mbps
LTE	4Mbps
A社FTTH	40Mbps
B社FTTH	120Mbps

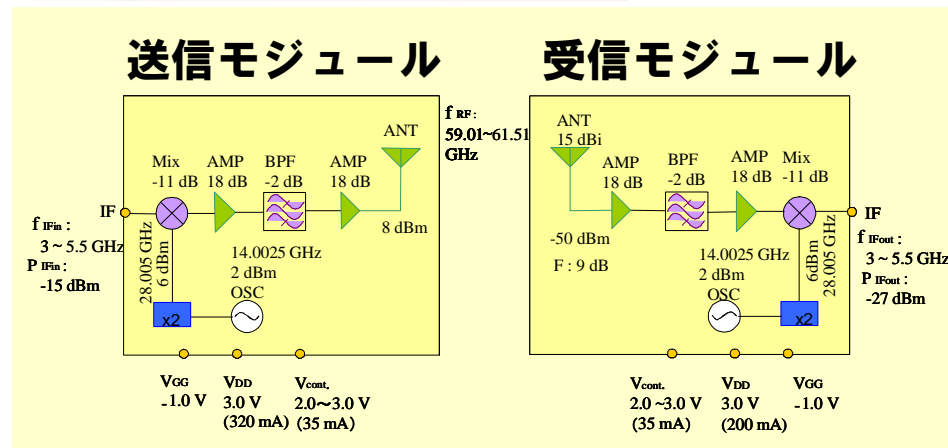
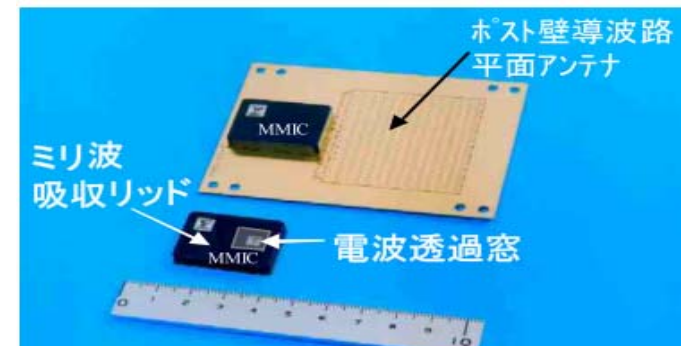
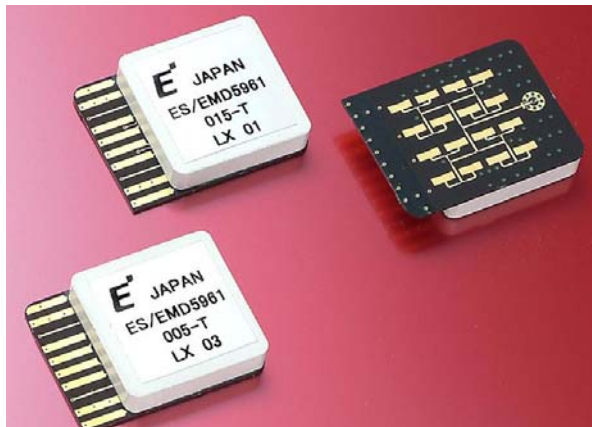
ミリ波 3~6Gbps

従来のミリ波システム

10

TOKYO TECH
Pursuing Excellence

2006年にはGaAs技術を用いて60GHzのモジュールが完成していた
 しかしながら、更なるコストダウンが必要だった他、
 ベースバンドチップが無く、データ伝送速度は50Mbps程度であった。



多値QAMの採用と広帯域化

$$\text{データレート} \approx N \times BW$$

これまでの実績	QPSK (N=2) , BW=1.7GHz → DR=3.4Gbps
	16QAM (N=4), BW=1.7GHz → DR=6.8Gbps
	16QAM (N=4), BW=4.0GHz → DR=16Gbps
今後の計画	64QAM (N=6), BW=4.0GHz → DR=24Gbps
	64QAM (N=6), BW=8.0GHz → DR=48Gbps

技術課題と対策

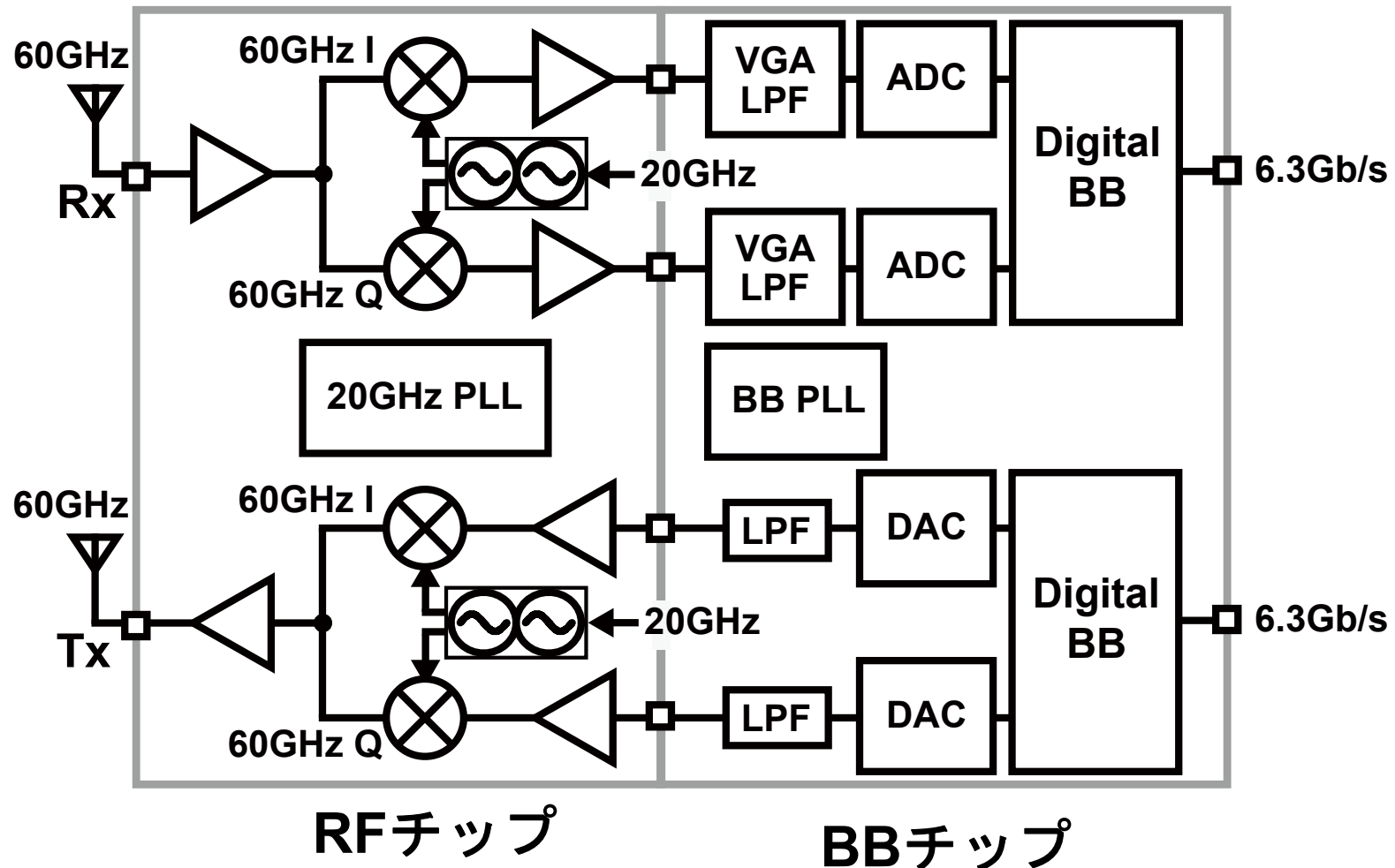
広帯域化: RF回路とBB回路の広帯域化, ゲインフラット化, ADCの高速化
高SNR: アンテナ利得の向上, フロアノイズの減少, ADC分解能の向上
低位相ノイズ: インジェクションロック技術の向上, インダクタのQの向上

60GHz CMOS トランシーバー

12

TOKYO TECH
Pursuing Excellence

- ダイレクトコンバージョン型による小型・低消費電力化
- 低消費電力ADC, DAC



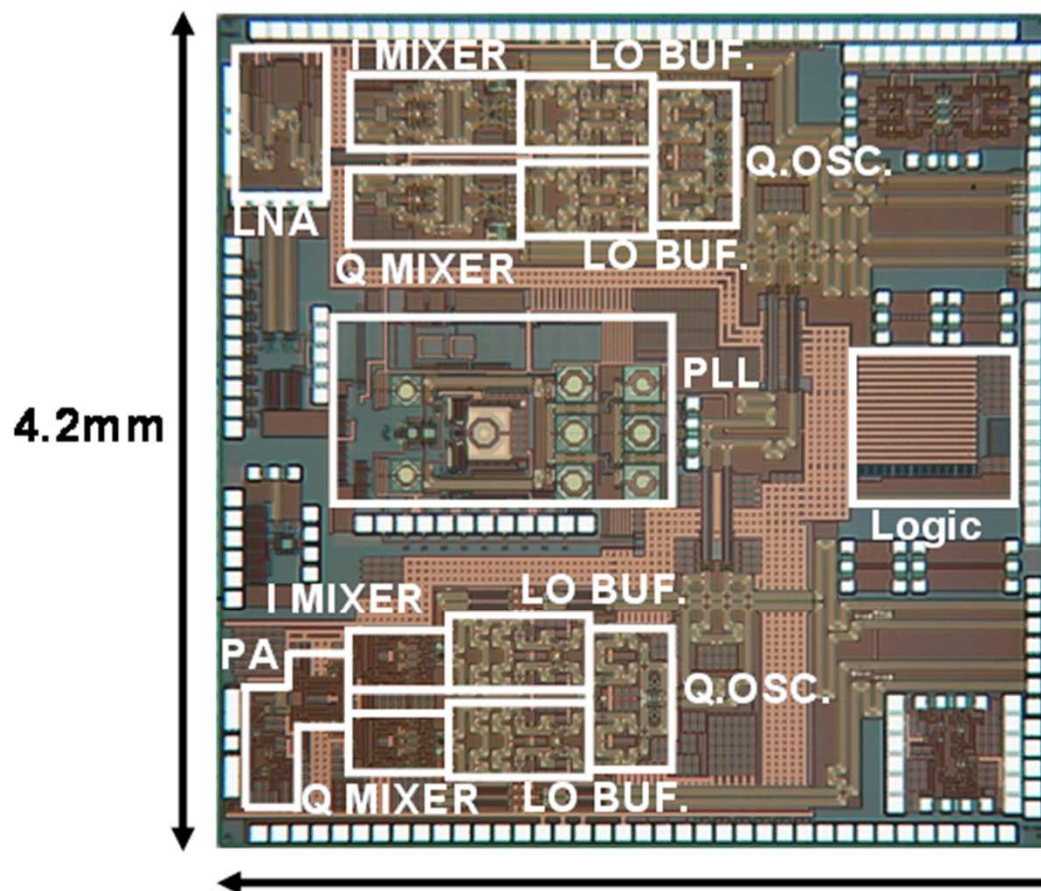
チップ写真

13

TOKYO TECH
Pursuing Excellence

RFチップとベースバンドチップのVGA, ADC, DAC回路を開発

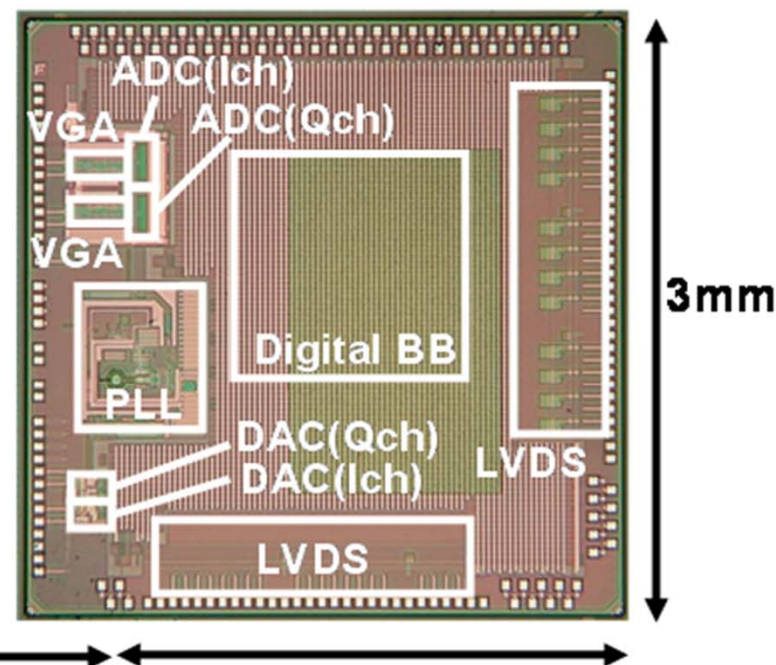
RFチップ



Tokyo Tech

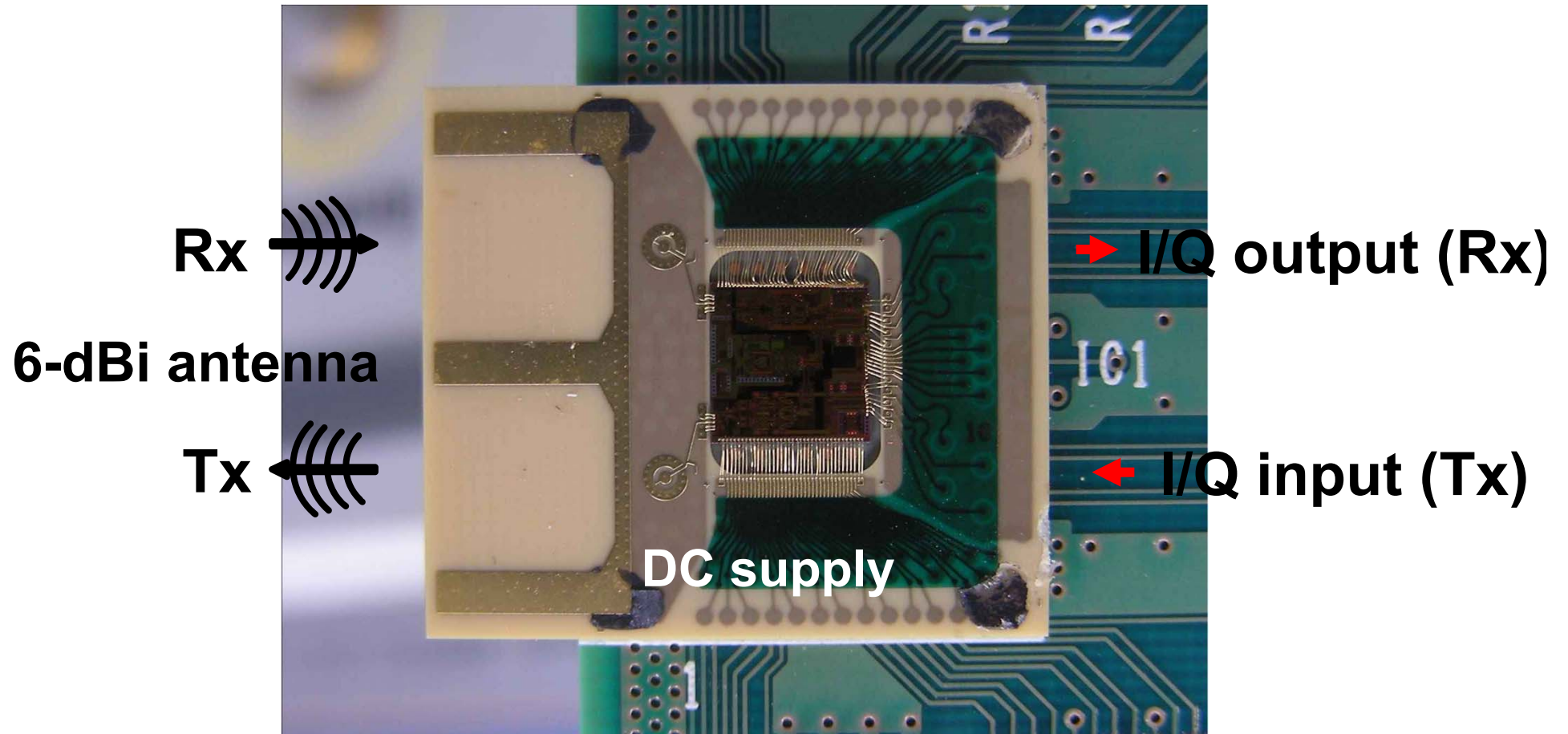
65nm CMOS

BBチップ



SONY

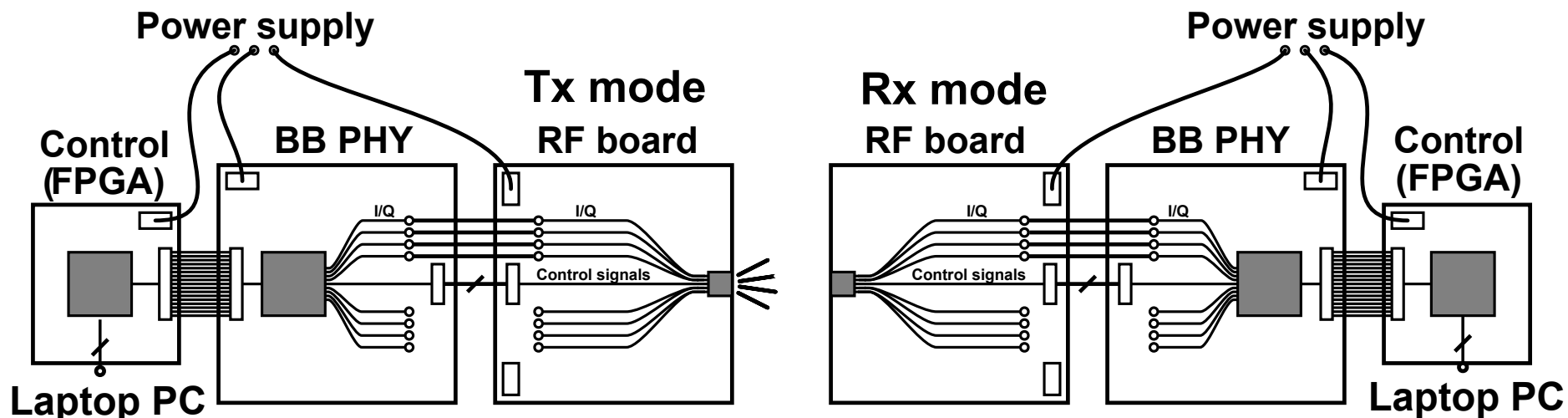
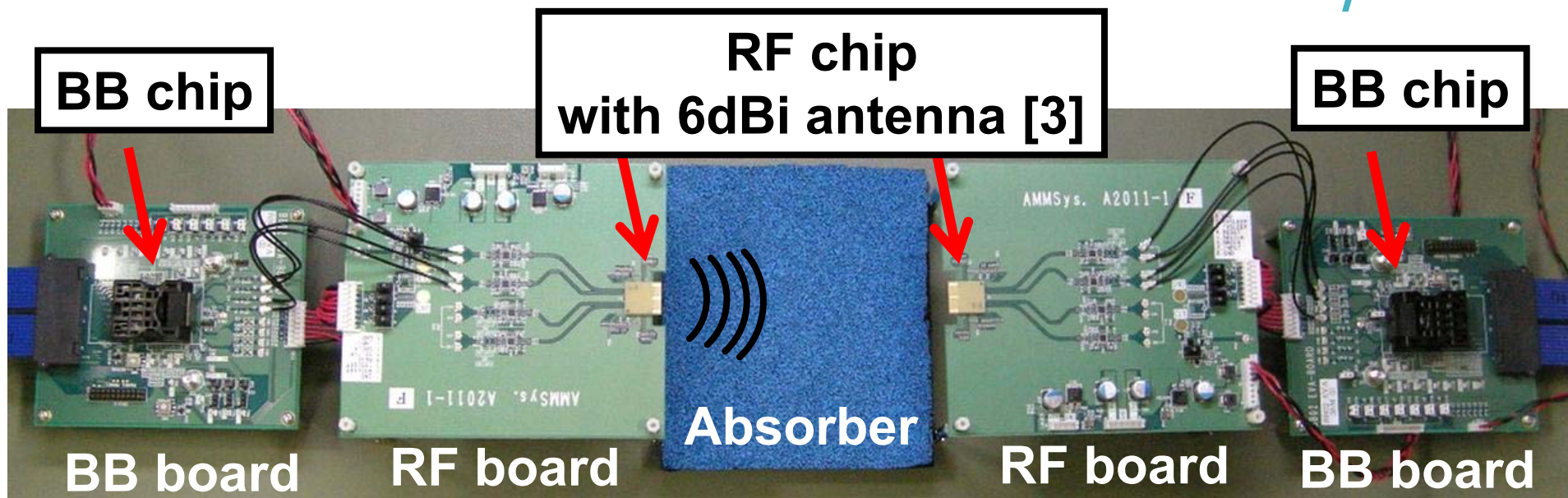
40nm CMOS



16.3mm x 14.4mm






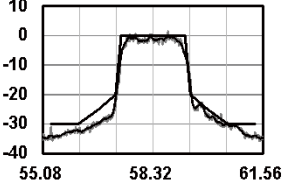
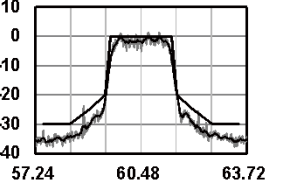
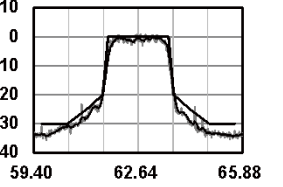
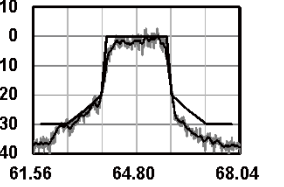
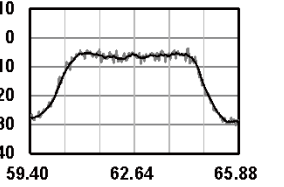
[3] R. Suga, et al., *EuMC* 2011

チップ性能測定系



RF貫通試験 (QPSK)

16

Channel/ Carrier freq.	ch.1 58.32GHz	ch.2 60.48GHz	ch.3 62.64GHz	ch.4 64.80GHz	ch.1-ch.4 Max rate
Modulation	QPSK				
Constellation					
Spectrum					
Back-off	3.8dB	3.9dB	4.4dB	5.0dB	4.4dB (ch.3)
Data rate*	3.5Gb/s	3.5Gb/s	3.5Gb/s	3.5Gb/s	8.0Gb/s (ch.1-ch.4)
EVM	-21.2dB	-21.6dB	-21.4dB	-20.1dB	-17.3dB (ch.3)
Distance**	1.3m	1.4m	1.6m	1.6m	>0.01m (ch.3)

*The roll-off factor is 0.25. The bandwidth is 2.16GHz except for Max rate.






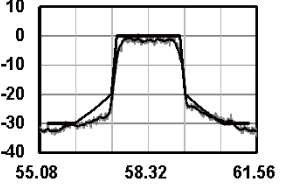
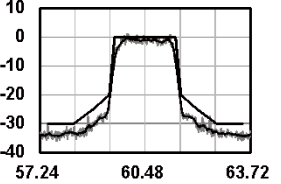
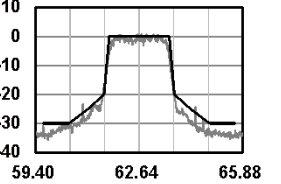
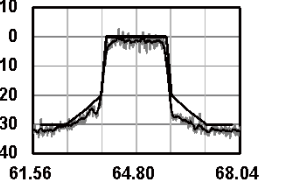
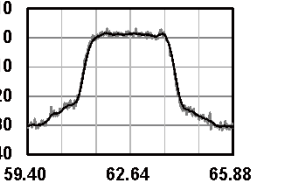
**Maximum distance within a BER of 10⁻³. The 6-dBi antenna in the package is used.

RF貫通試験 (16QAM)

17

TOKYO TECH
Pursuing Excellence

16QAMでもきれいなコンステレーションが得られた

Channel/ Carrier freq.	ch.1 58.32GHz	ch.2 60.48GHz	ch.3 62.64GHz	ch.4 64.80GHz	ch.1-ch.4 Max rate
Modulation	16QAM				
Constellation					
Spectrum					
Back-off	4.4dB	4.6dB	5.0dB	5.7dB	5.0dB
Data rate*	7.0Gb/s	7.0Gb/s	7.0Gb/s	7.0Gb/s	10.0Gb/s (ch.3)
EVM	-23.0dB	-23.0dB	-23.3dB	-22.8dB	-23.0dB (ch.3)
Distance**	0.3m	0.5m	0.5m	0.3m	>0.01m (ch.3)

*The roll-off factor is 0.25. The bandwidth is 2.16GHz except for Max rate.

**Maximum distance within a BER of 10⁻³. The 6-dBi antenna in the package is used.

RF 性能のまとめ

18

TOKYO TECH
Pursuing Excellence

Tx	
CG	18dB
P _{1dB}	9.5dBm
P _{sat}	5.6dBm

Rx	
CG	23dB (high-gain mode) 9dB (low-gain mode)
NF	< 4.9dB (high-gain mode)
IIP3	-14dBm (low-gain mode)

LO	
Injection PLL	19.44, 20.16, 20.88, 21.60GHz
Ref. spur	<-58dBc @ 20.16GHz
Locking range	1.4GHz
Quadrature ILO	58.0-64.7GHz (free-run)
Phase noise@1MHz-offset	< -95dBc/Hz (every channel)

性能比較 (RF)

19

60GHz帯の全チャネルで動作可能な高速・低電力RF回路を実現

	Arch.	Max. rate in 16QAM	Distance for BER 10^{-3}	P _{DC} (Tx/Rx)
Tokyo Tech [1]	Direct	11Gb/s [1] 16Gb/s [4]	ch.1-2 (EVM < -17dB) 2.7m (BPSK/QPSK) 0.2m (8PSK/16QAM)	252mW / 172mW
CEA- LETI [5]	Hetero	7Gb/s	—	1,357mW / 454mW
SiBeam [6]	Hetero	7Gb/s	ch.2-3 (EVM < -19dB) 50m (LOS) 16m (NLOS)	1,820mW / 1,250mW
This work	Direct	10Gb/s	ch.1-4 (EVM < -23dB) 1.3-1.6m (QPSK) 0.3-0.5m (16QAM)	319mW / 223mW

[1] K. Okada, et al., ISSCC 2011 [4] H. Asada, et al., A-SSCC 2011 [5] A. Siligaris, et al., ISSCC 2011 [6] S. Emami, et al., ISSCC 2011

性能比較(RF+BB)

20

TOKYO TECH
Pursuing Excellence

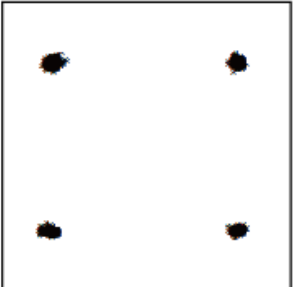
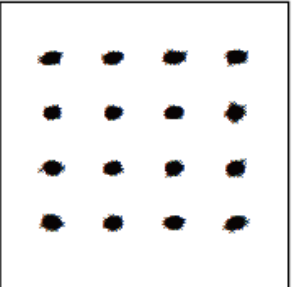
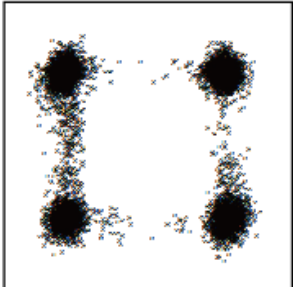
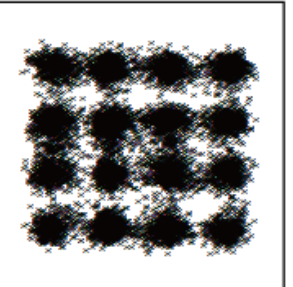
世界初の4チャンネル全ての送受が可能なRF+BBチップ
16QAMを用いて6.3Gbpsの超高速伝送を低電力で実現

	Integration	Data rate (16QAM)	Ch.	P _{DC} (Tx/Rx)
CEA-LETI [5]	RF (Hetero)	3.8Gb/s	-	1,357mW / 454mW
SiBeam [6]	RF (Hetero)	3.8Gb/s	Ch.1-2	1,820mW / 1,250mW
Tokyo Tech (This work)	RF (Direct) +analog BB +digital BB	RF+BB: 6.3Gb/s	Ch.1-4	RF:319mW / 223mW BB:196mW / 398mW

[1] K. Okada, *et al.*, ISSCC 2011 [4] H. Asada, *et al.*, A-SSCC 2011 [5] A. Siligaris, *et al.*, ISSCC 2011 [6] S. Emami, *et al.*, ISSCC 2011 [12] C. Marcu, *et al.*, ISSCC 2009

世界最高のデータレートを目指して / 21

世界最高のデータレート(16Gbps)を実現。

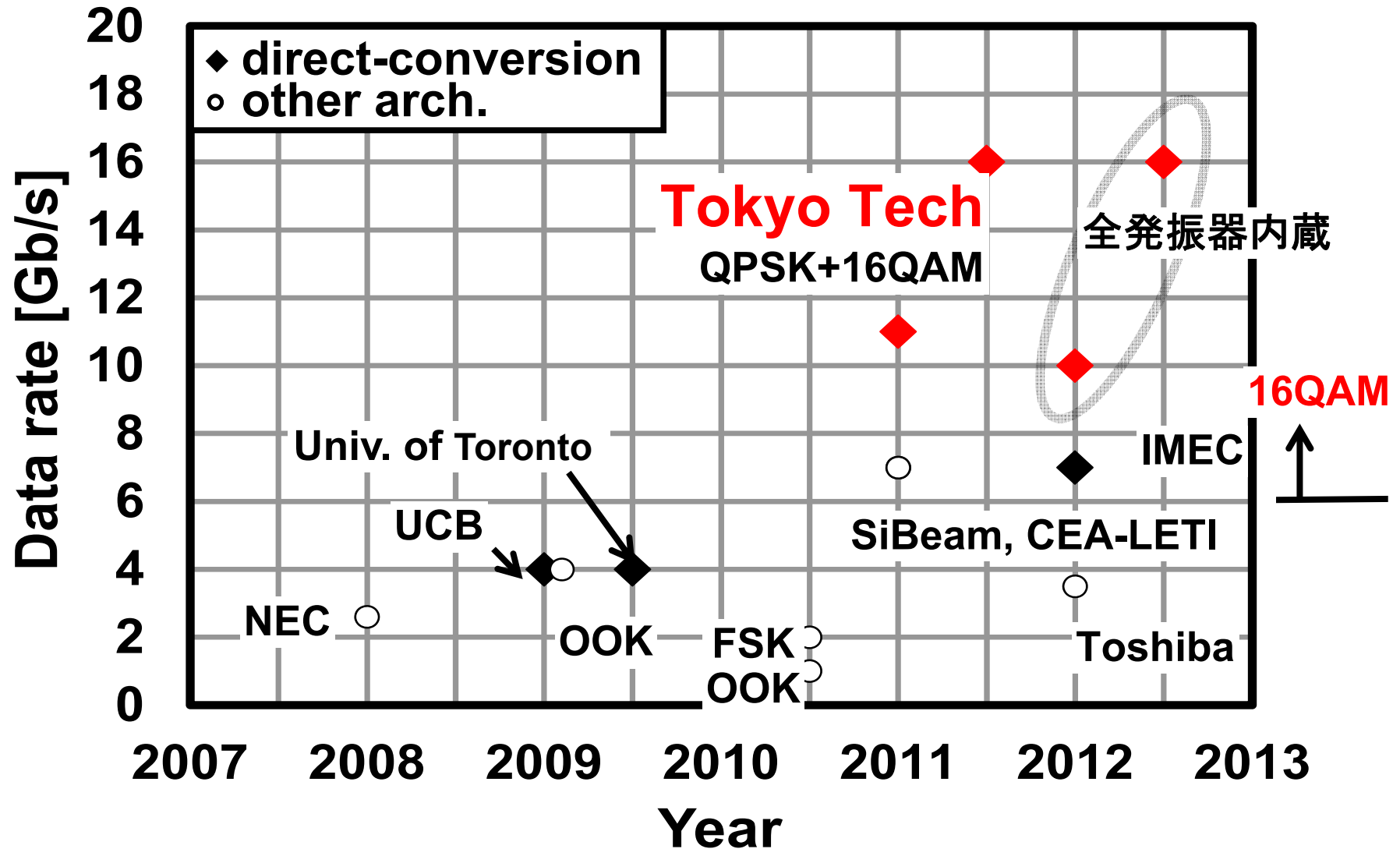
Constellation	 9506 points	 19912 points	 13502 points	 42024 points
Modulation	QPSK	16QAM	QPSK	16QAM
Symbol rate	1.76GS/s	1.76GS/s	5.0GS/s	4.0GS/s
Data rate	3.52Gb/s	7.04Gb/s	10.0Gb/s	16.0Gb/s
EVM (withDFE)	-30.5dB	-28.2dB	-15.2dB	-16.1dB

60GHzフロントエンド性能比較

22

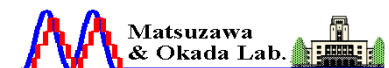
TOKYO TECH
Pursuing Excellence

世界最高速の通信速度を達成



2013/03/05

Tokyo Tech



60GHz CMOS RF回路設計のポイント

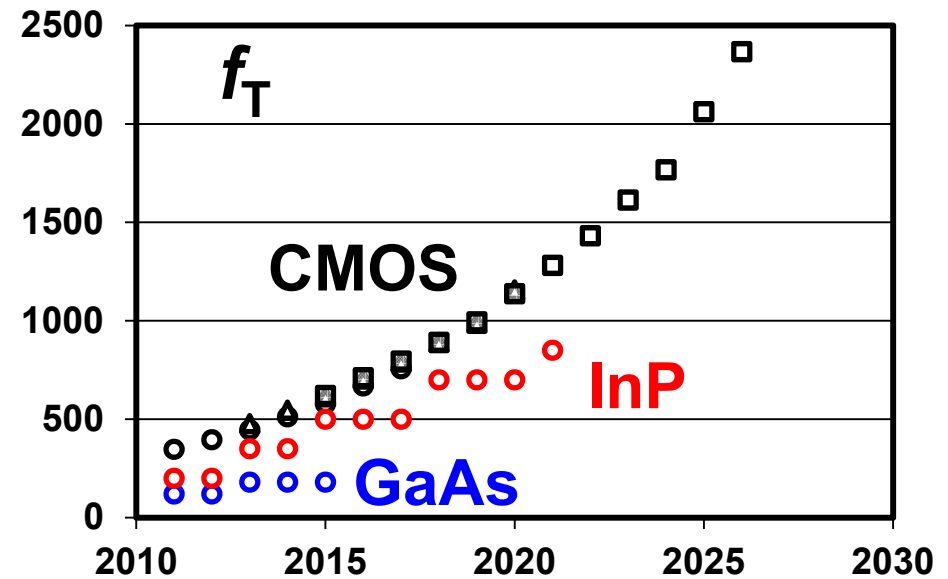
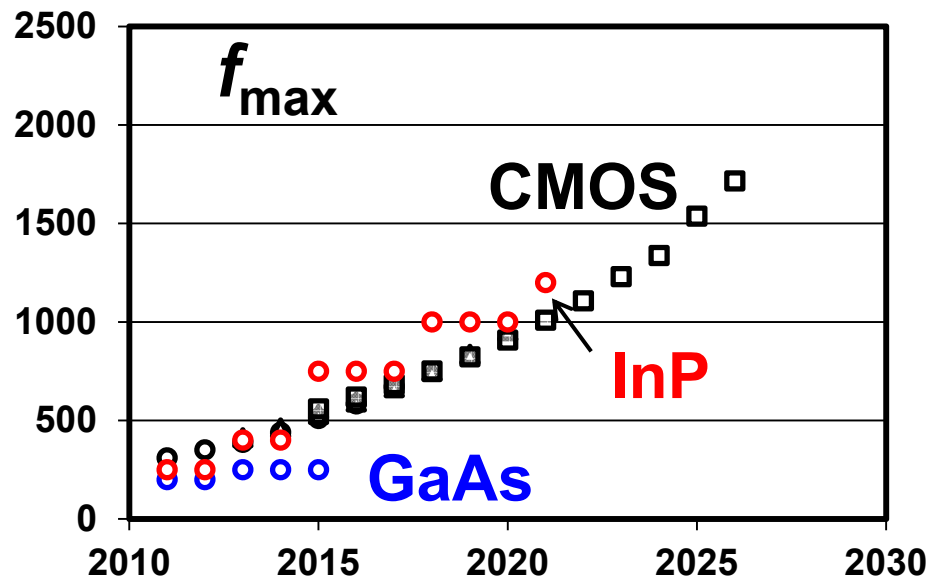
CMOSの微細化とRF回路性能

RF回路の基本性能(利得, ノイズ)は最終的にはデバイスの f_T, f_{max} で決まる
微細化によりCMOSの f_T, f_{max} は今後も向上する

NF<4dB at 60GHz はCMOSで達成している

$$G_{max} \approx \frac{f_{max}}{f_c}$$

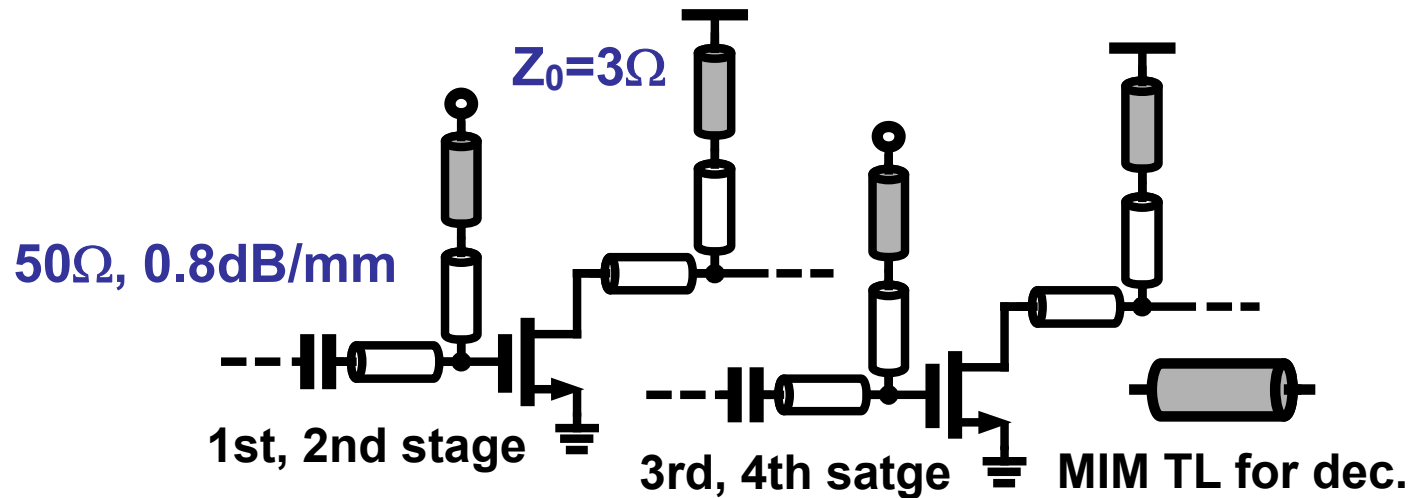
$$NF_{min} \approx 1 + \left(\frac{f_c}{f_T} \right) \sqrt{1.3g_m(R_g + R_s)}$$



- Bulk CMOS
- △ Ultra-Thin-Body Fully-Depleted (UTB FD) SOI
- Multi-Gate MOSFETs

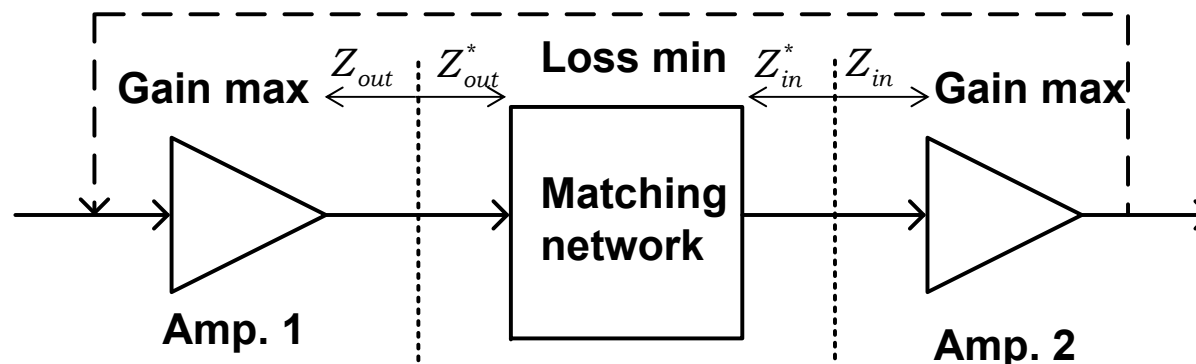
ITRS RFAMS 2011.

増幅器設計は，サイズ設定，バイアス設定，インピーダンスマッチング
デカップリング設計につきる



フィードバックパスが生じると数GHzで発振が起こる

Feedback pass

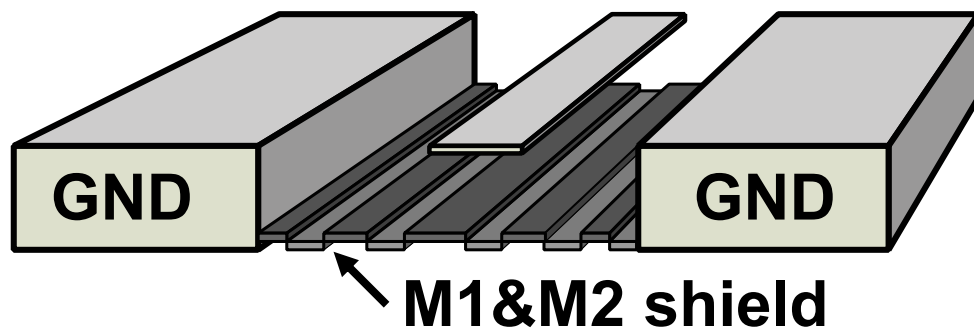
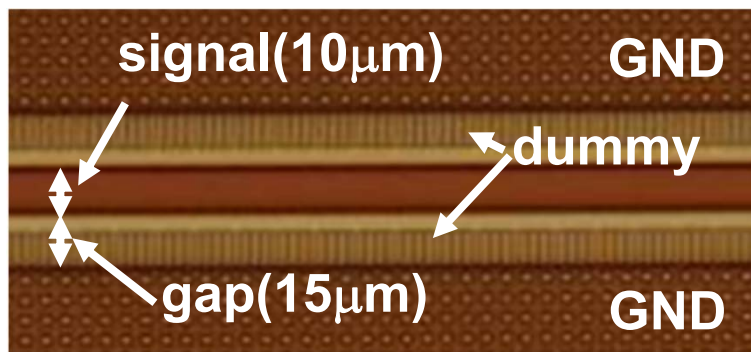


トランスミッションライン技術をベースにした、インピーダンス整合回路、トランス、バルン、デカップリング容量を開発した

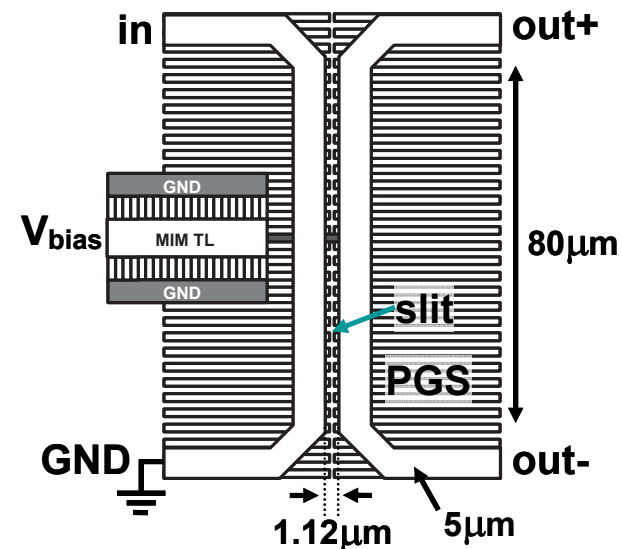
Transmission line

0.8dB/mm

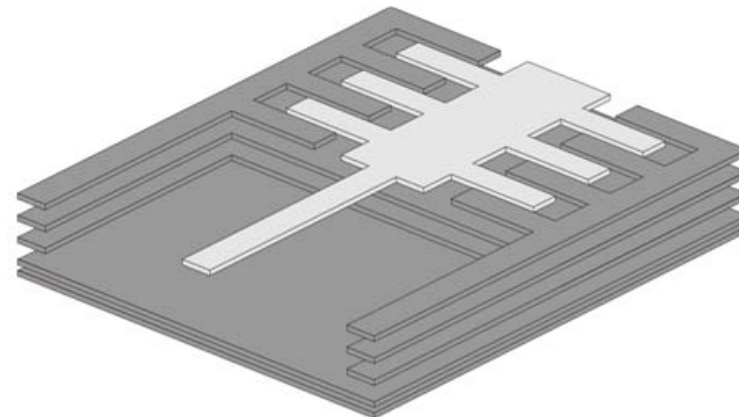
Manually-placed dummy metal



Transformer



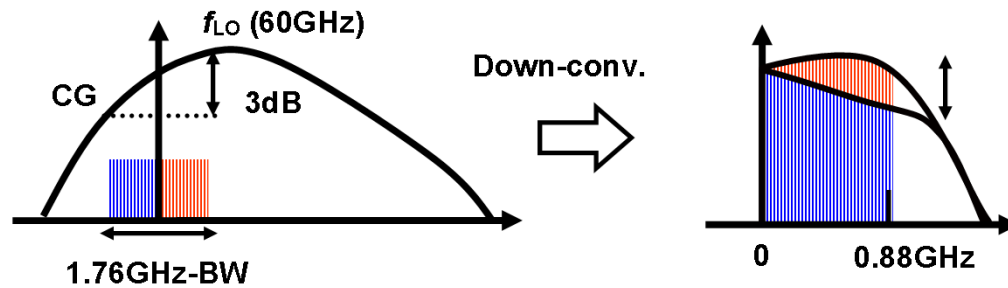
Decoupling capacitor

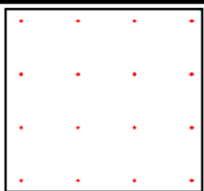
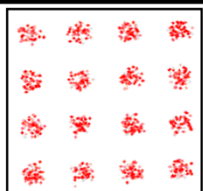
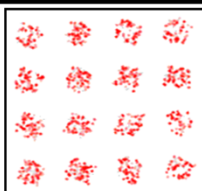


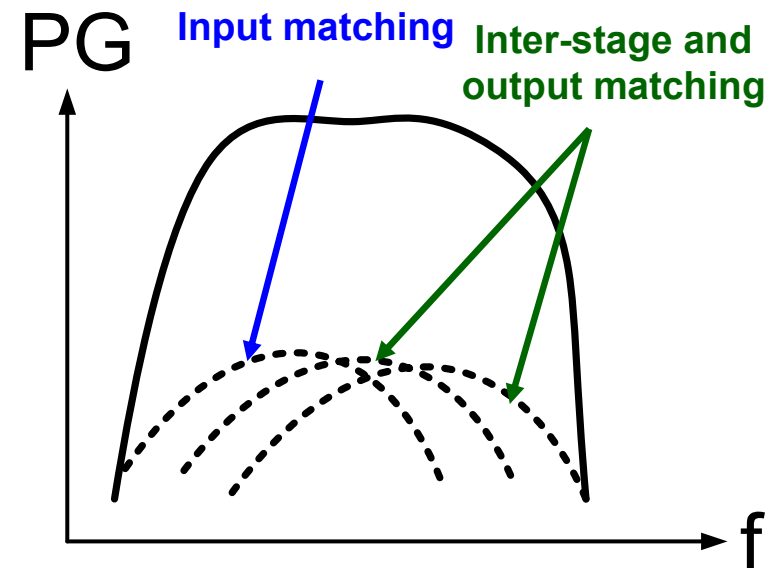
ゲインフラットネス

27

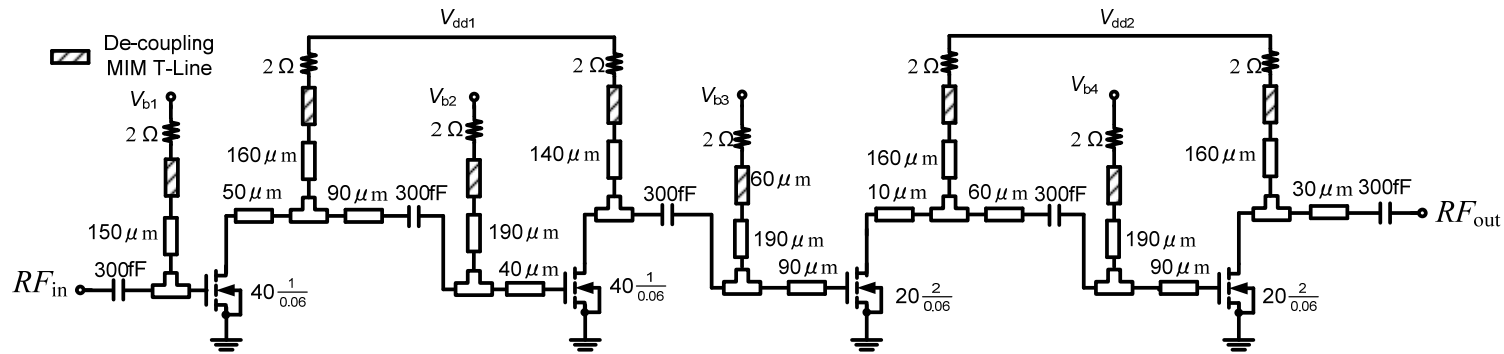
信号帯域内の周波数特性の偏差があると16QAM信号にISIを生じ、ビット誤り率が低下する。→整合回路を調整して周波数偏差を抑える。



Gain Flatness	0dB	2dB	3dB
BER	~0	1.3e-5	3e-3
Constellation			

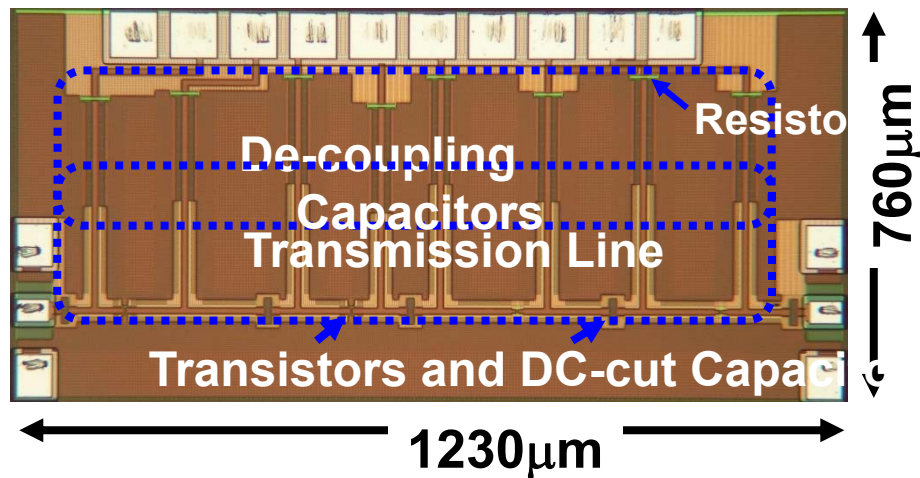


60GHz帯LNA

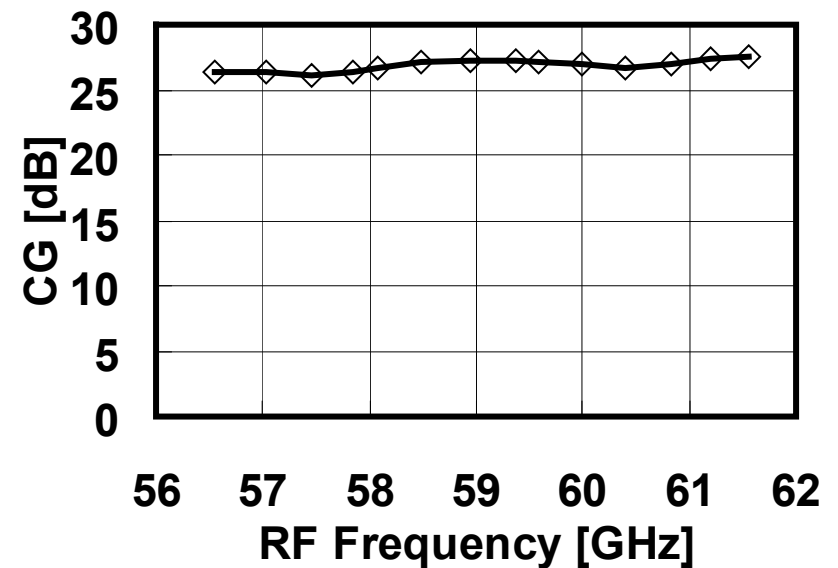


4段増幅器(ノンカスコード)

利得の周波数特性



レイアウト



LNAの性能

29

	[1]	[2]	[3]	[4]	[5]	[6]	This work
Tech.	90nm	90nm	90nm	90nm	65nm	90nm	65nm
Topology	CS	Cas.	Cas.	CS	Diff. Cas.	Cas.	CS-CS
#Stage	3	2	2	2	3	3	4
BW [GHz]	5	6	8	-	7.7	14	17
Gain [dB]	15.0	14.6	15.5	12.2	19.3	20.0	24
NF [dB]	4.4	5.5	6.5	6.5	6.1	6.8	4.0-7.6
Power [mW]	3.9	24	86	10.5	35	36	30

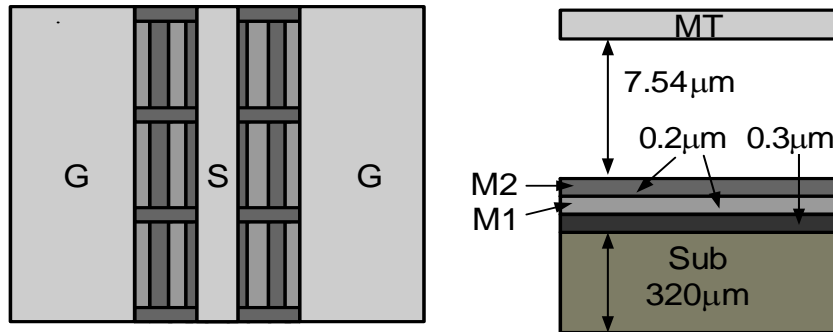
[1] E. Cohen, *et al.*, *RFIC* 2008 [2] T. Yao, *et al.*, *JSSC* 2007 [3] S. Pellerano, *et al.*, *JSSC* 2008 [4] B. Heydari, *et al.*, *JSSC* 2007 [5] C. Weyers, *et al.*, *ISSCC* 2008 [6] Y. Natsukari, *et al.*, *VLSI Circuits* 2009

Ning Li, *et al.*, *ESSCIRC*, Seville, Spain, pp.342-345, Sep. 2010.

Tokyo Tech

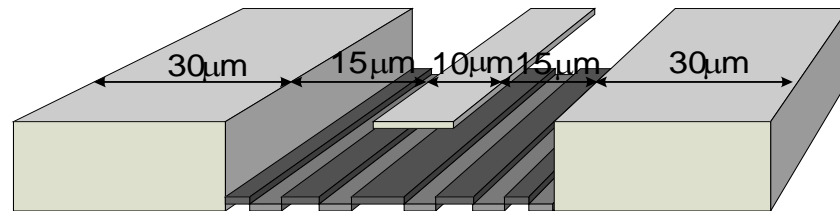
伝送線路 (TL)

30

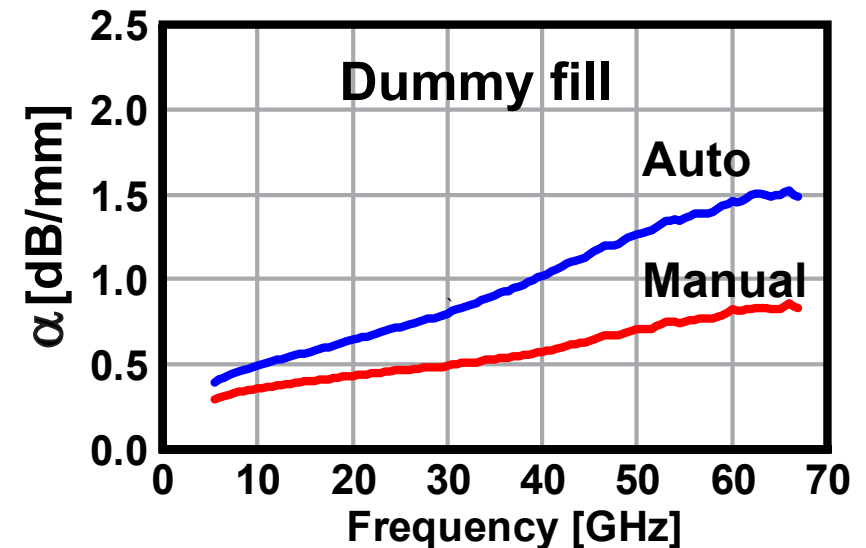
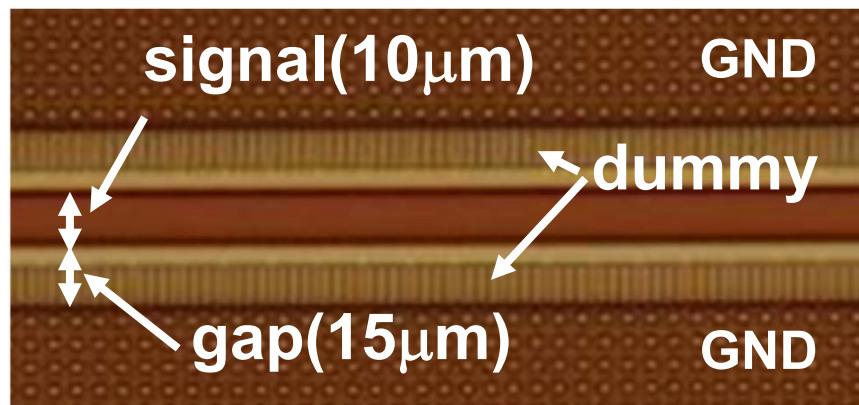


ロス: -0.8dB/mm

基板ロスを防ぐため
1,2層は基板シールドに利用



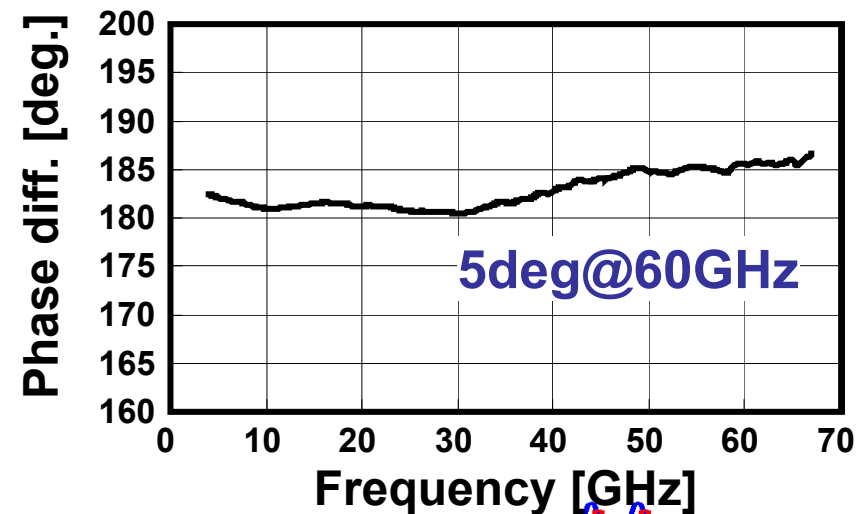
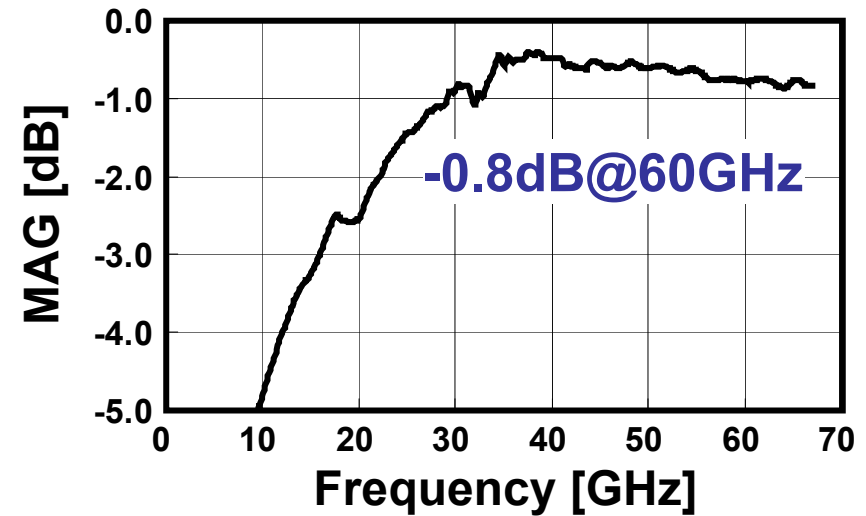
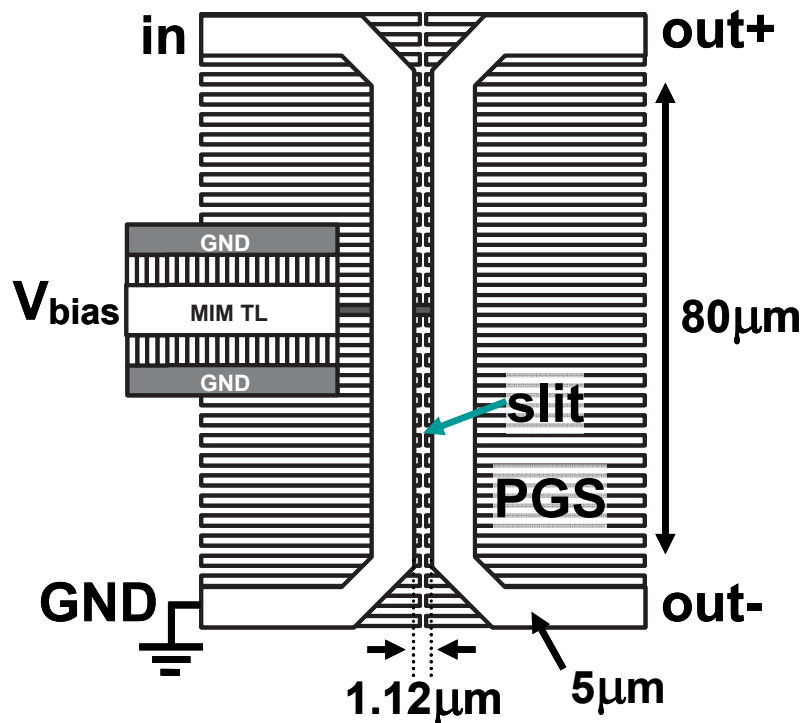
ダミーフィルを手動で挿入し
伝送ロスを低減



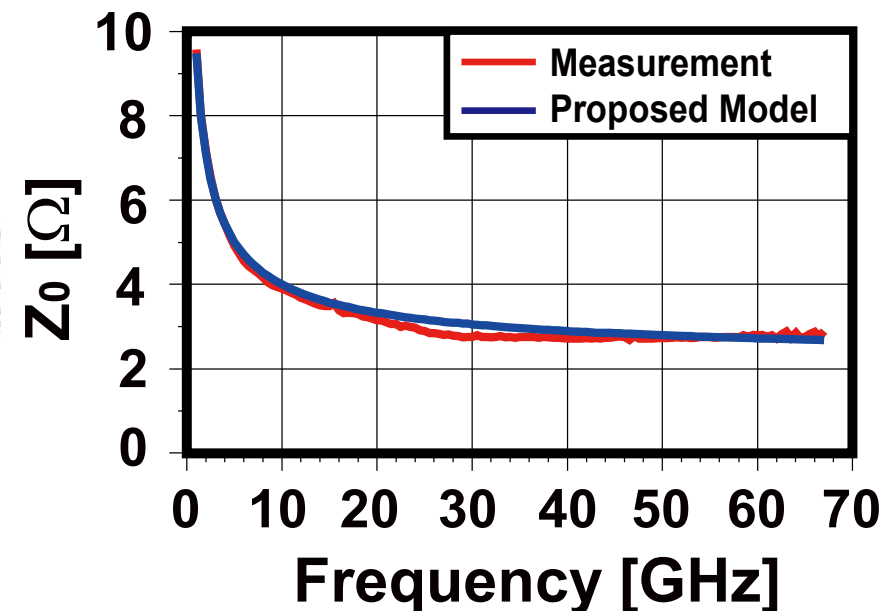
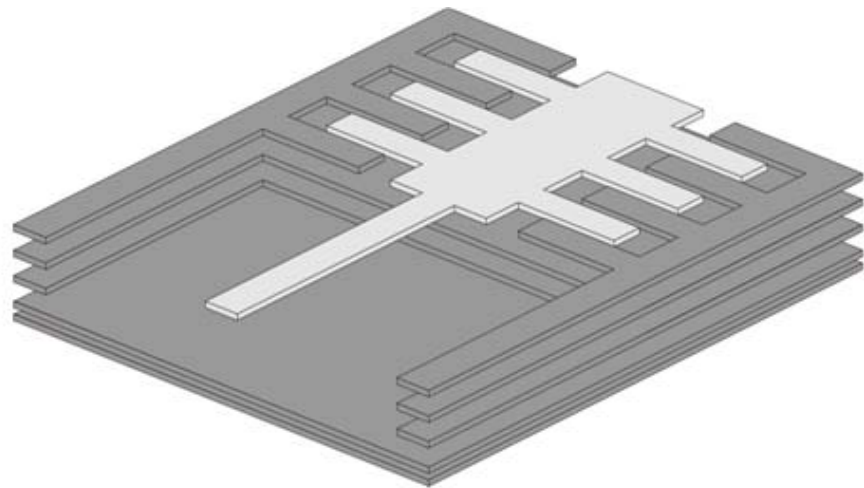
トランス (分布定数型)

31

差動回路にはセンタータップトランスが不可欠



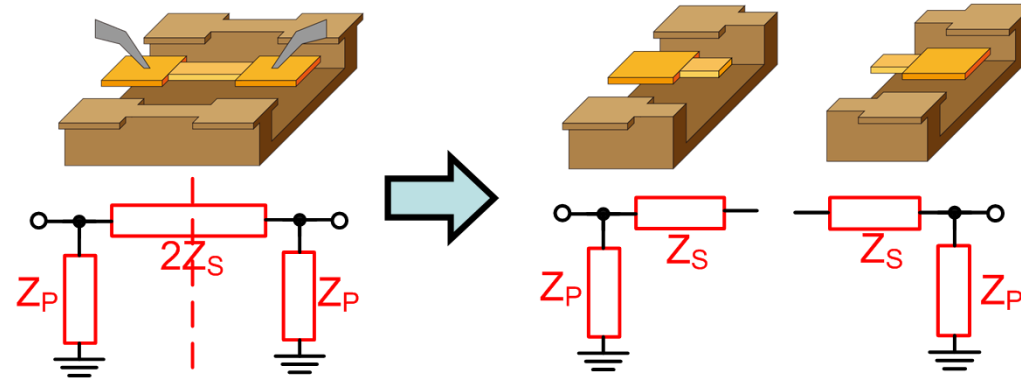
通常の容量構造では共振をおこし、インピーダンスの周波数特性がフラットにならないので、MIM容量を用いた分布定数型のデカップリング容量を開発
3Ωの低い特性インピーダンスを得た。



モデリング (デエンベッディング) 技術 / 33

スルーオンリー法

パッドと付きだし部分を測定
プローブ間干渉により不正確



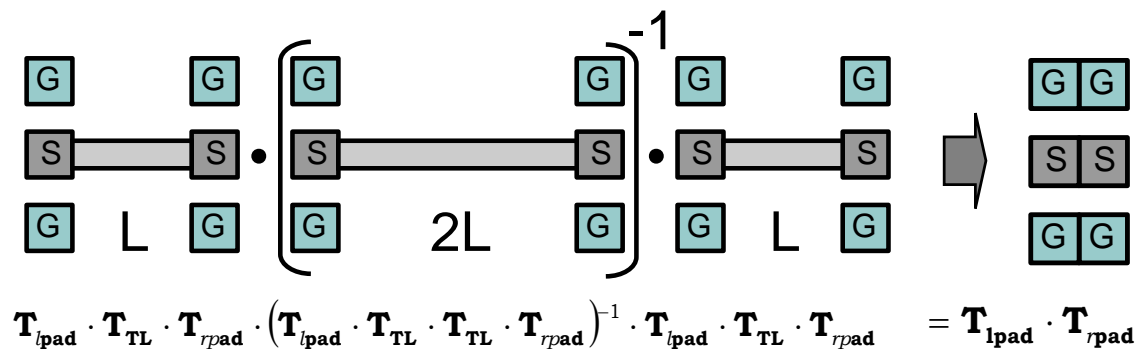
Thru (short line) structure

Pad model

L-2L 法

L (200um)と2L (400um)の伝送線路で測定

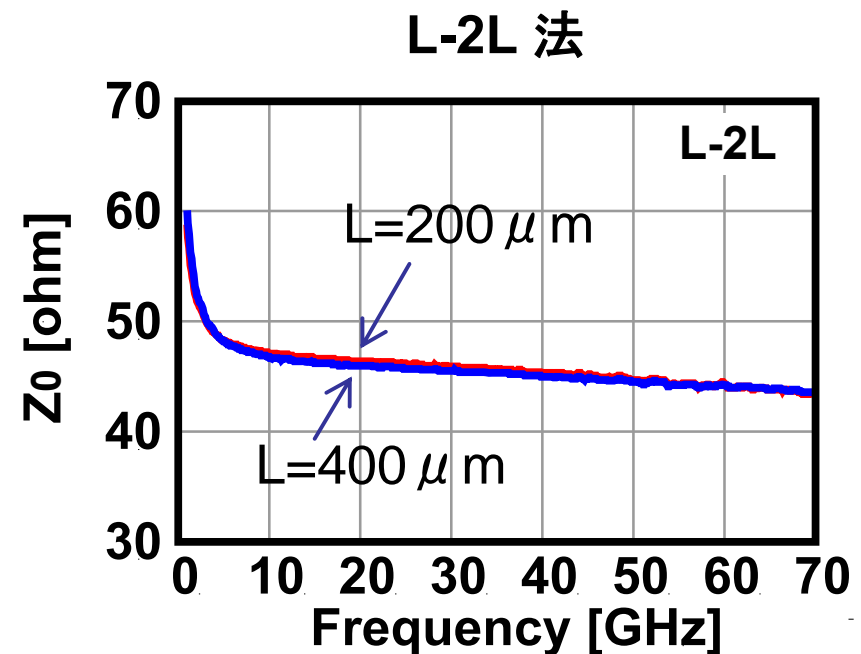
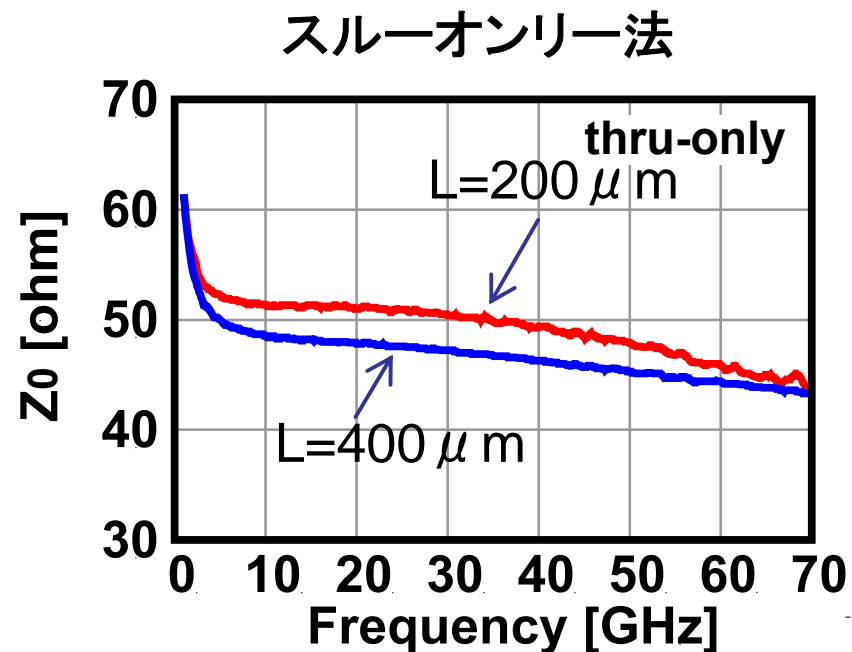
パッドのみの等価回路を
導出



A. M. Mangan, et al., IEEE Trans. on Electron Devices, vol. 53, no. 2, pp.235-241, Feb. 2006
N. Takayama, et al., IEEE Asia-Pacific Microwave Conference (APMC), Singapore, Dec. 2009.

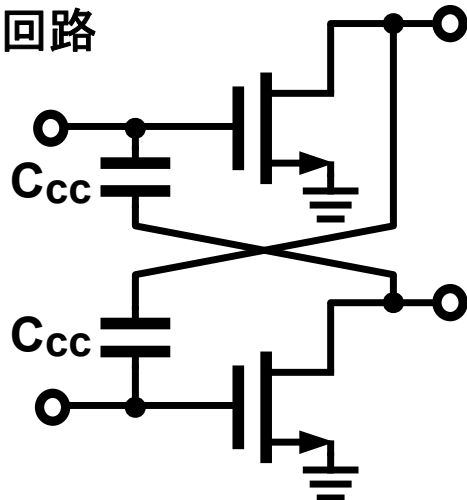
モデリング（デエンベッディング）技術 / 34

伝送線路の特性インピーダンスを2つの方法で評価
スルーオンリー法では本来線路長に依らない特性インピーダンスが
線路長により異なっている。L-2L法では一致している。→ L-2L法が精度が高い



帰還容量キャンセル

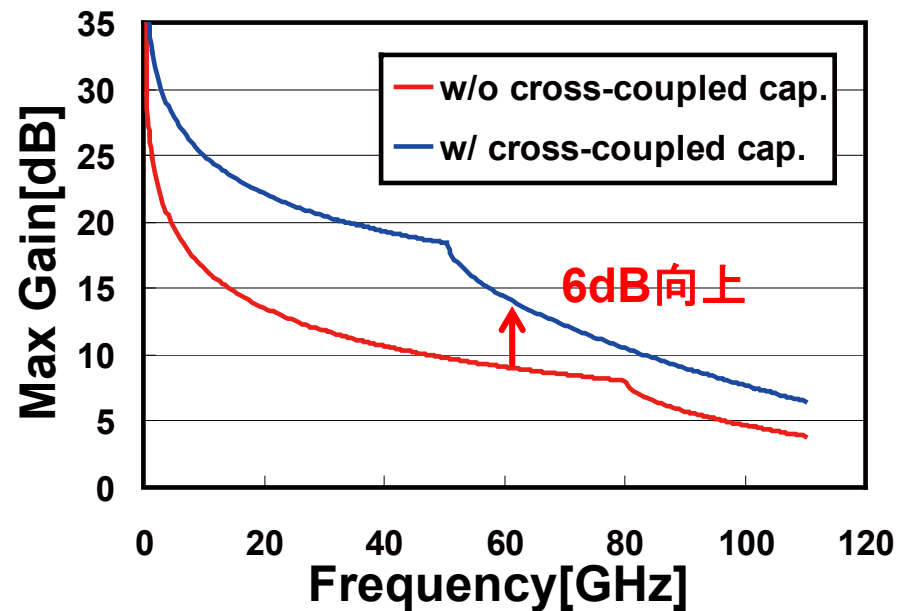
差動回路



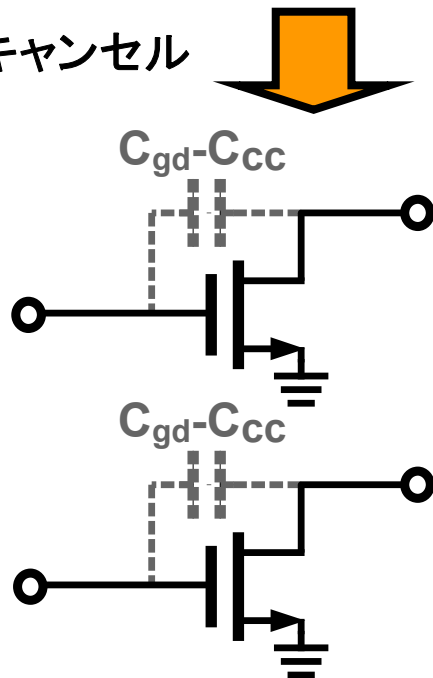
差動回路ではクロスカップル容量により帰還容量を低減できる
これにより60GHzで6dBもの利得アップができる

$$f_{\max} = \frac{f_T}{2\sqrt{R_g g_m C_{gd} / (C_{gs} + C_{gd}) + (R_g + r_{ch} + R_s) g_{ds}}}$$

この項が低減する



容量キャンセル



Y. Natsukari, et al., VLSI, June 2009.

W. L. Chan, et al., ISSCC., Feb. 2009.

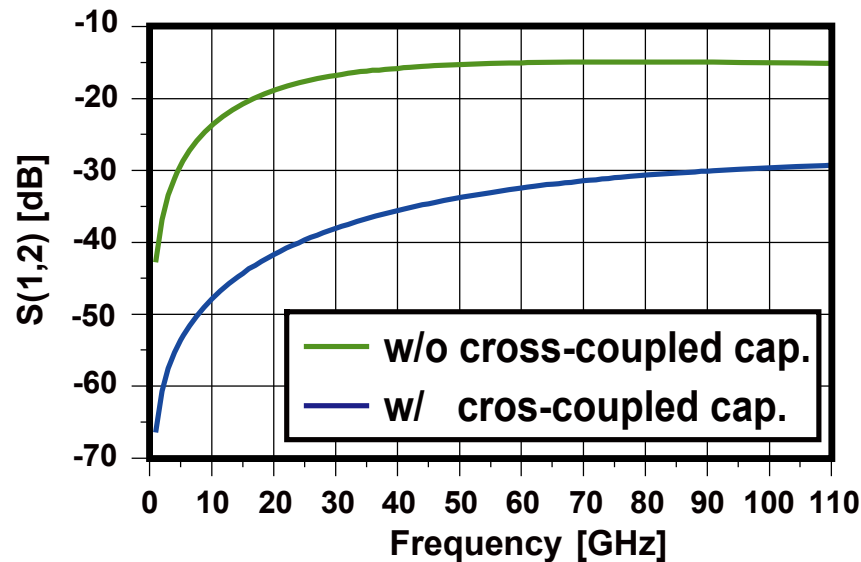
帰還量と安定係数

36

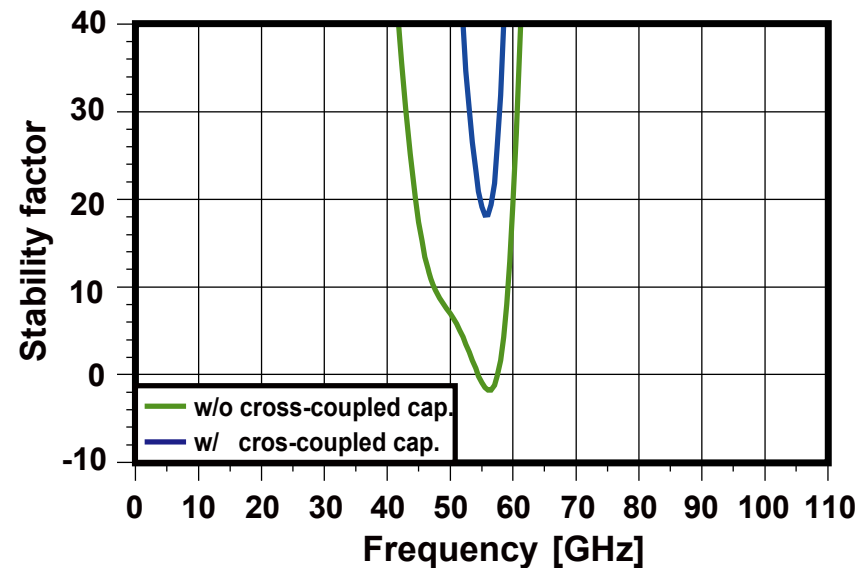
TOKYO TECH
Pursuing Excellence

クロスカップル容量を用いることで、信号帰還量が低減されるので増幅器の安定係数が増加する

帰還量



安定係数



必要な直交発振器の位相ノイズ

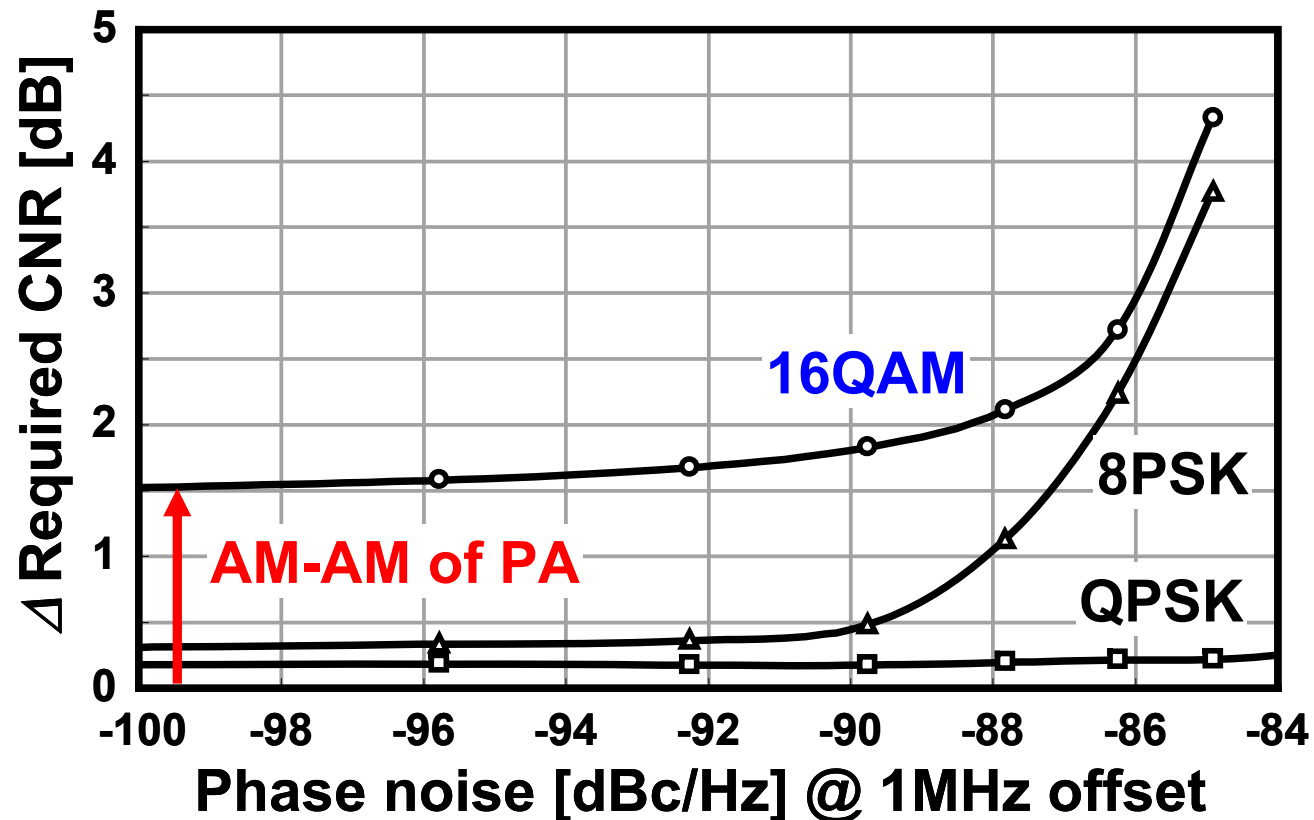
37

TOKYO TECH
Pursuing Excellence

16QAMを実現するには-90dBc/Hz@1MHz以下の位相ノイズが必要

それまでの60GHz帯直交発振器は -76dBc/Hz@1MHz程度

K. Scheir, et al., ISSCC, pp. 494-495, Feb. 2009.

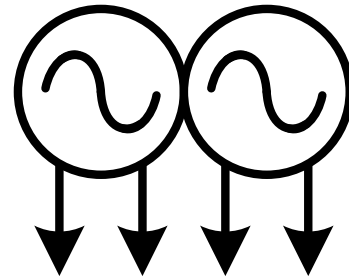


60GHz帯 直交VCO : 方式比較

38

TOKYO TECH
Pursuing Excellence

•直接発振

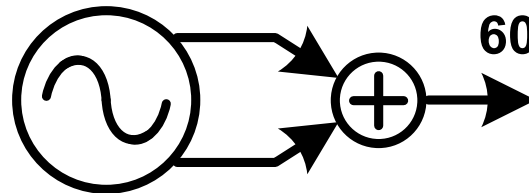


60GHz osc.

- ☹️ Q値が低く、低雑音と広帯域の両立が困難

•Push-push

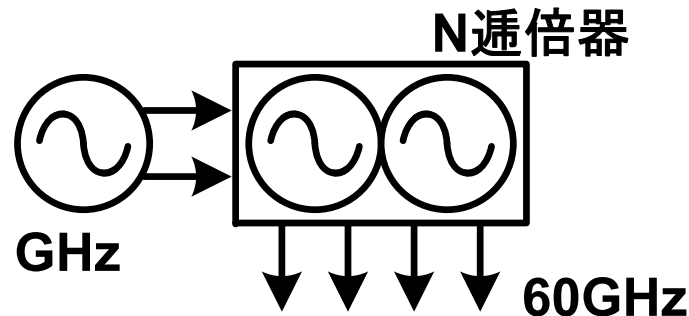
30GHz osc.



60GHz

- 😊 低雑音・広帯域をある程度両立し易い
- ☹️ 出力電力が低い
- ☹️ 直交位相出力でない

•逡倍器

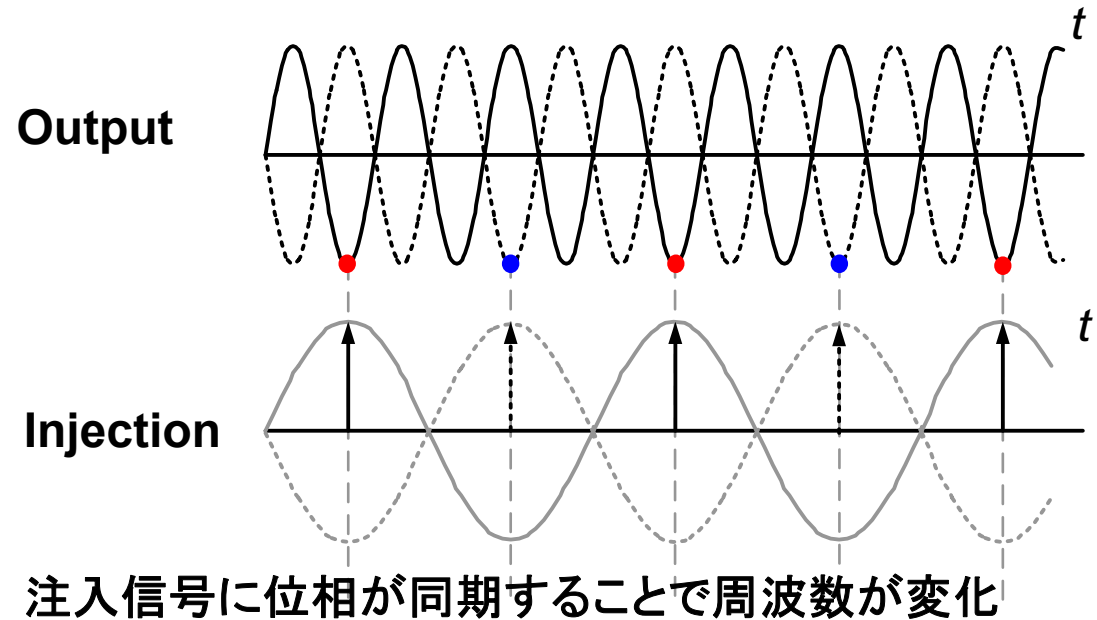
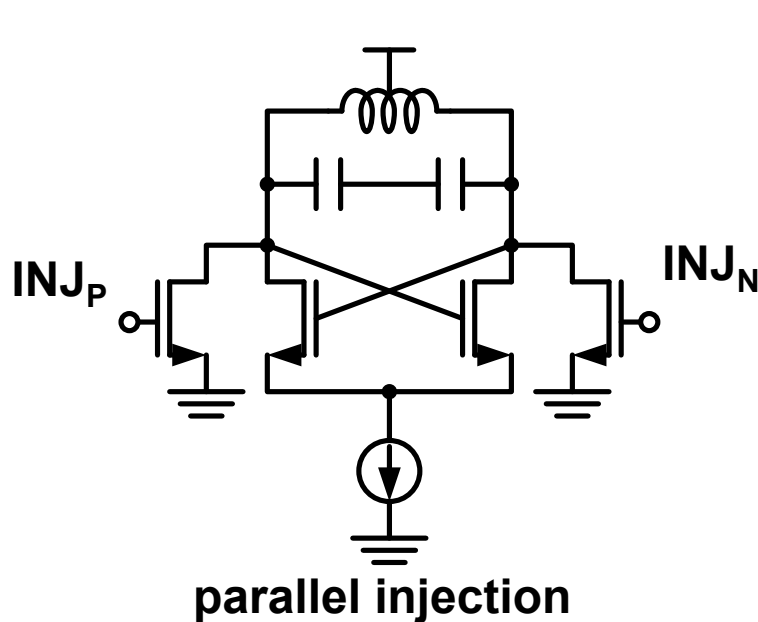


60/N GHz
OSC.

60GHz

- 😊 低雑音・広帯域を両立し易い
- 😊 直交位相出力
- ☹️ 逡倍器のロックレンジが限られる

注入同期により高い周波数の発振器の位相を、より低い発振器で制御することができる。



- 位相雑音(ジッタ)は注入信号に依存
- 周期が短くなる分、相対的にジッタが大きく見える

逡倍器の位相雑音 $PN_{ILO} = PN_{INJ} + 20 \log(N)$ N :逡倍数

ロックレンジ

$$\Delta\omega_L = \frac{\omega_o}{Q} \cdot \frac{I_{inj}}{I_{OSC}} \cdot \frac{1}{\sqrt{1 - \frac{I_{inj}^2}{I_{OSC}^2}}}$$

N=3のとき 9.5dB

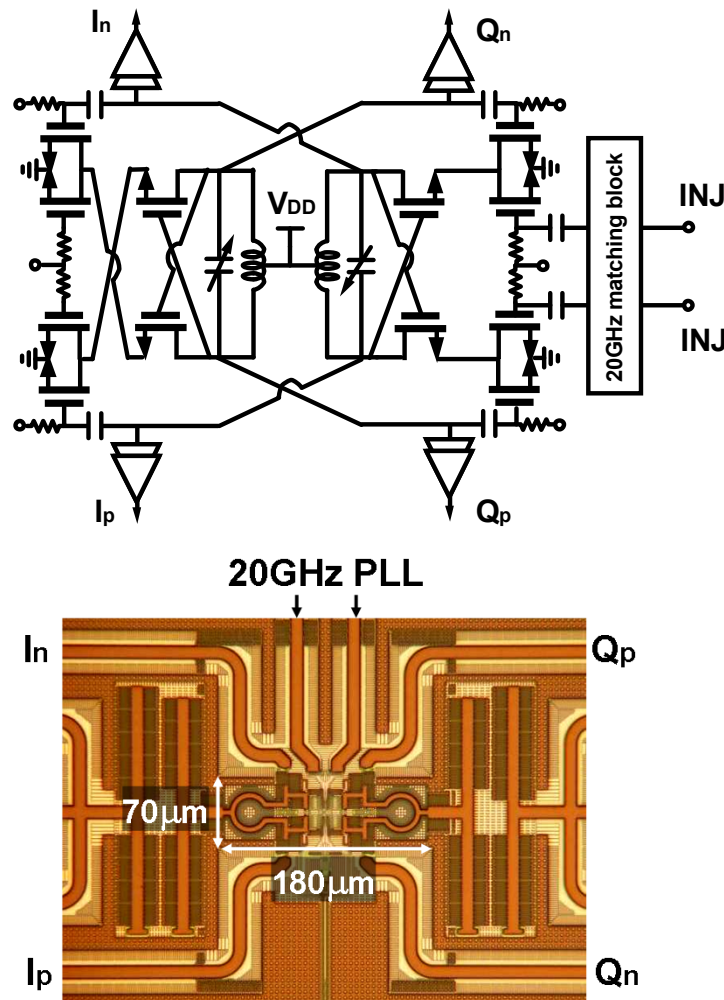
Tokyo Tech

低位相ノイズ直交VCO

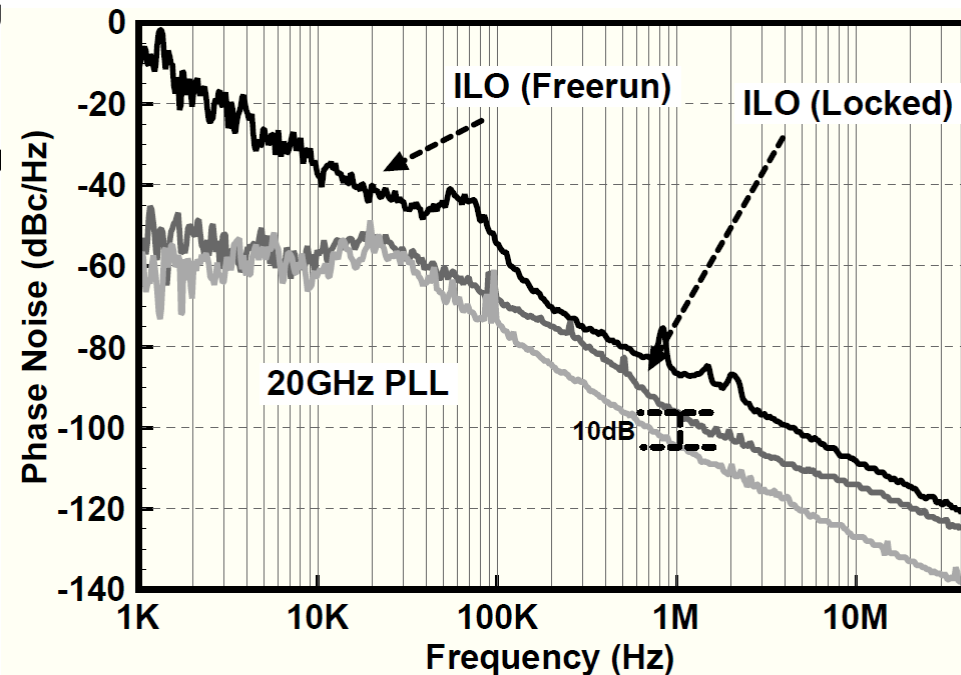
40

TOKYO TECH
Pursuing Excellence

60GHzの直交VCOに20GHzのPLLでインジェクションロックをかけることで
-96dBc/Hz@1MHzの良好な低位相ノイズを実現。
ダイレクトコンバージョンや16QAMが可能となった。



それまでの60GHz 直交VCOの位相ノイズは
-76dBc/Hz@1MHz程度



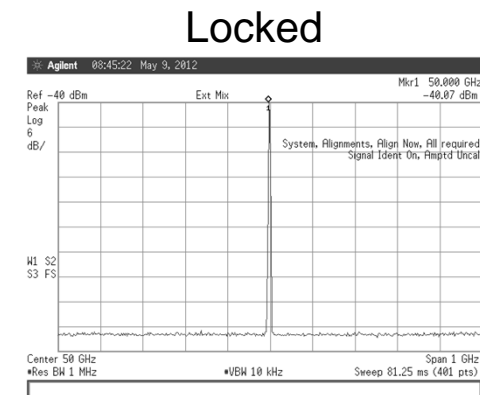
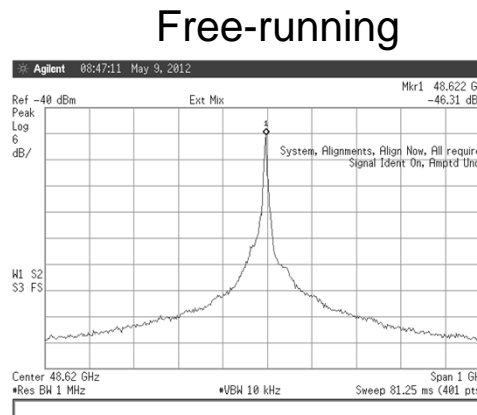
A. Musa, et al., in A-SSCC Dig. Tech. Papers,
pp. 101–102, Nov. 2010.

インジェクションロックを用いた150GHz分周器 / 41

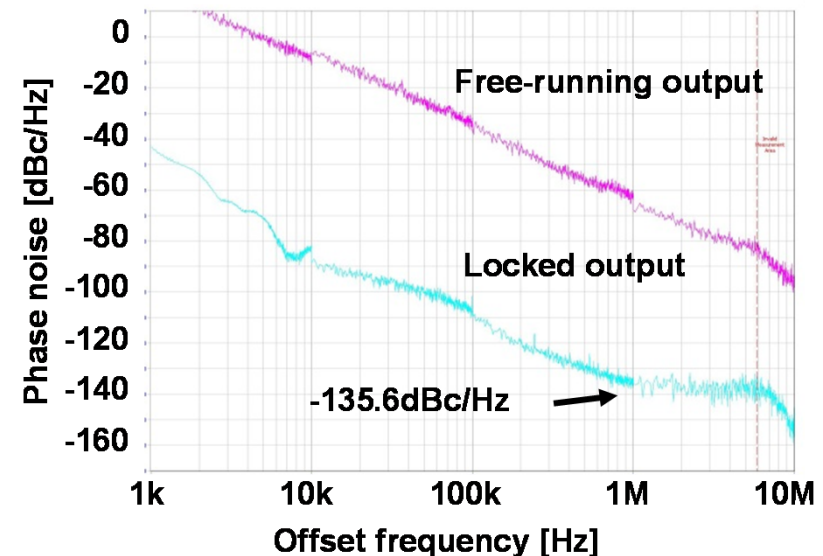
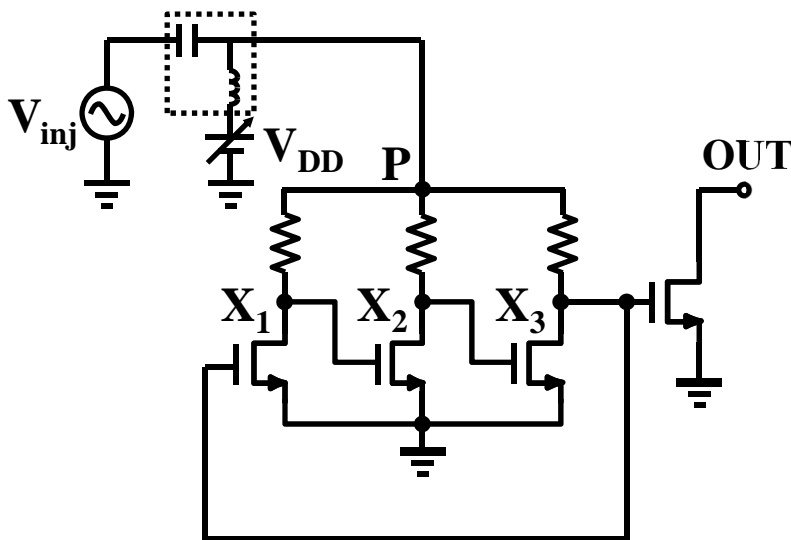
NMOS 3段のインバータ発振器に, 150MHzの信号をインジェクションすることで 50GHzの信号を出力し, 3分周を実現

Technology	40nm 1P8M CMOS
Operating frequency	133.3GHz – 151.3GHz
Phase noise	-135.6dBc/Hz @1MHz offset
Power dissipation	12mW @V _{DD} =1.6V
Circuit size	8.8 × 5.3μm ²

Divide the pulses → control oscillation frequency



BiasT



M. Fujishima, et al., SSDM 2012

400GHzを超えるCMOS 発振器

42

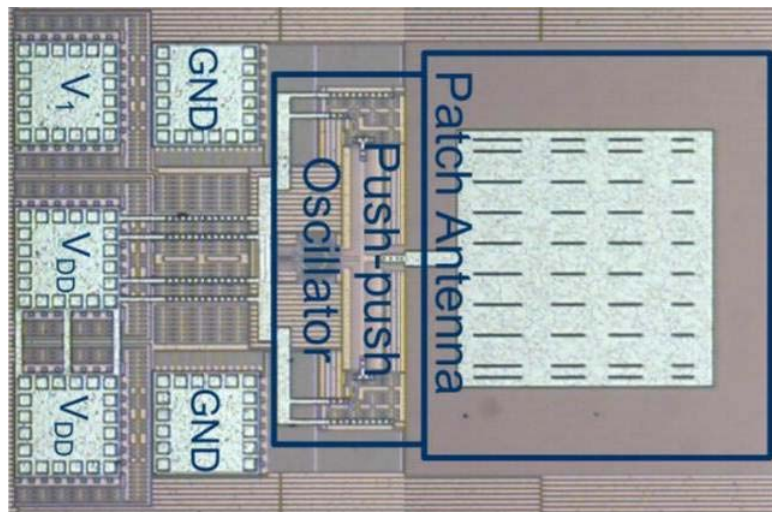
TOKYO TECH
Pursuing Excellence

高調波を使用できるので f_{\max} を超える発振が可能である。

410 GHz

E. Seok, *et al.*, ISSCC 2008.

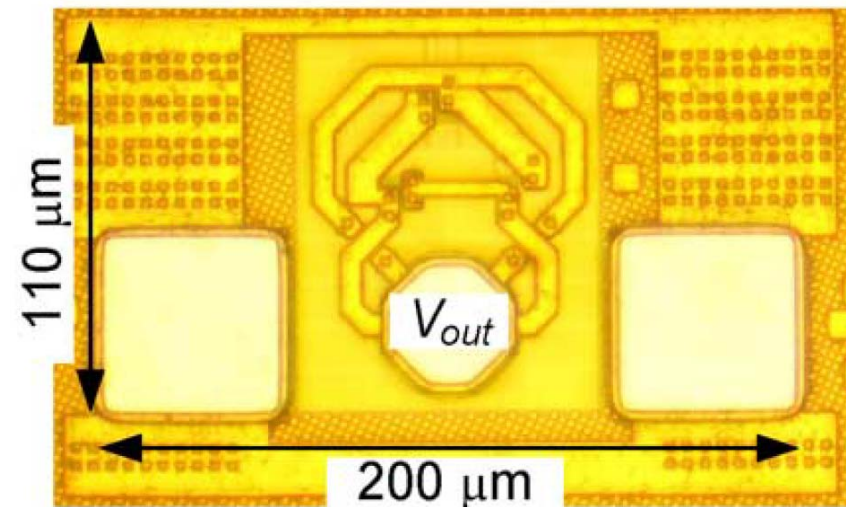
45nm CMOS Push-push Oscillator
205GHz oscillation with 410GHz
harmonic output. 11mA @ 1.5V



486 GHz

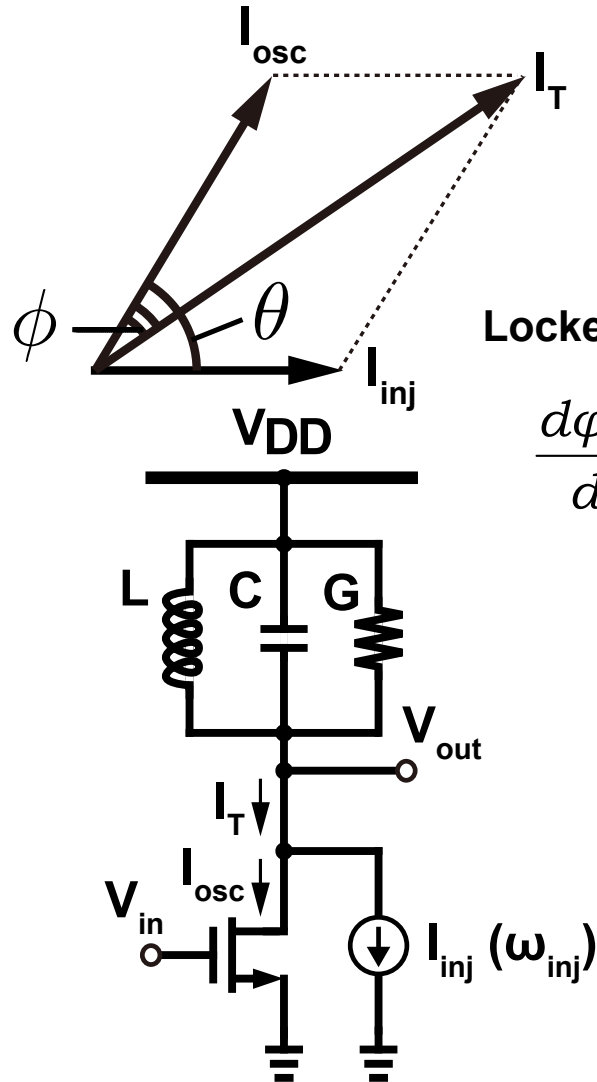
O. Momeni, *et al.*, JSSC 2011.

65nm CMOS 486GHz
using Triple-Push oscillation
-7.9dBm from 61mW Pd.



課題:インジェクションロック発振器の位相制御 / 43

インジェクションロック発振器の位相の制御には発振周波数の高精度制御が必要

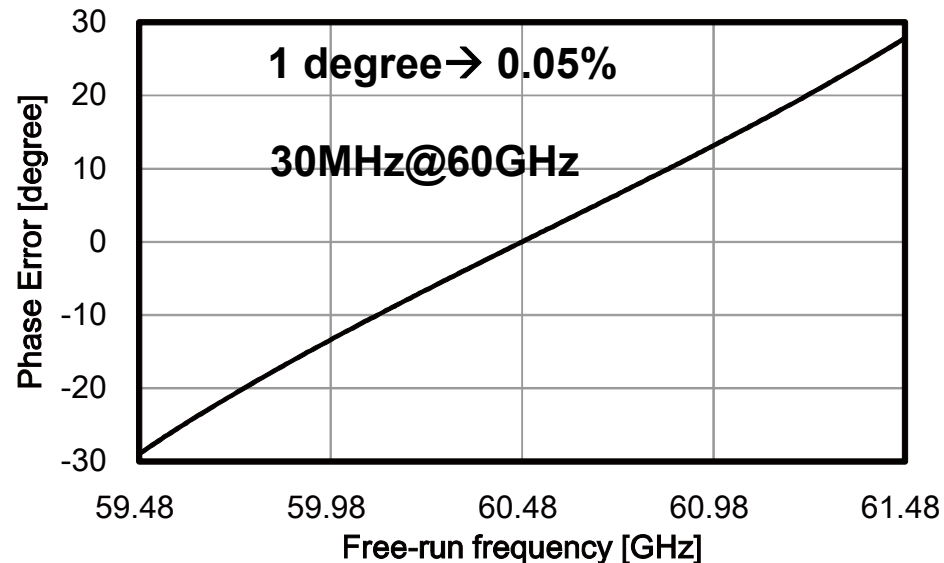


$$I_T \sin \phi = I_{osc} \sin \theta$$

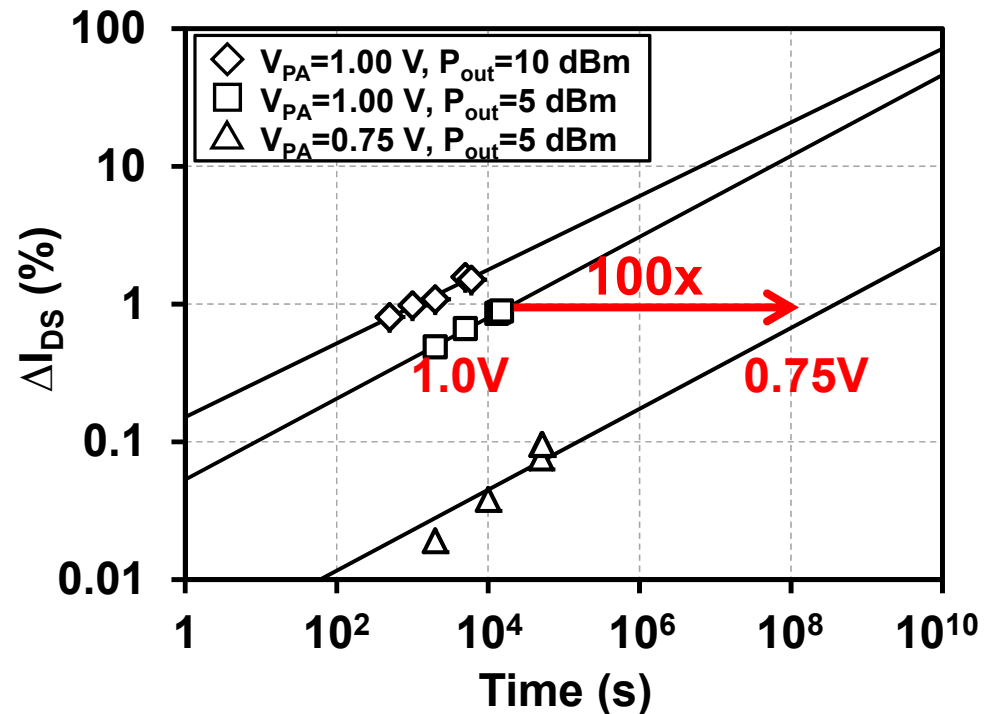
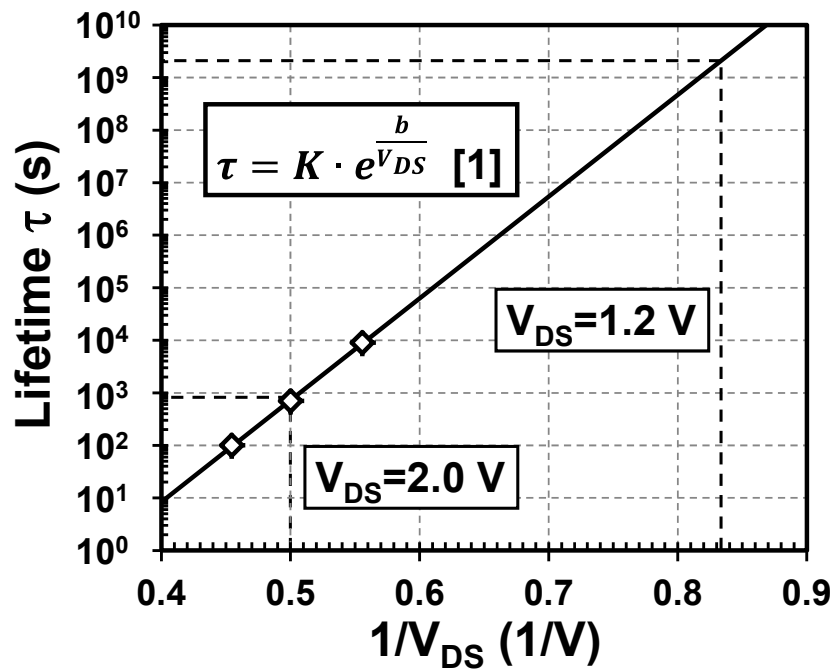
$$\frac{d\phi(t)}{dt} = (\omega_0 - \omega_{inj}) - \omega_L \sin\{\phi(t)\} \quad \omega_L \approx \frac{\omega_0}{2Q} \cdot \frac{I_{inj}}{I_{osc}}$$

Locked state

$$\frac{d\phi(t)}{dt} = 0 \quad \phi(t) = \sin^{-1}\left(\frac{\omega_0 - \omega_{inj}}{\omega_L}\right) = \sin^{-1}\left\{2Q\left(\frac{\omega_0 - \omega_{inj}}{\omega_0}\right) \cdot \frac{I_{osc}}{I_{inj}}\right\}$$



動作寿命の向上には、電源電圧を下げる必要があり、
電源電圧のアダプティブ制御が必要



[1] E. Takeda et al., IEDL 1983

課題: トランスミッションラインの損失

45

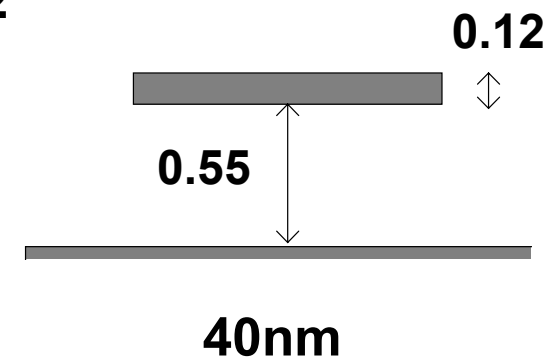
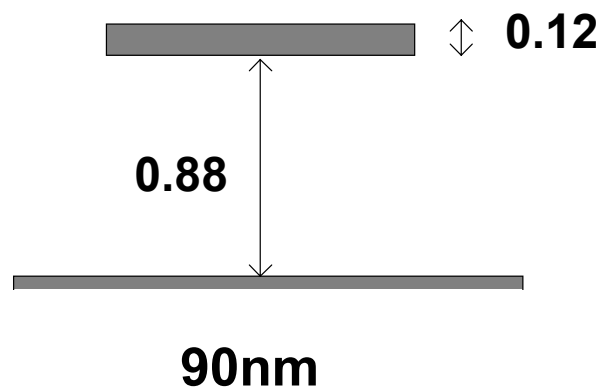
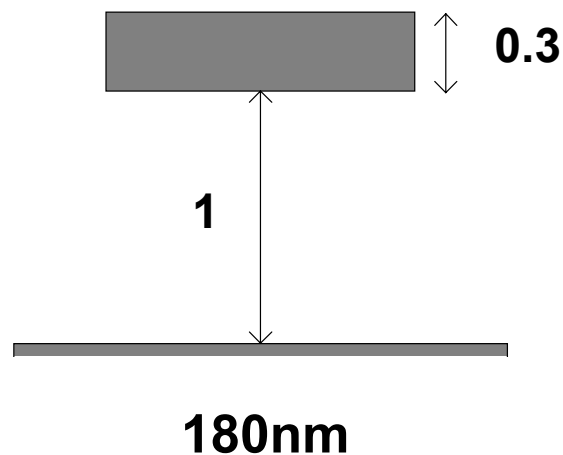
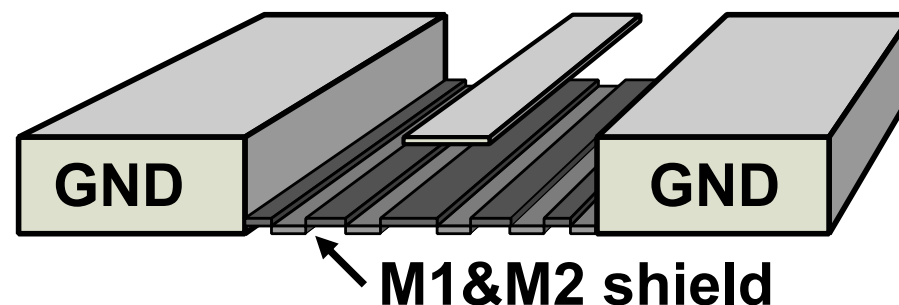
TOKYO TECH
Pursuing Excellence

微細化に伴う、最上層メタルの高さの減少により単位容量が増え
電力損失が増える懸念がある

減衰定数

$$\alpha \approx \frac{R}{2Z_0} = \frac{R_u}{2} \sqrt{\frac{C_u}{L_u}} \approx \frac{R_u C_u}{2\sqrt{\epsilon\mu}}$$

Transmission line

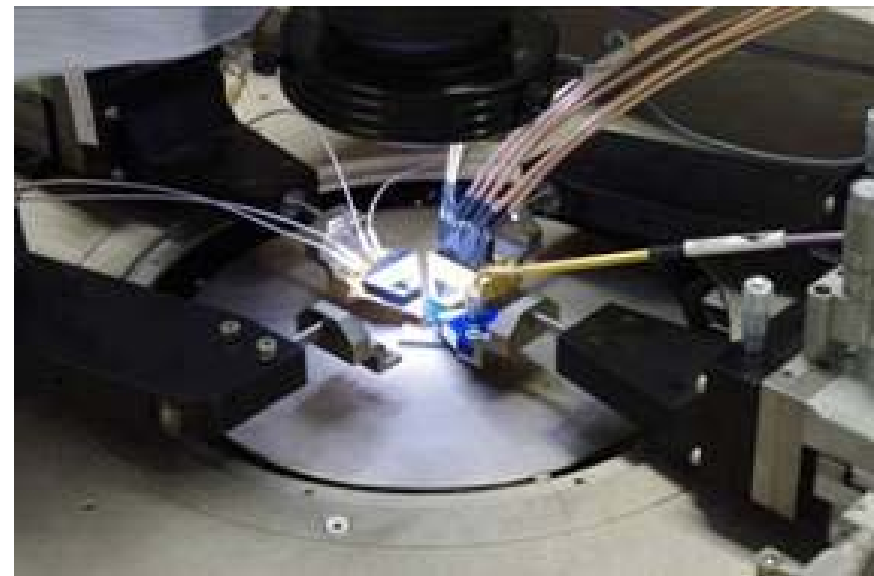


研究室の高周波特性評価装置

46

TOKYO TECH
Pursuing Excellence

110GHzまでの最新の高周波評価装置が揃っている



超高速・低電力ADC

ミリ波ベースバンド用

伝送回路のデータレートはADCの分解能 N と変換周波数 f_s の積に比例する

$$D_{rate} \approx N \cdot f_s$$

N : 分解能

f_s : 標本化周波数

ノイズがADCの量子化ノイズで決まると仮定した場合

シャノンの定理

$$C = BW \log_2 \left(1 + \frac{P_S}{P_N} \right)$$

ADCのBWとSNR

$$BW < \frac{f_s}{2} \quad \left. \frac{P_S}{P_N} \right|_{ADC} = 1.5 \cdot 2^{2N}$$

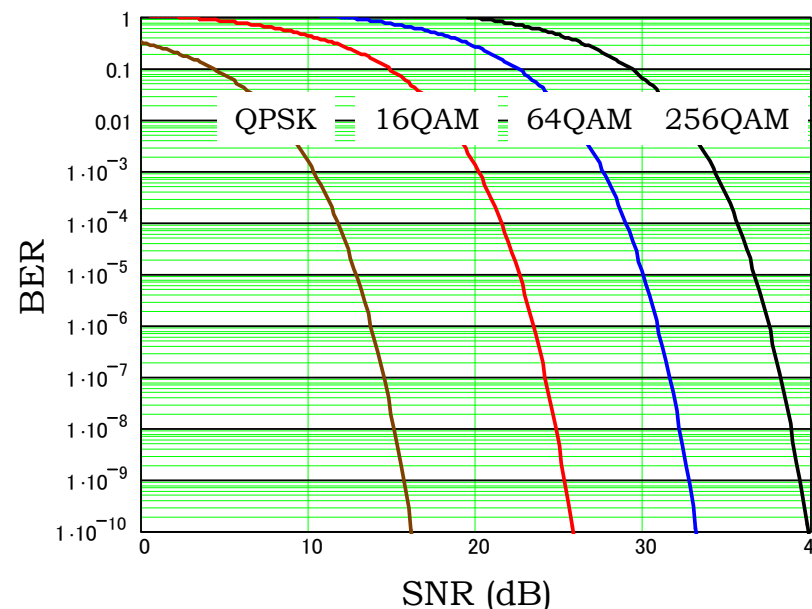
したがって

$$C \approx N f_s$$

f_s : 標本化周波数

N : 分解能

多値変調の実現には高いSNRが必要



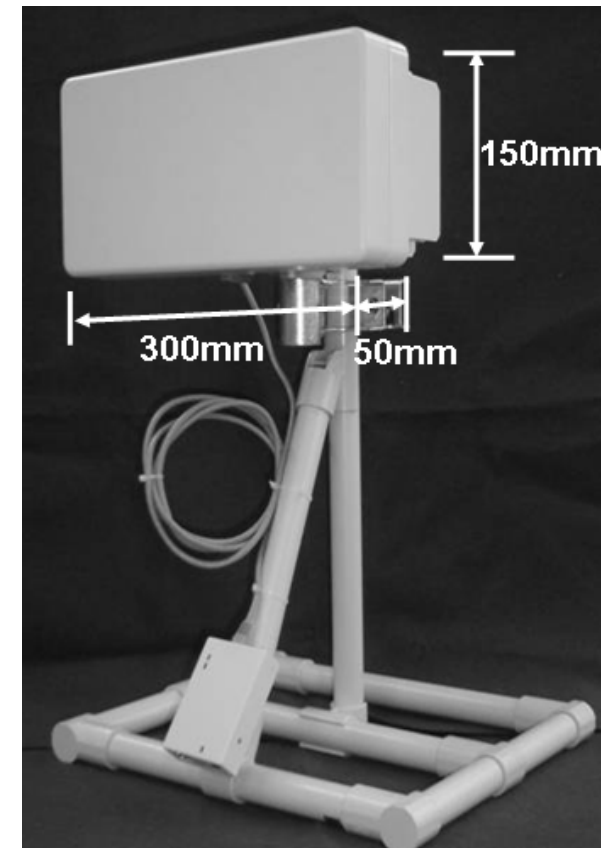
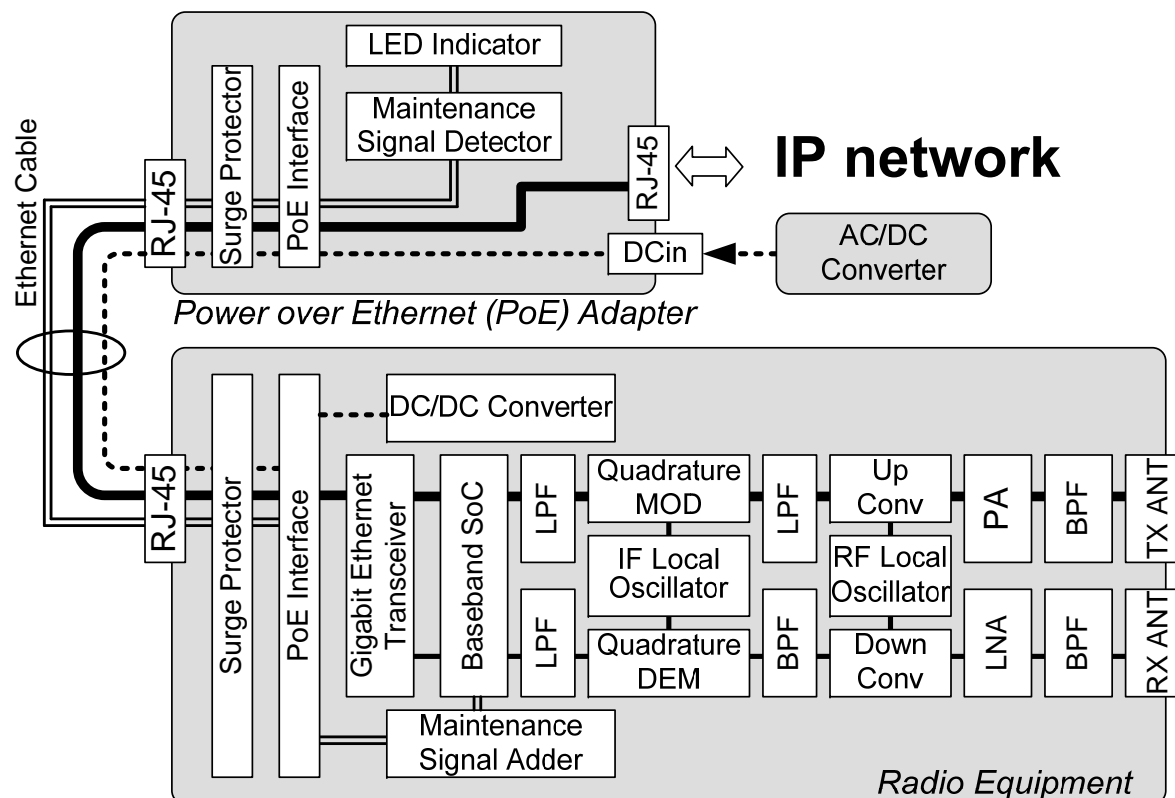
実際例: 38GHz 1Gbps 固定無線

49

TOKYO TECH
Pursuing Excellence

38GHz 1Gbps 固定無線システムを共同開発した

Compatible with Gbit Ethernet
Hole system is integrated with planar antenna

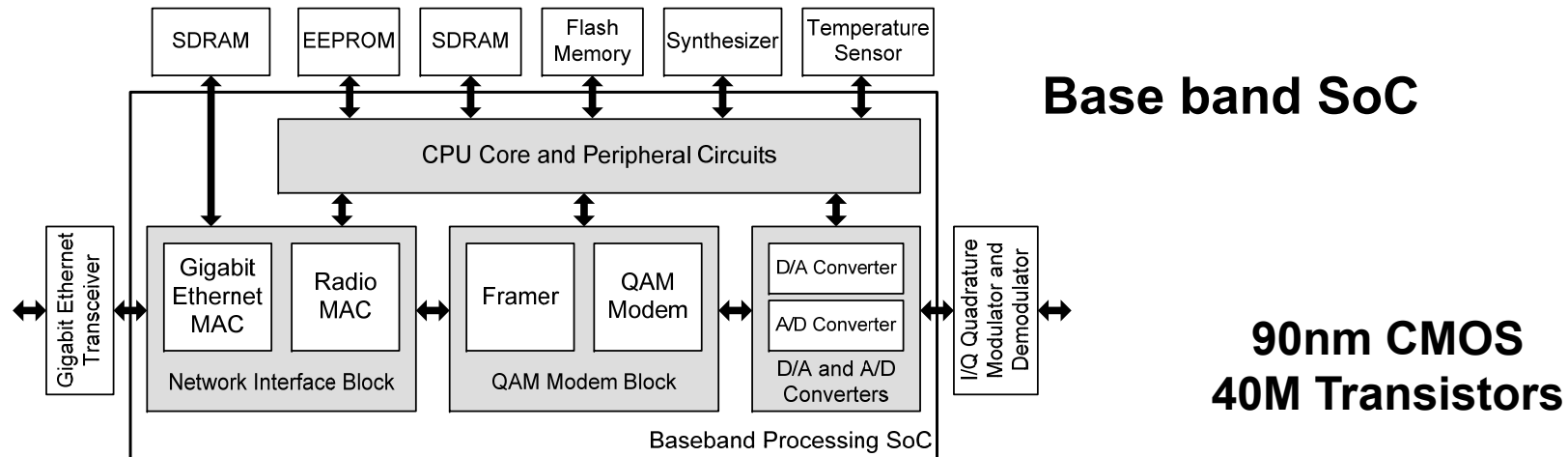


Mixed signal BB SoC

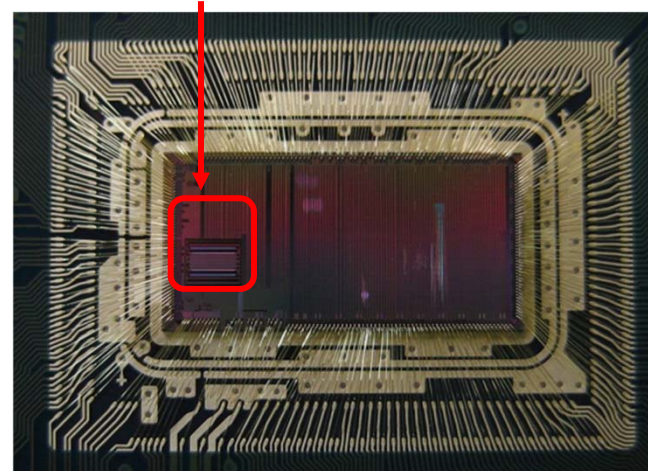
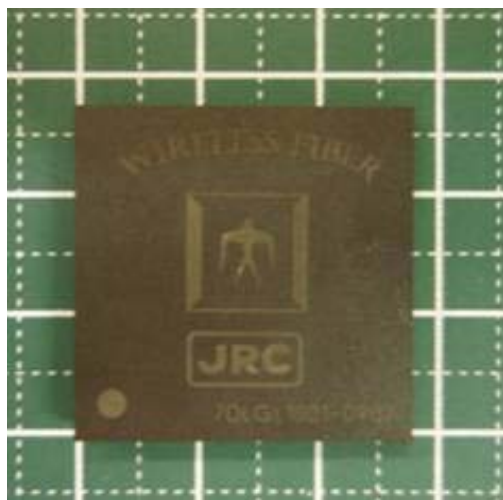
50

TOKYO TECH
Pursuing Excellence

アナログ・デジタル混載ベースバンドSoCを開発した。
64QAM (1Gbps) を用い信号帯域は260MHz.



研究室で開発したADC & DAC



ADC 性能とビット誤り率

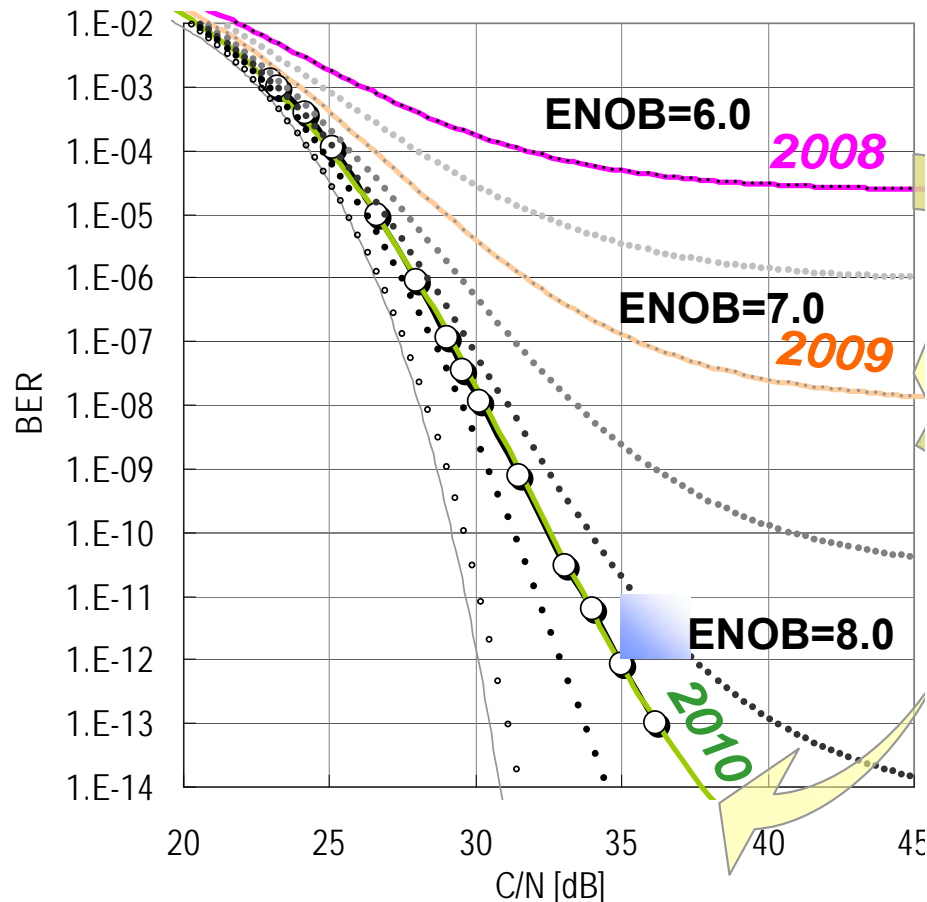
51

TOKYO TECH
Pursuing Excellence

64QAMで十分低いビット誤り率を達成するためには
有効分解能の高いADCは不可欠

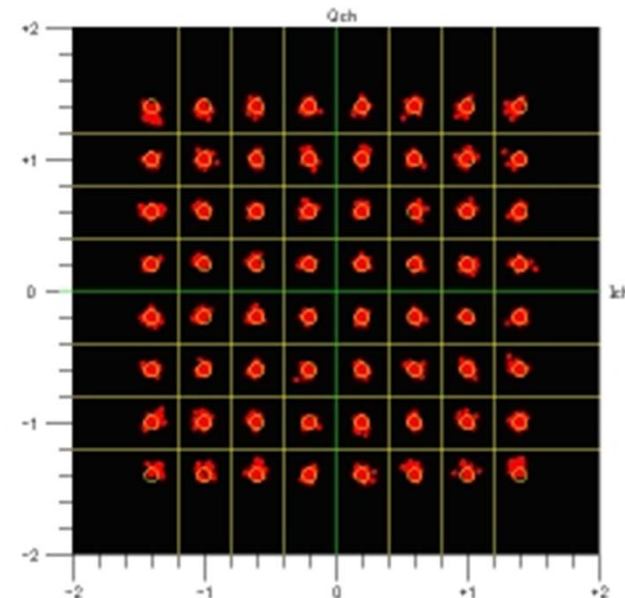
BW=260MHz

C/N vs 64QAM_BER on B-B pair



ENOB: ADCの有効分解能

64QAM



60GHz帯用ベースバンド SoC

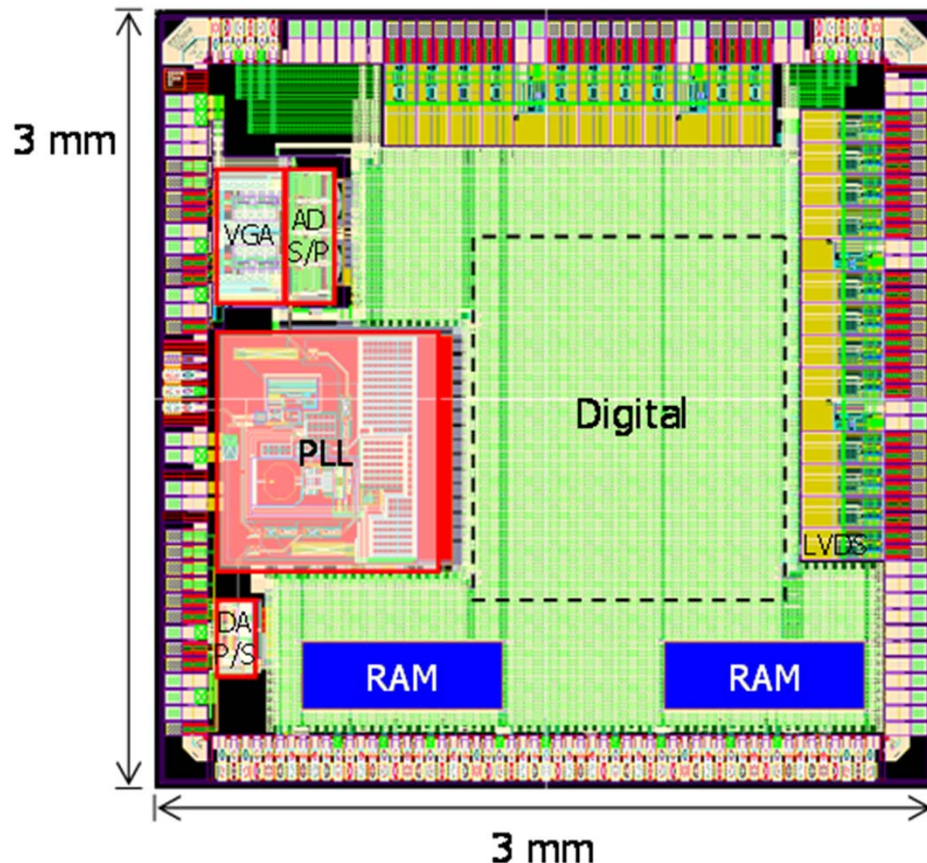
52

TOKYO TECH
Pursuing Excellence

ベースバンドチップはADC, DAC, VGA,とPLLが集積されおり,
40nmCMOSで試作した。(Sonyとの共同開発)

RX: 300mW, TX: 110mW

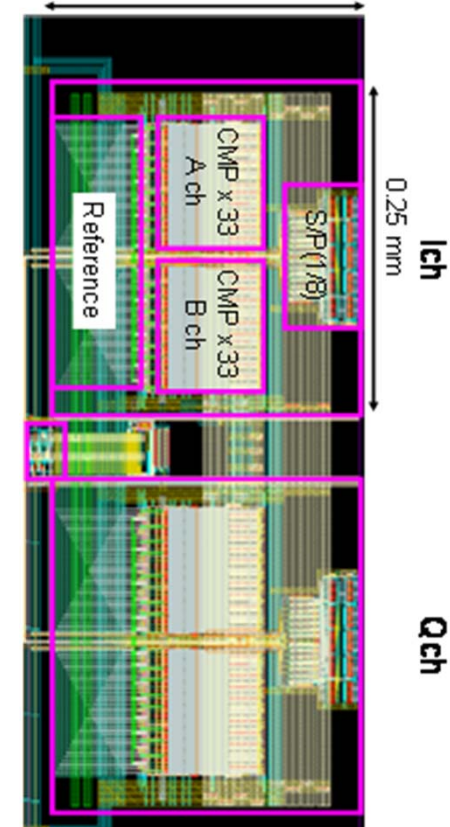
40nm CMOS technology



ADC 5b, 3GSps, 11mW/ch

当研究室が開発

0.22 mm

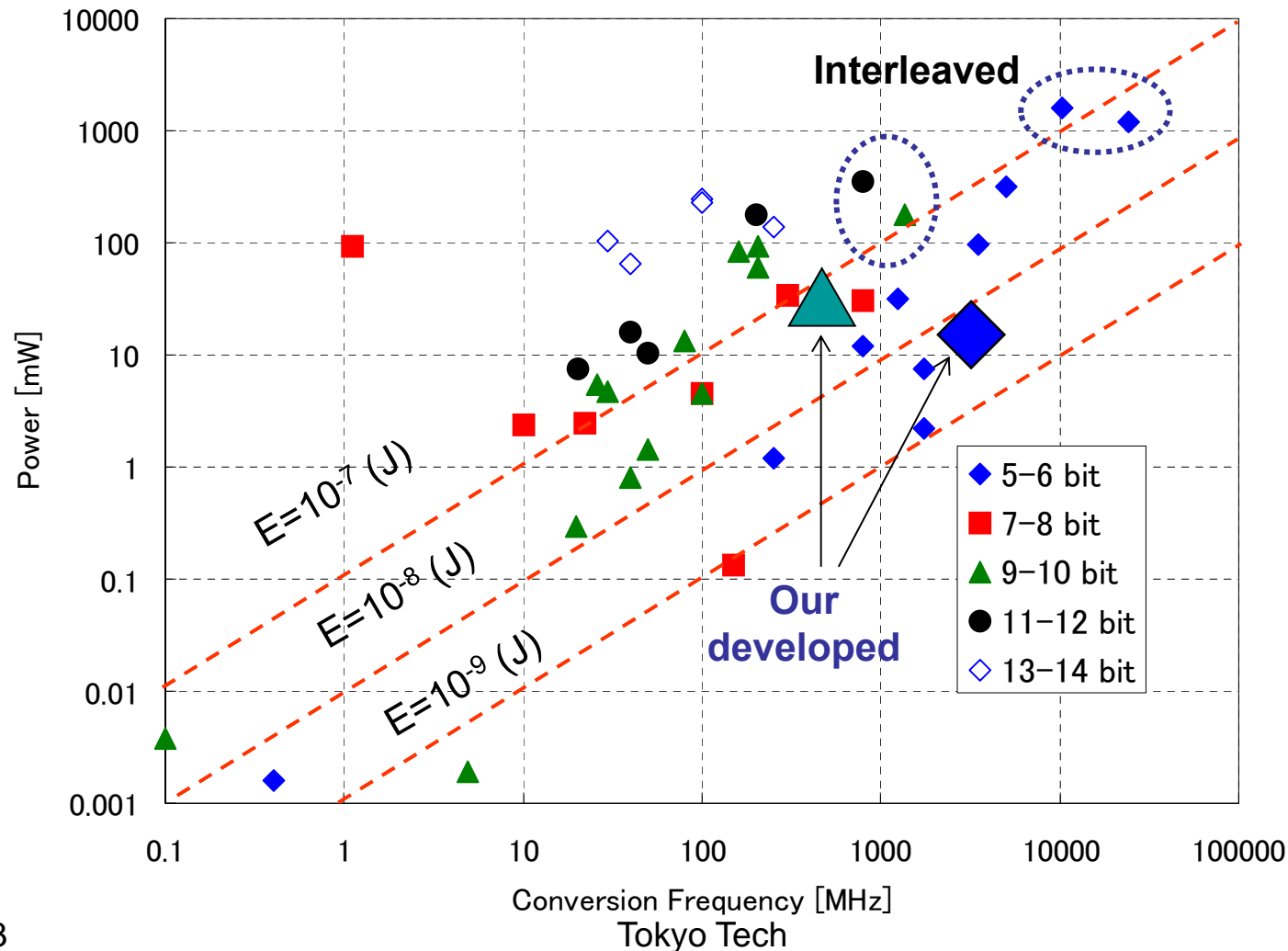


ADCの性能と消費電力

53

TOKYO TECH
Pursuing Excellence

5~7ビット程度の分解能では単体でも数GHzの変換が可能
10GHz以上の場合にはインターリーブになるが、消費電力が増大する。
10ビット以上の高分解能ADCは1GHz以上の変換は容易ではない。



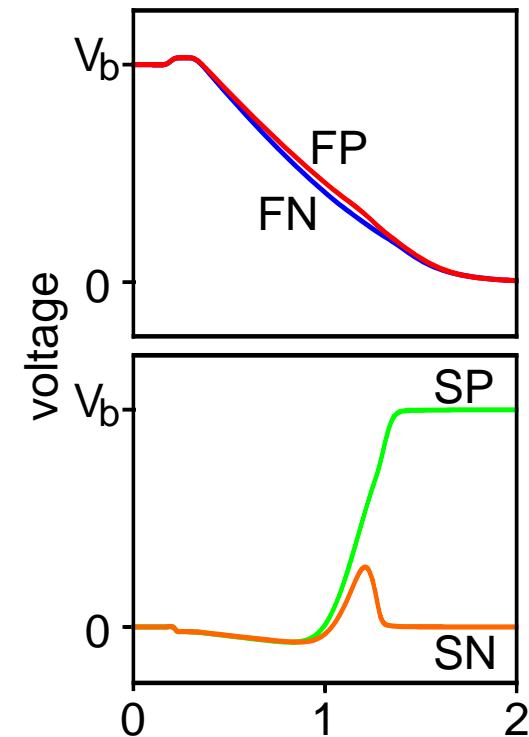
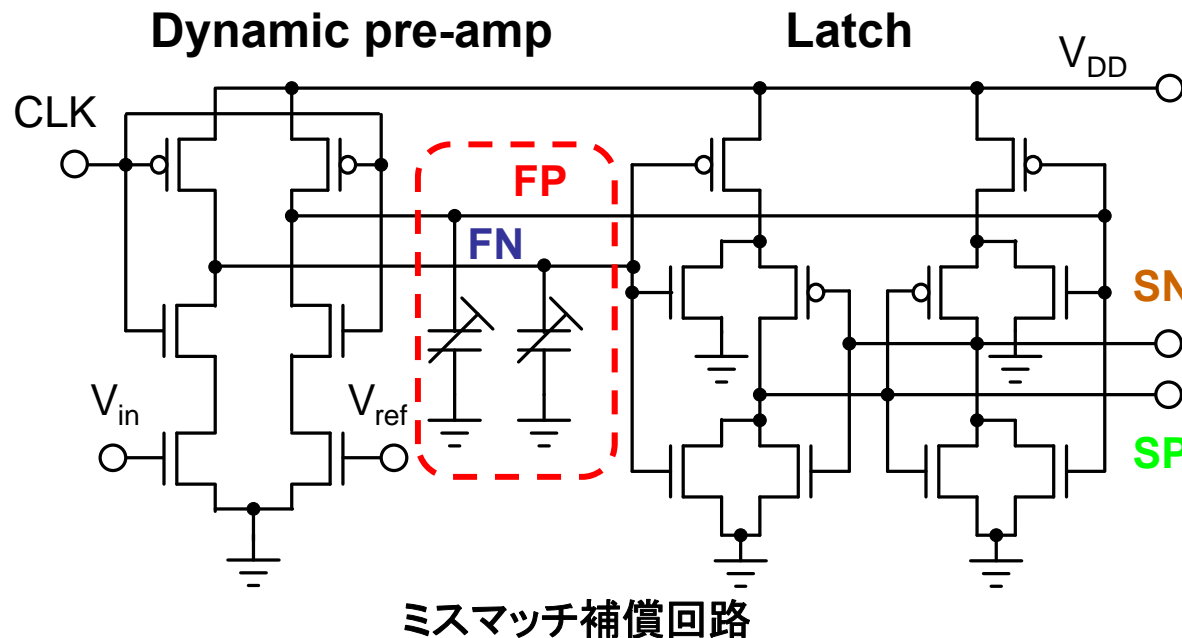
ダイナミック型比較器の開発

54

TOKYO TECH
Pursuing Excellence

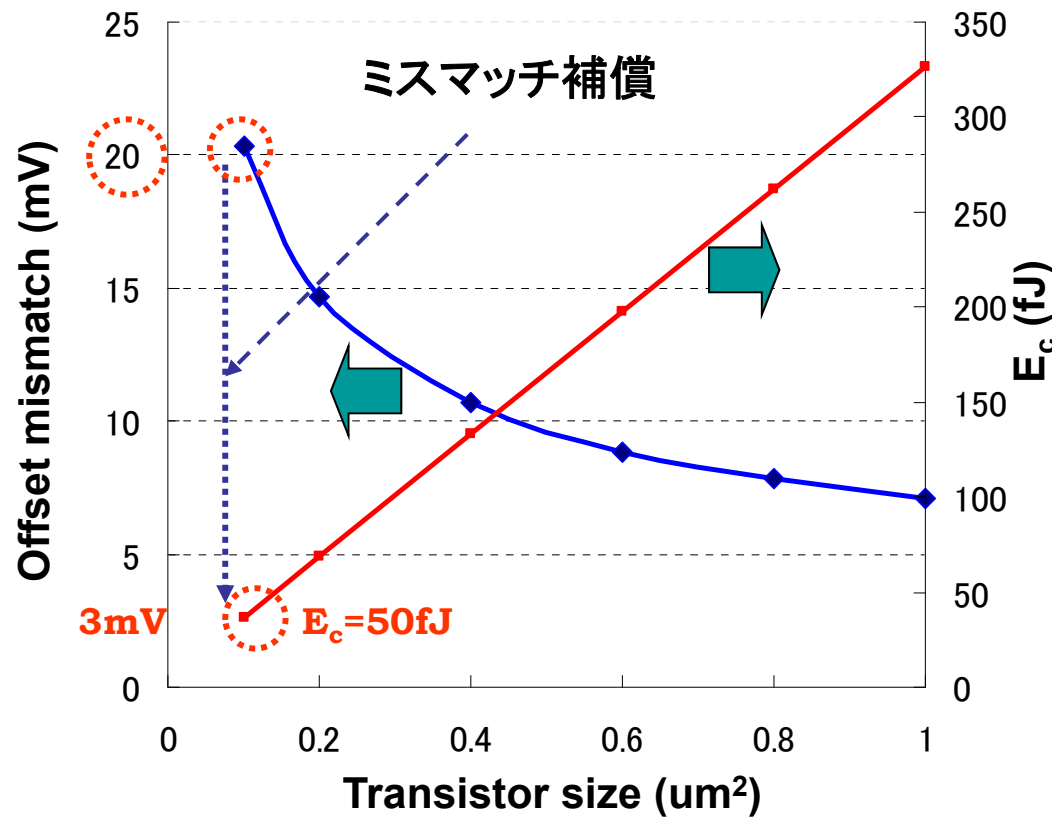
ダイナミック型比較器は高速(4GHz程度の動作は容易)であるが貫通電流が流れず、低電力である。また容量アレーを用いたオフセットミスマッチ補償が容易。

動作波形



M. Miyahara, et al., A-SSCC, 9-2, pp 269-272, Japan, Fukuoka, Nov. 2008.

トランジスタサイズを減少させて消費エネルギーを下げ、ミスマッチ電圧の増大はデジタルミスマッチ補償技術により抑制して高精度化する



設計例

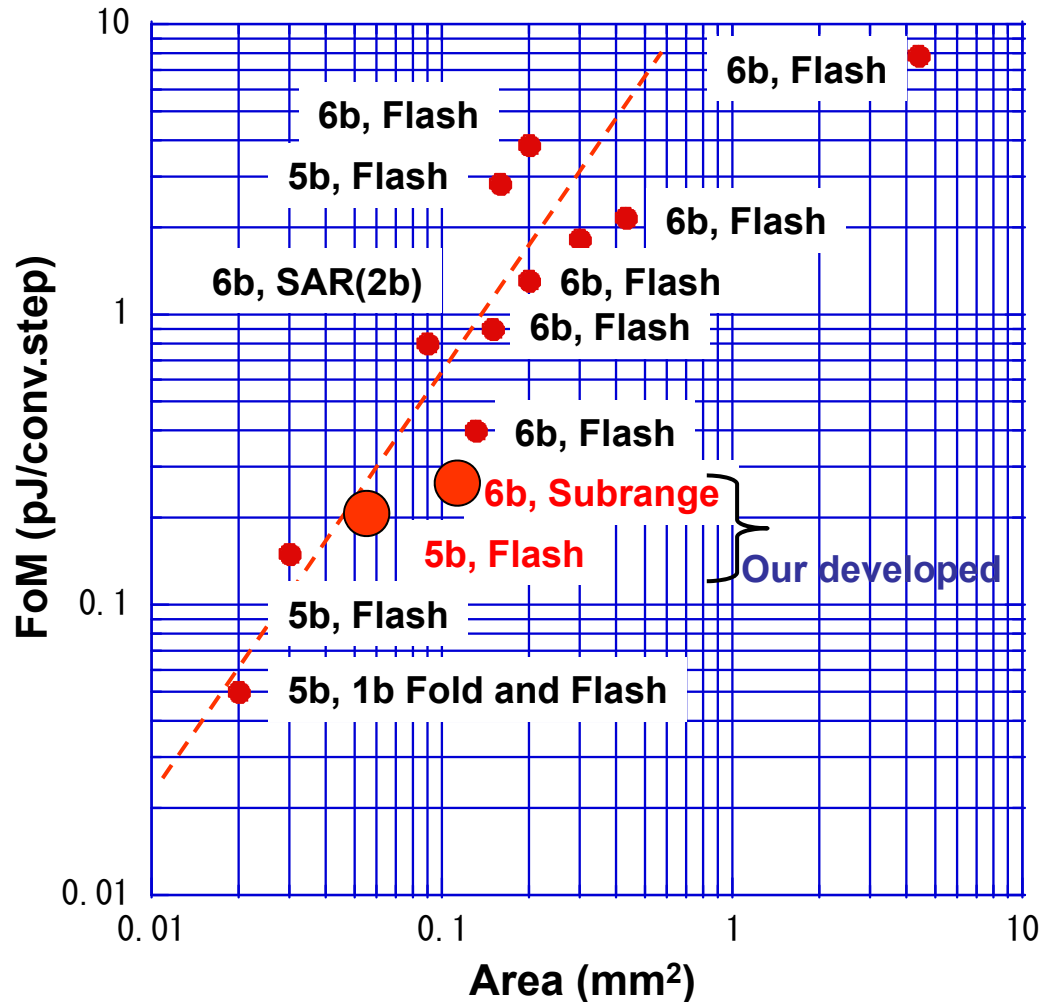
6bit ADC: $V_{\text{off}} < 3\text{mV}$
 $E_c < 50\text{fJ} \rightarrow 0.1\text{um}^2 \rightarrow V_{\text{off}} = 20\text{mV}$
 Needs mismatch compensation
 $20\text{mV} \rightarrow 3\text{mV}$

$$V_{\text{offset}}(\sigma) \propto \frac{1}{\sqrt{LW}}$$

$$E_c \propto C_c \propto LW$$

$$E_c \propto \frac{1}{V_{\text{offset}}^2(\sigma)}$$

5~6ビットADCの面積とFoM(変換エネルギー)は正比例する
低電力ADCの実現には小面積化が不可欠



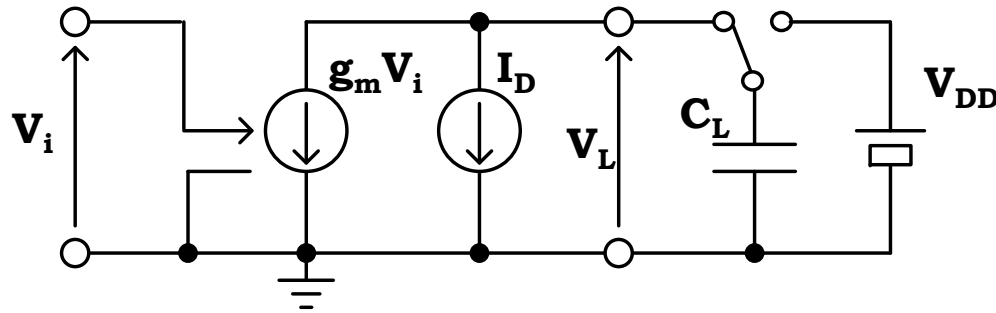
$$FoM = \frac{P_d \cdot 2^{\Delta ENOB}}{f_c \times 2^N}$$

$$= E_c \cdot 2^{\Delta ENOB}$$

ダイナミック型比較器のオフセット電圧補償 / 57

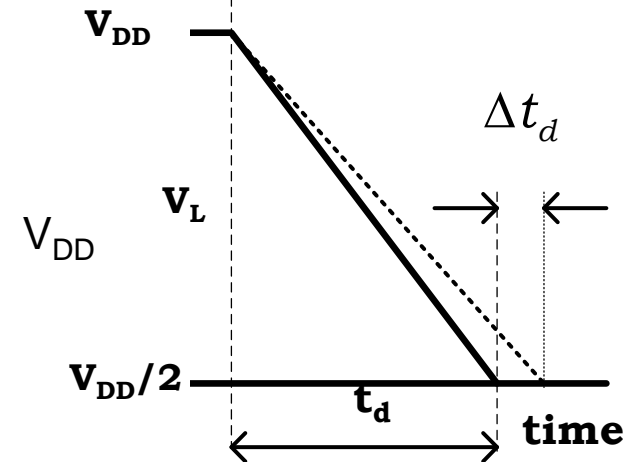
動作電流か負荷容量を変えてスルーレートを制御することでオフセット電圧補償が可能になる

初段のダイナミックアンプの等価回路

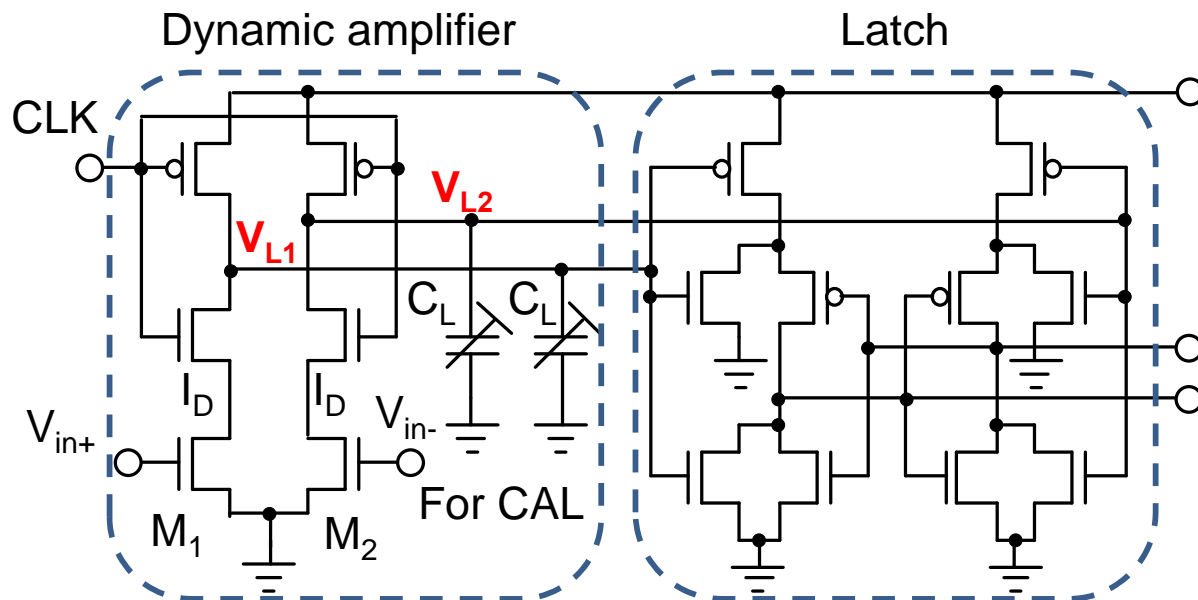


$$\Delta V_i = \frac{V_{eff}}{2} \left(\frac{\Delta C_L}{C_L} - \frac{\Delta I_D}{I_D} \right)$$

$$V_{eff} \equiv V_{GS} - V_T$$



Output



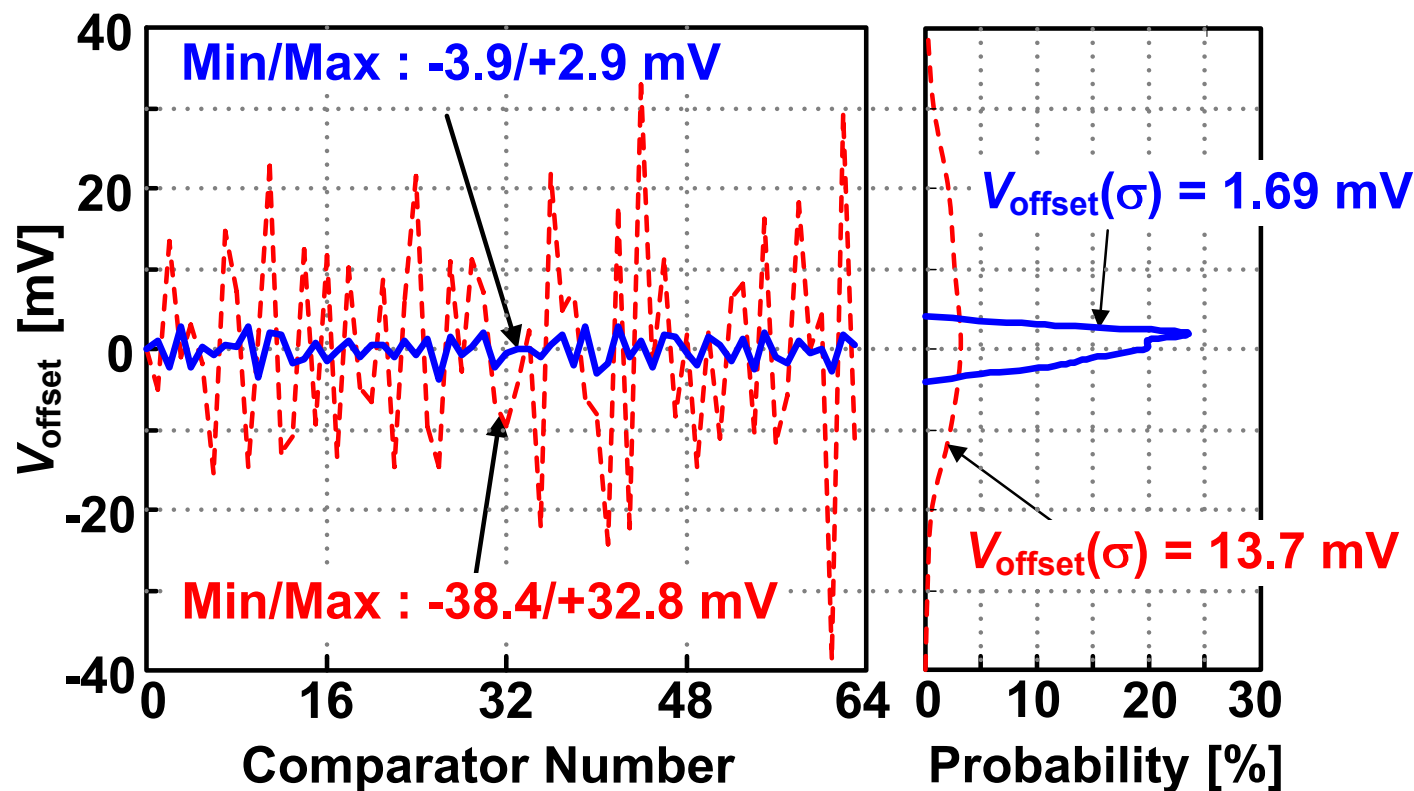
M. Miyahara and A. Matsuzawa,
et al., A-SSCC, Nov. 2008.

オフセット補償結果

13.7 mV のオフセット電圧を1.7mVに低減した

Measured result

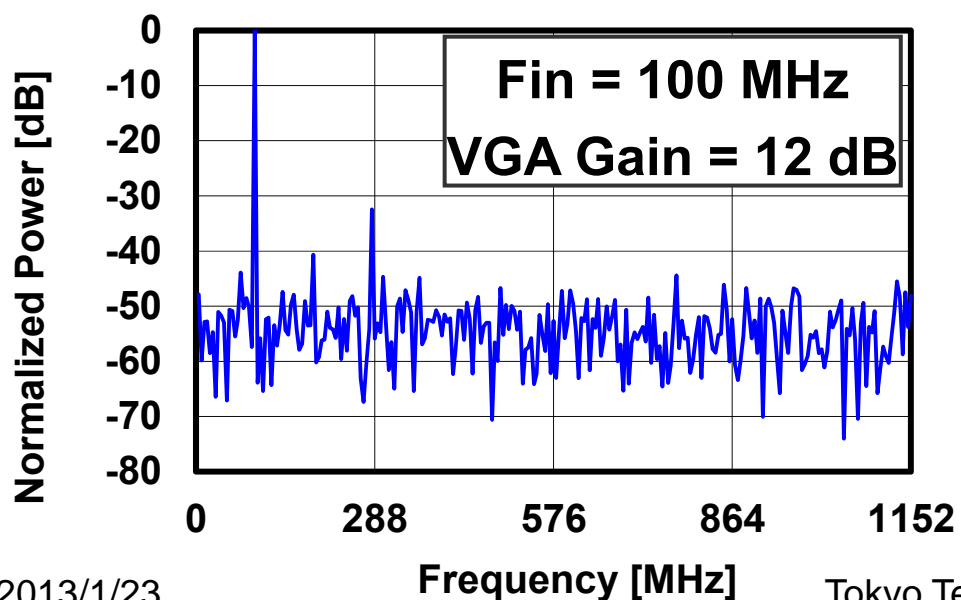
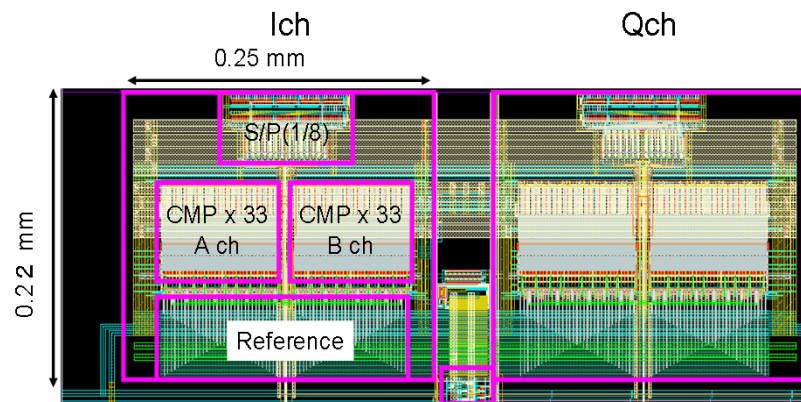
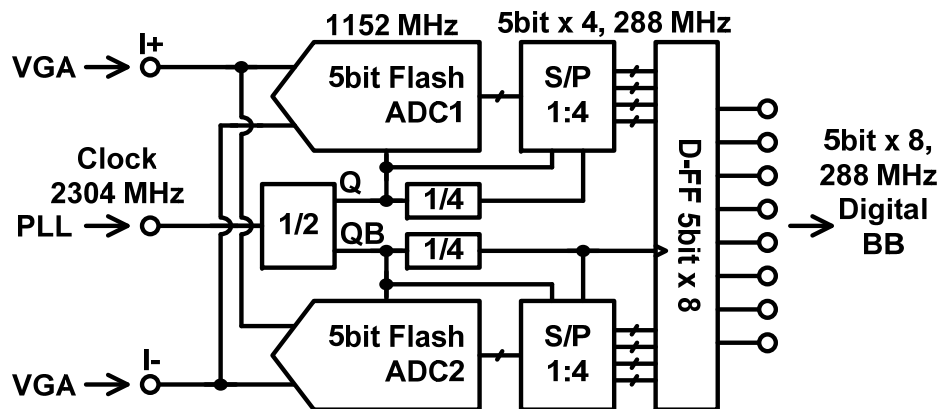
— Calibration ON
- - - Calibration OFF



60GHz トランシーバ用フラッシュADC

59

M. Miyahara and A. Matsuzawa, et al.,
RFIC 2012.



VGA Gain range	0-40 dB
ADC Resolution	5 bit
Sampling rate	2304 MS/s
Power Consumption	VGA : 9 mW ADC : 12 mW*
DNL, INL	< 0.8 LSB
SNDR	26.1 dB
FoM of ADC	316 fJ/conv.-s

*single channel inc. S/P

ADC性能の比較

60

TOKYO TECH
Pursuing Excellence

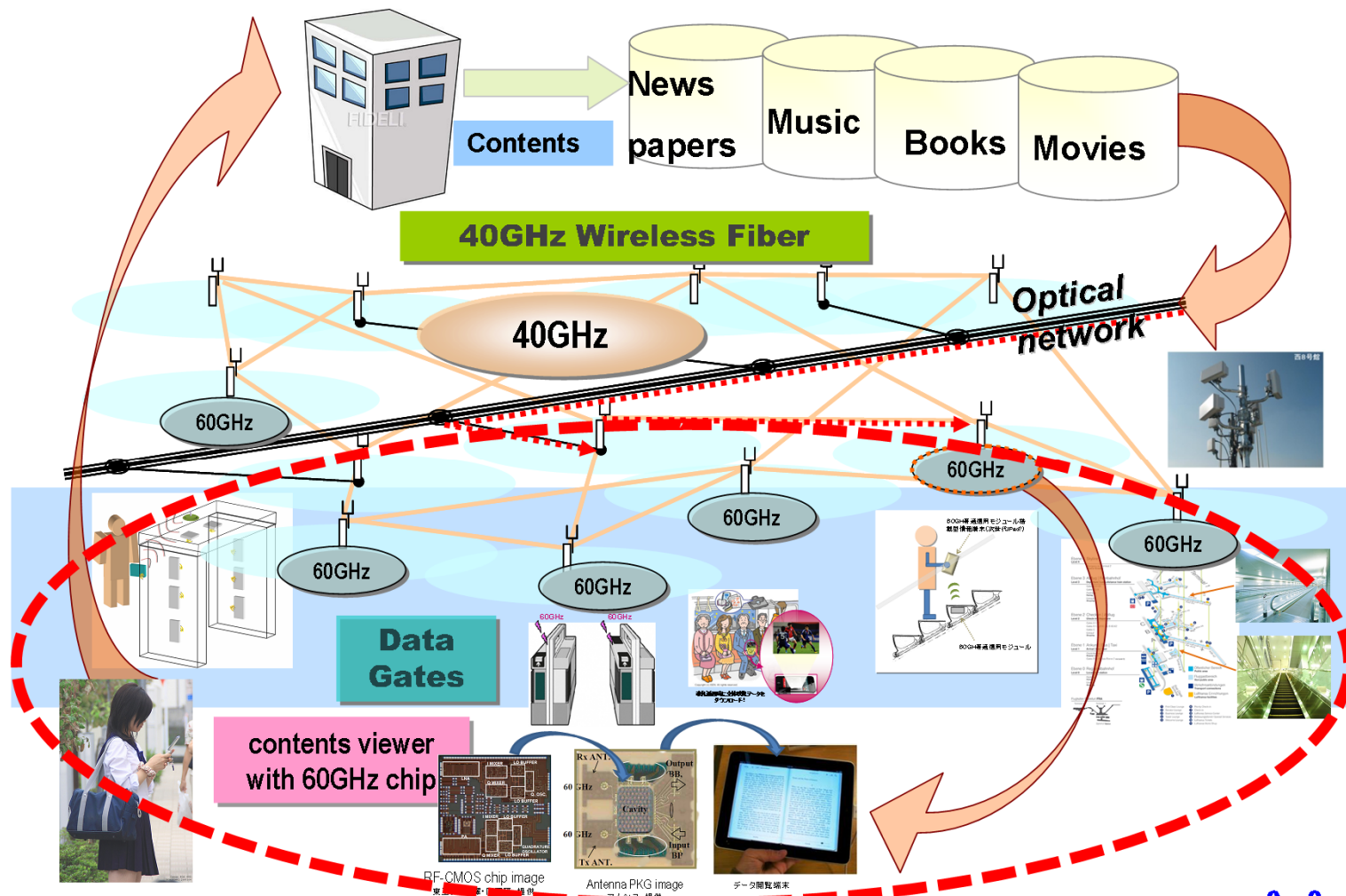
60GHz トランシーバ用として世界最小レベルの消費電力とコア面積を達成

	Architecture	Cal.	fs [GS/s]	SNDR [dB]	Power [mW]	FoM [fJ/-c.s.]	Process [nm]	Area [mm ²]
[1]	Flash	-	3.5	31.2	98	946	90	0.149
[2]	SAR	Internal	2.5	34.0	50	489	45	1
[3]	Folding	Internal	2.7	33.6	50	474	90	0.36
[4]	Pipeline, Folding	External	2.2	31.1	2.6	40	40	0.03
[5]	Flash	Internal	2.88	27.8	36	600	65	0.25
This work	Flash	Internal	2.3	26.1	12	316	40	0.06

- [1] K. Deguchi, *et al.*, *VLSI Circuits* 2007 [2] E. Alpman, *et al.*, *ISSCC* 2009
[3] Y. Nakajima, *et al.*, *VLSI Circuits* 2007 [4] B. Verbruggen, *et al.*, *ISSCC* 2010
[5] T. Ito, *et al.*, *A-SSCC* 2010

ミリ波ネットワークの将来イメージ / 61

ミリ波は機器間でのデータ転送に使用されるだけでなく、WiFi, WiMaxの基地局間同士を接続するとともに「ミリ波ゲート」を通過する間に必要なデータを転送できる



- 60GHz帯を用いた無線による超高速データ伝送実現への試み
- 16QAMなどの多値変調技術と広帯域化でデータ伝送の高速化を図ろうとしている
- CMOSを用いて60GHzトランシーバ(RF+BB)を設計・試作
7Gbps, 16Gbps(RFのみ)の世界最高レベルの超高速伝送を低消費電力(500mW; RF+BB)で実現。
- 無線を用いたデータ伝送の高速化のポイント
 - 広帯域化: RF回路とBB回路の広帯域化, ゲインフラット化, ADCの高速化
 - 高SNR: アンテナ利得の向上, フロアノイズの減少, ADC分解能の向上
 - 低位相ノイズ: インジェクションロック技術の向上, インダクタのQの向上
- 60GHz帯トランシーバが普及し, 「あっという間の」大容量ファイル転送などが実現することを期待したい