

ミリ波通信の実用化に向けた

RF・AD混載集積回路技術

松澤 昭

東京工業大学
大学院理工学研究科

- ・ はじめに
- ・ 60GHz CMOS トランシーバの概要
- ・ 60GHz CMOS RF回路設計のポイント
- ・ 超高速・低電力ADC
- ・ 38GHz アウトドアシステム
- ・ 東工大ミリ波モデルネットワーク

はじめに

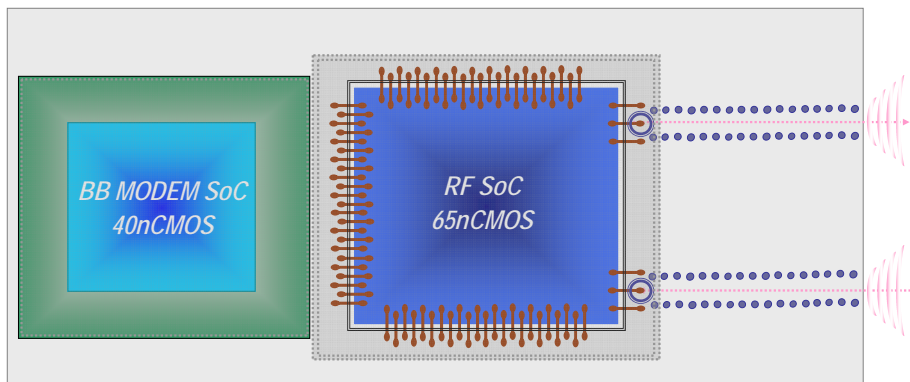
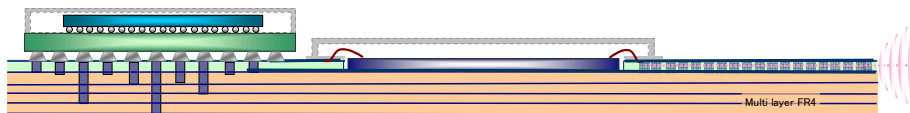
ミリ波システムと集積回路開発の背景

屋内(--10m) および屋外(1km~4km)のミリ波システム
およびSoCの開発によりミリ波利用を促進する

FY2007-FY2011

1. 60GHz, Indoor
3-10 Gbps
-- 10m

2. 38GHz, Outdoor
0.6-1.0Gbps
1km - 4km



スマホの通信量は従来携帯の20倍程度に増加する

産新経

2012年(平成24年)1月7日(土曜日)

©日本経

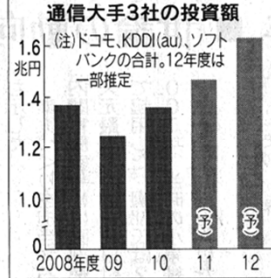
スマートフォン通信急増

携帯電話大手が2012年度の設備投資を拡大する。NTTドコモは当初計画に300億円を上積みし、ソフトバンクは前年度比約5割増やす見通し。KDDI(au)を加えた大手3社の携帯関連事業向けの合計は1兆6000億円超と、3年連続で1割前後増える。スマートフォン(高性能携帯電話)スマホの普及に伴う通信量の急増で回線不足への懸念が強まっており、高速基地局や基幹通信網の増強を急ぐ。(スマートフォンは普及が3面「きょうのこぼし」参照)

携帯3社 1.6兆円投資

12年度 1割増

民間投資を携帯向けが下支え 通信大手3社の投資額



ドコモ 基地局を整備
ソフトバンク 5割上積みへ

通信業界は電力業界と並ぶ民間設備投資のけん引役で、設備投資全体の1割弱を占める。10年度の設備投資は2兆4000億円。携帯3社の投資が約6割を占め、今後も拡大が見込まれる。企業の生産拠点を海外に移転加速に加え、10年度で同じく2兆4000億円の電力業界の設備投資は先行きに不透明感が強まっている。ほとんどを国内に投じる携帯向け投資の拡大基調は民間設備投資を下支えしそうだ。

ドコモの11年度の設備投資は7280億円と10年度比で約600億円増える見込み。12年度は10年度以前の水準に減らす計画だったが、通信量の急増などに対応し当初計画の4%に相当する300億円程度を上積みし、11年度に近い投資水準を維持する。

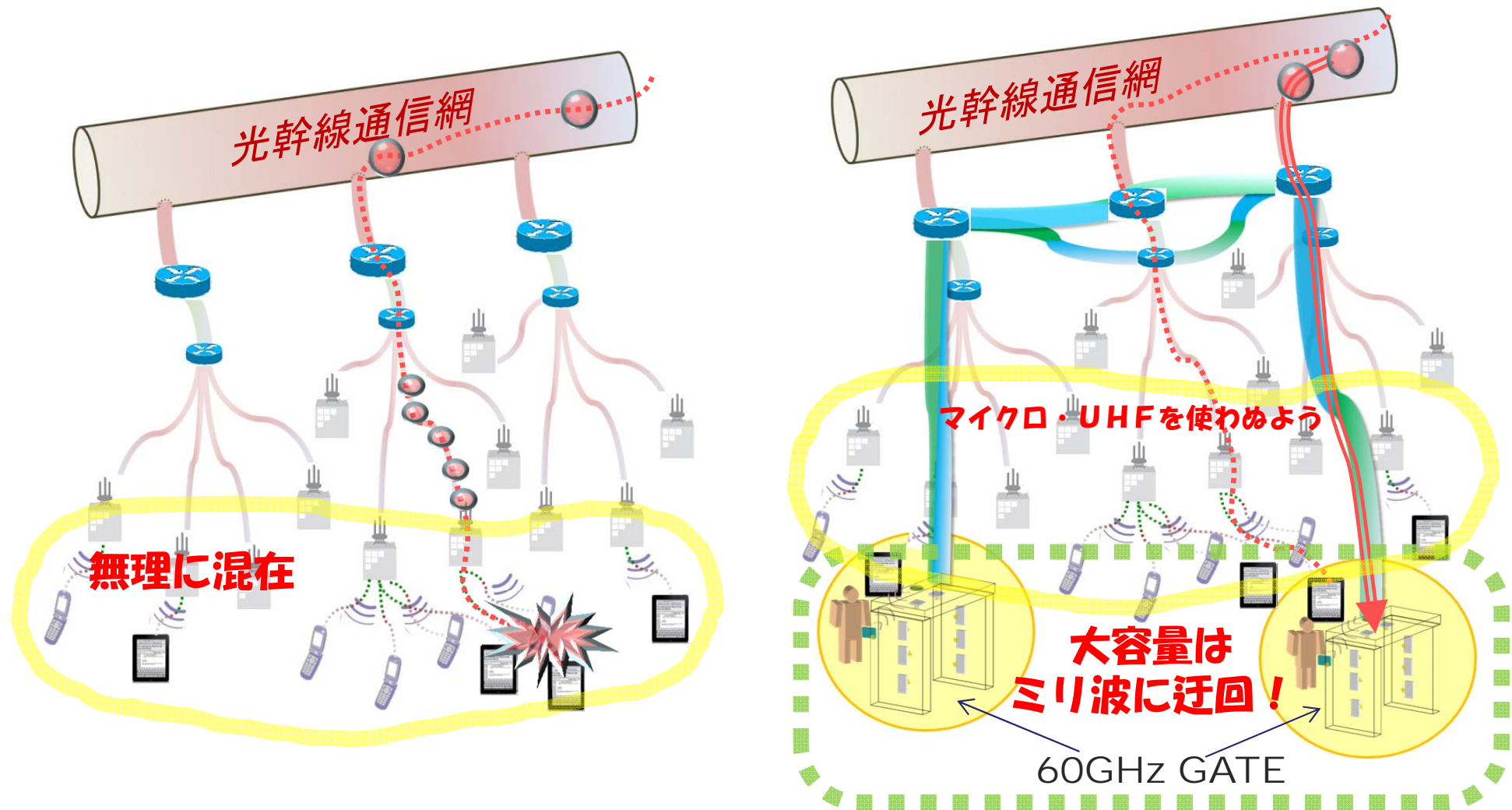
電波の利用効率を3倍に増やせる高速携帯サービス(4G)の基地局を増設する。13年度以降も増強を続け、15年度までの3年で高速携帯向け設備だけで5500億円を投じ、通信エリアを人口比で98%と全国に広げる。

auの設備投資は基地局整備の一巡で減少傾向

にあったが11年度に下げ止まり、12年度は10年度比4%増の3400億円を投じる。米アップルのiPhone(アイフォーン)発売で増えたタブレット通信需要に対応する。ソフトバンクグループの12年度の携帯関連の設備投資は6000億円規模と、11年度比5割程度増える見通し。既存の携帯基地局の増設や、2月

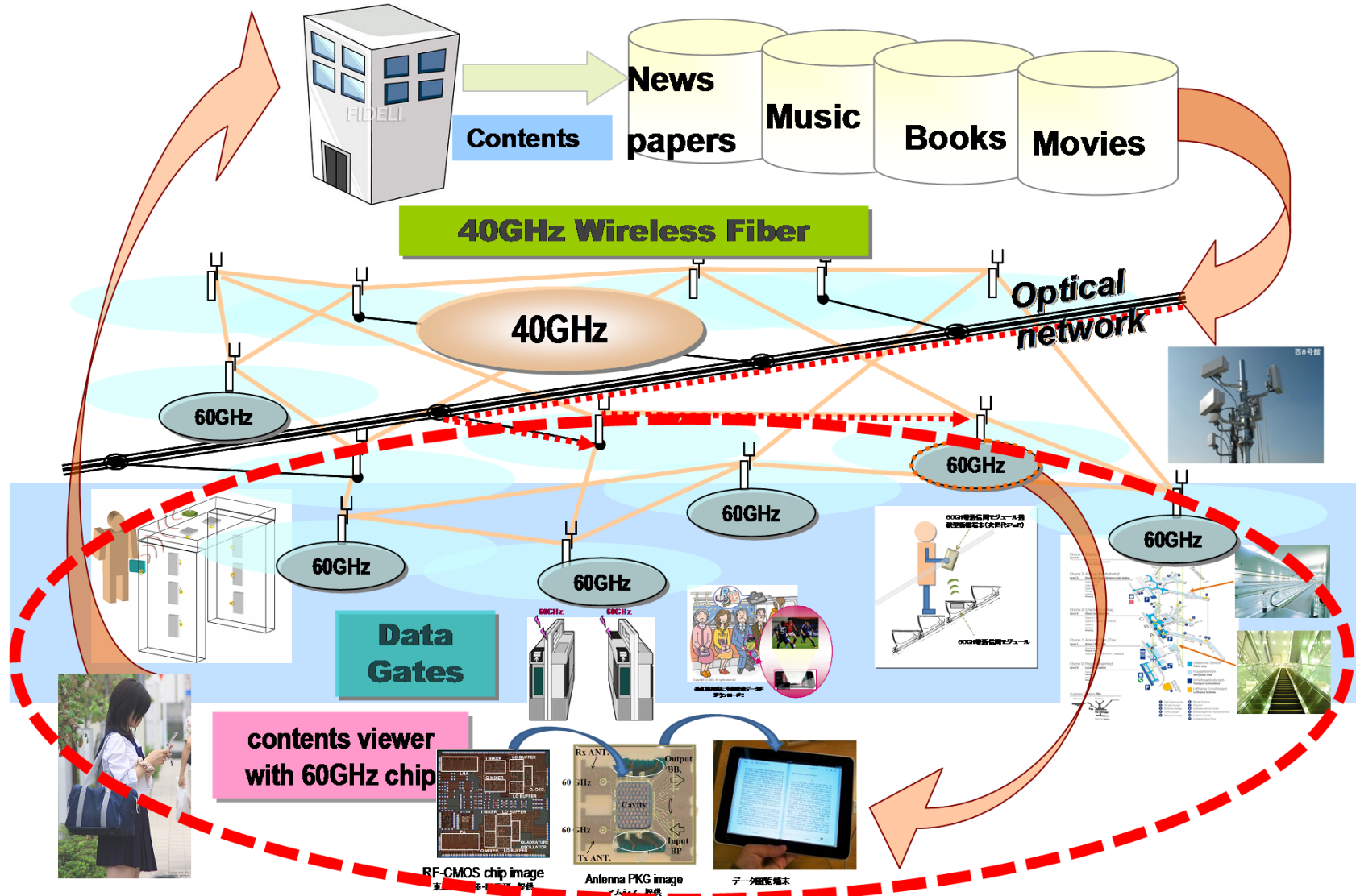
に本格的に開始する次世代PHS技術を活用した高速無線通信サービス向などの投資が膨らむ。スマホはパソコンと同じように、ネット経由で画像や動画を見たり、ゲームを楽しんだりできるが、大量のデータを扱う結果、通信量は従来型携帯の10〜20倍になる。利用者の急増で11年12月にドコモのスマホでメールが誤表示されるなどの障害も起きた。MM総研によると、国内の携帯電話契約に占めるスマホ比率は10年度末の8・8%から15年度末には57・1%まで拡大する見通し。

スマートフォンやクラウドコンピューティングの普及などにより、無線通信のデータ量が急増。
大容量データはミリ波回線に迂回するべきではないか



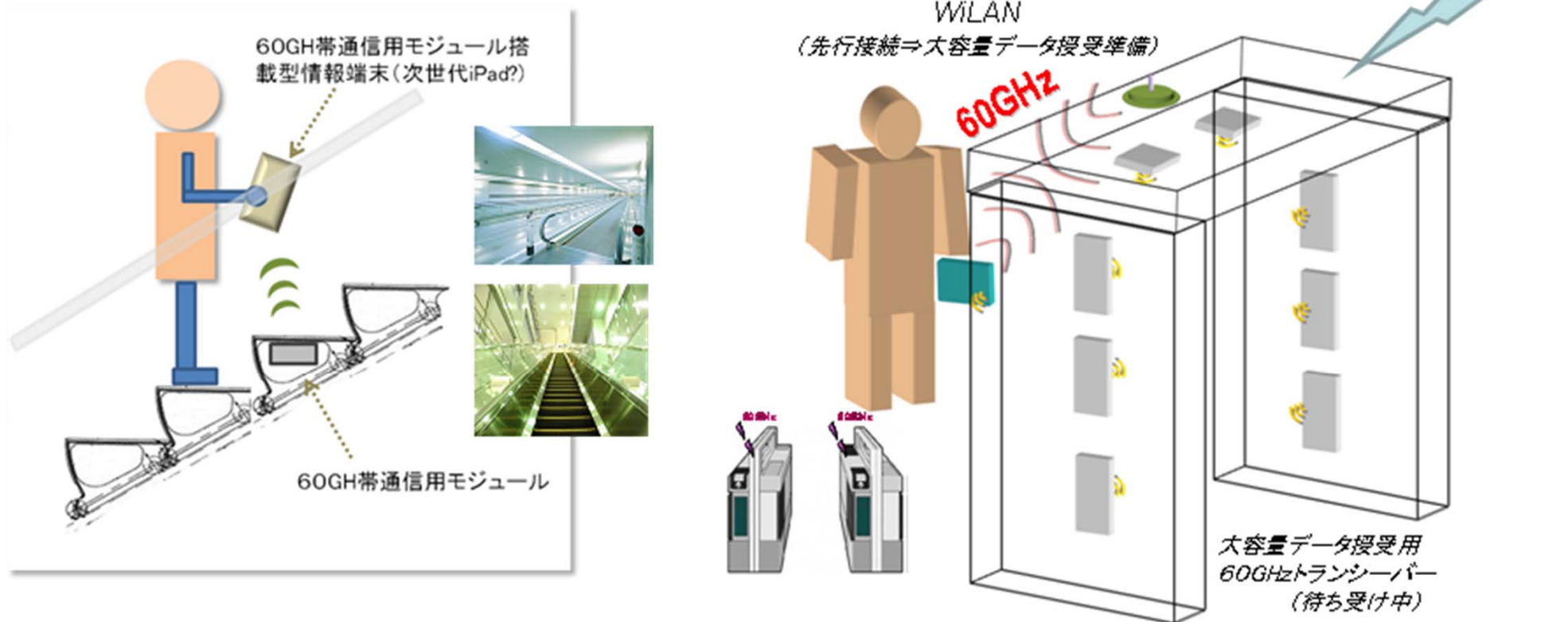
ミリ波ネットワークの将来イメージ 6

ミリ波は機器間でのデータ転送に使用されるだけでなく、WiFi, WiMaxの基地局間同士を接続するとともに「ミリ波ゲート」を通過する間に必要なデータを転送できる

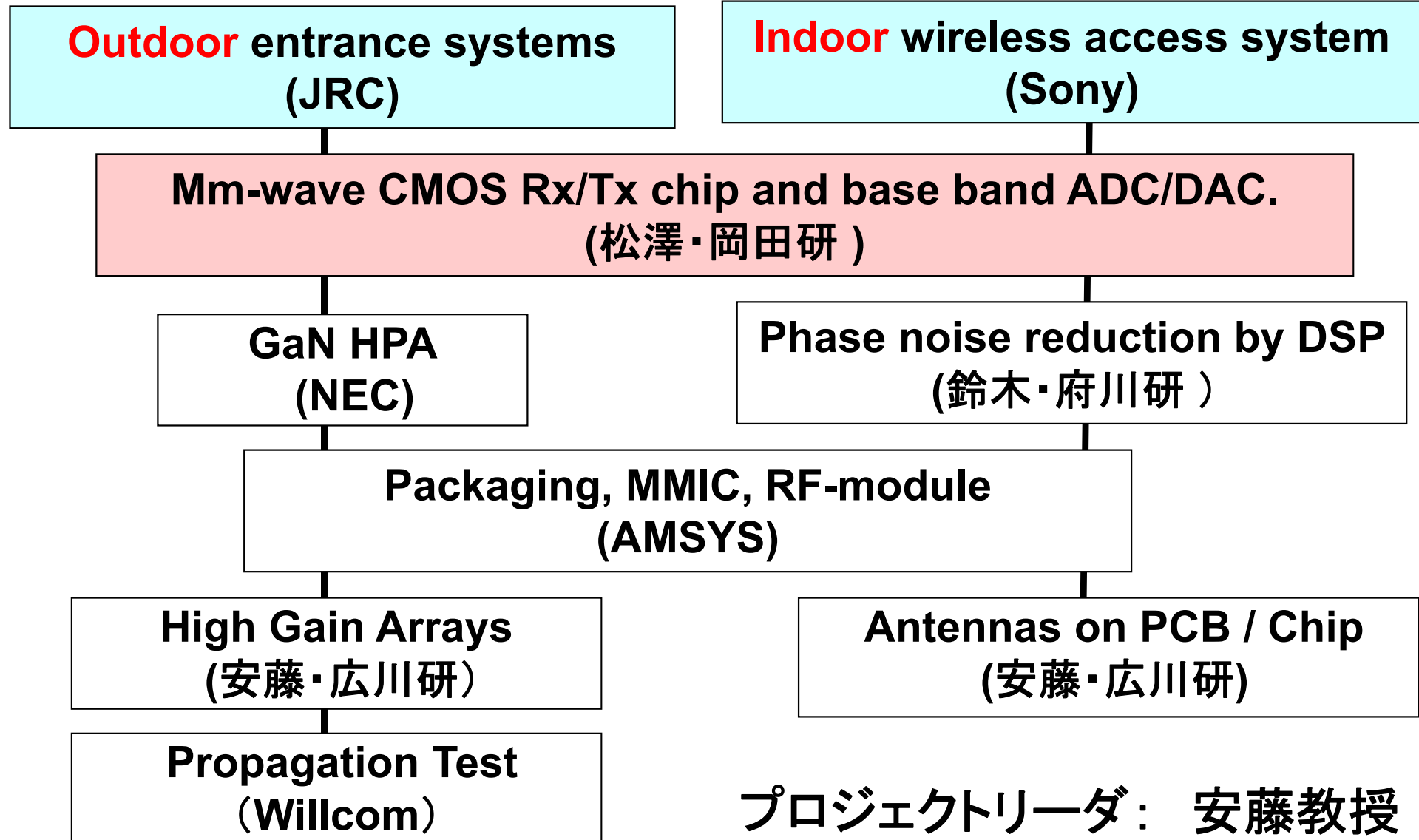


ミリ波は直進性が高いため、デバイスを対向させないと通信できない。
しかし、データ伝送が高速なため、瞬時のデータ転送が可能である。
そこで、「ゲート」を設け、そこを通過するときにデータ転送を行ってはどうか？

GATES (Gigabit Access Transponder Equipment)



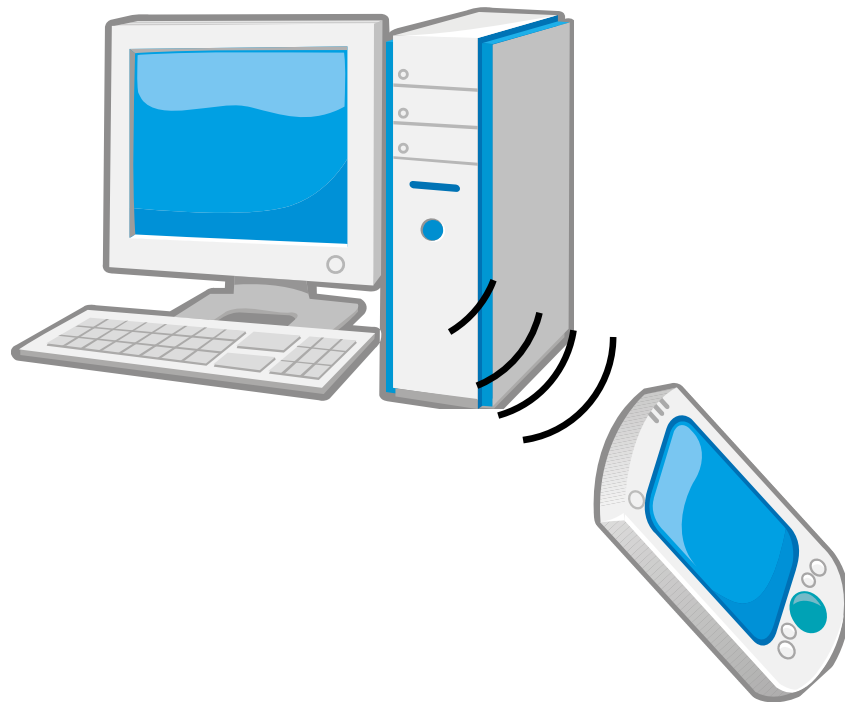
東工大3研究室と5つの企業の産学連携プロジェクト



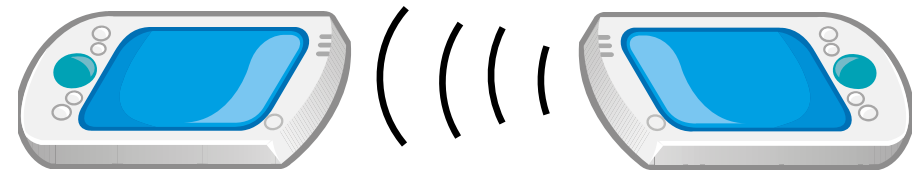
プロジェクトリーダー： 安藤教授

60GHz CMOS トランシーバの概要

ギガビット機器間データ伝送の実現
瞬時のデータトランスファーを狙い、小型、低電力



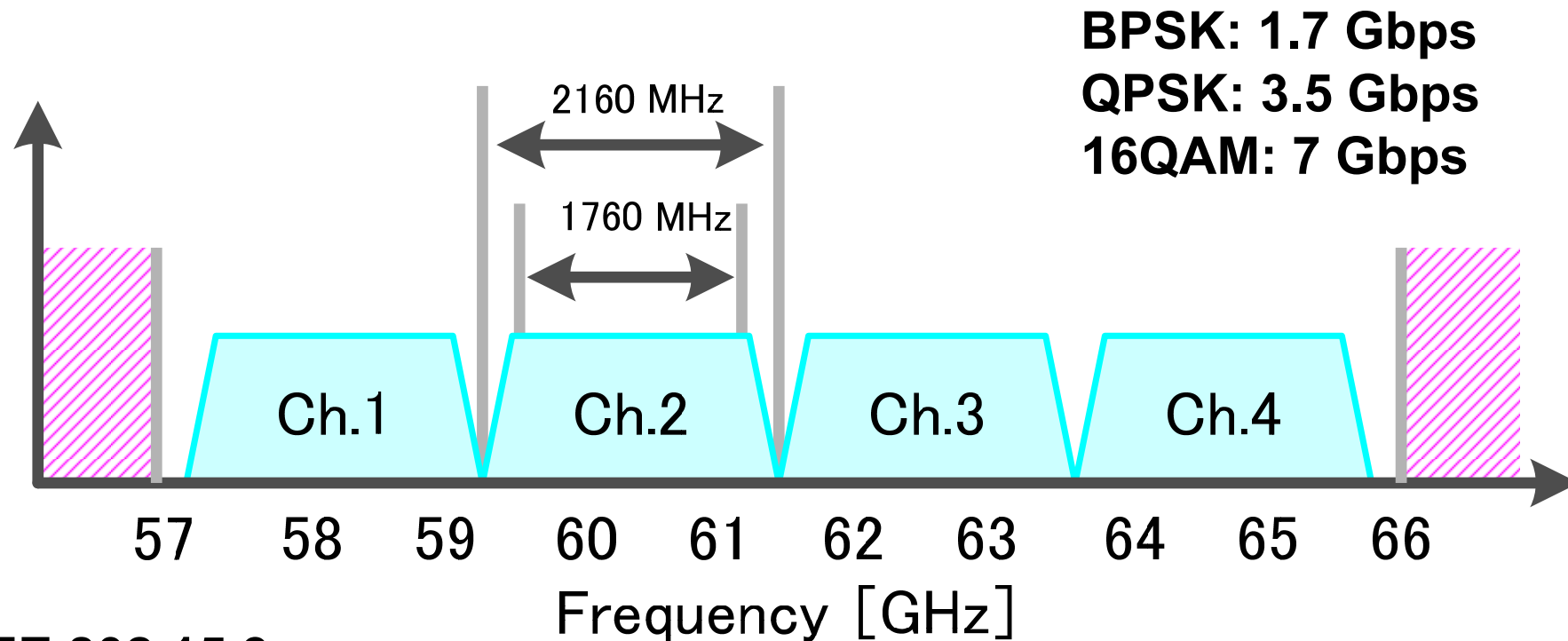
Kiosk download



Peer-to-peer

帯域約1.8GHz, 4チャンネル

- ・チャンネル内の周波数特性の均一化
- ・57GHz～66GHzまでの周波数帯域での特性均一化



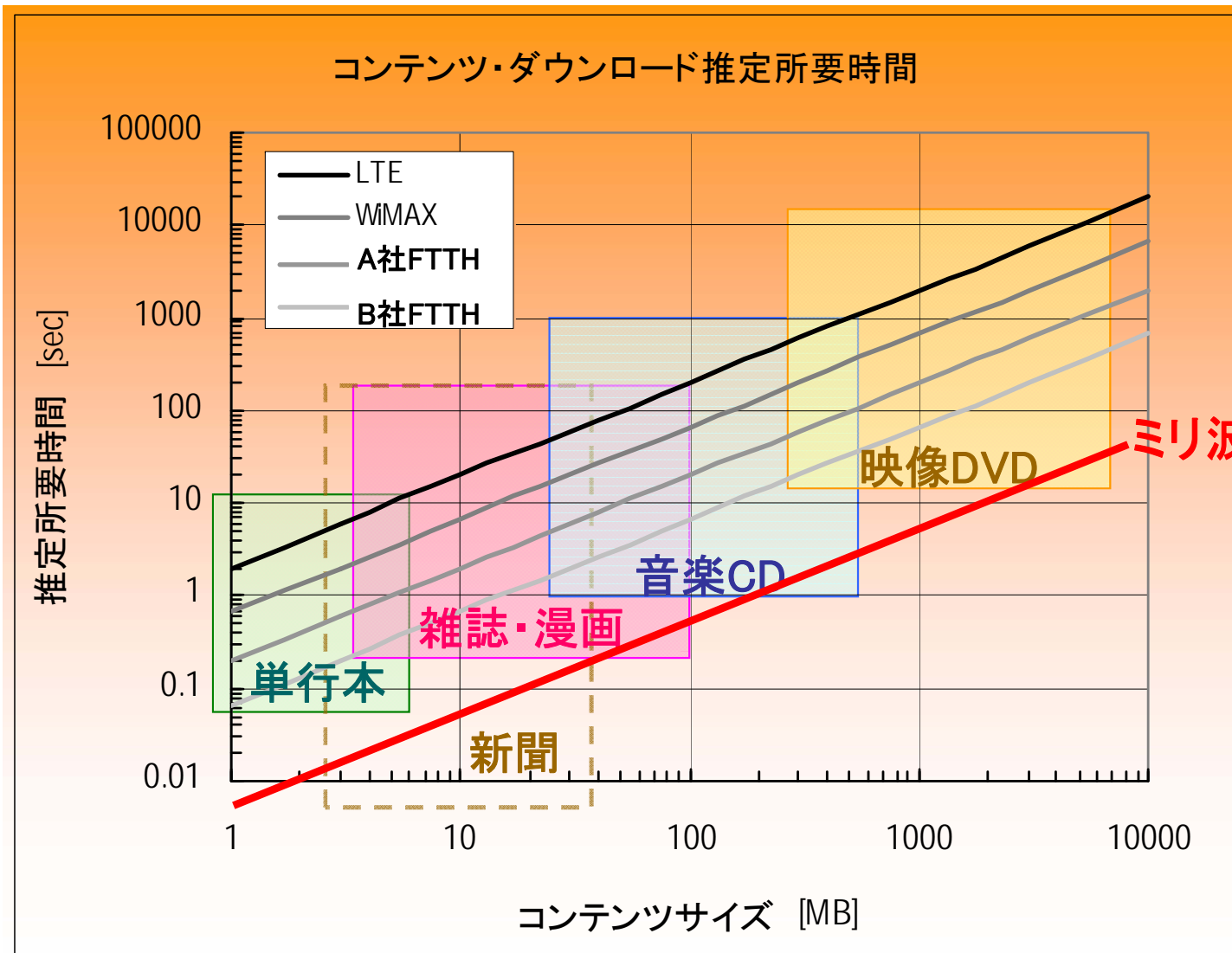
IEEE 802.15.3c

IEEE 802.11ad

802.15.3c-2009, IEEE Std., Oct. 2009. [Online]. Available

<http://standards.ieee.org/getieee802/download/802.15.3c-2009.pdf>

ミリ波を用いれば無線でも約10秒でDVDのコンテンツが転送可能

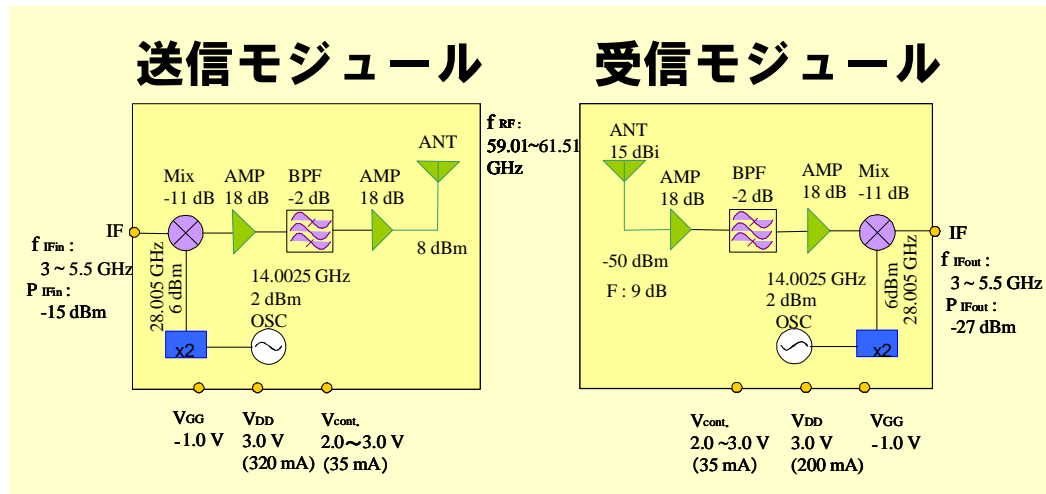
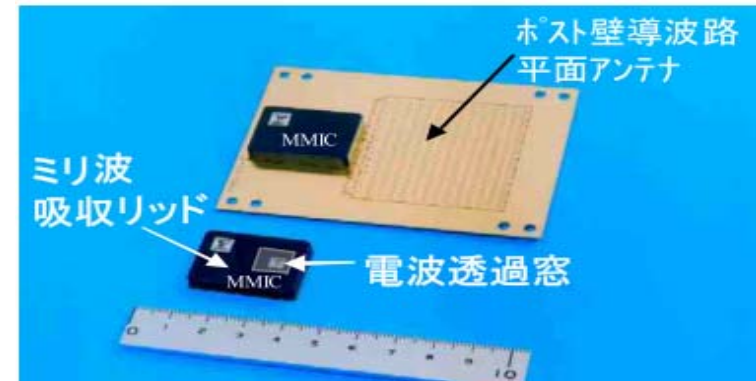
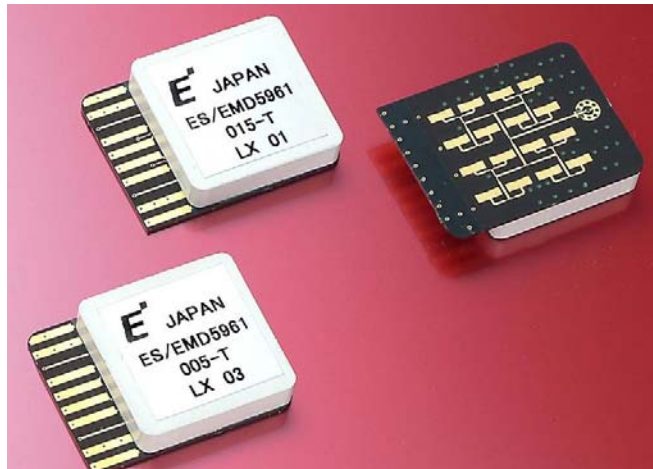


2011年1月現在の
実測データからみた
平均的実効伝送レート

WiMAX	12Mbps
LTE	4Mbps
A社FTTH	40Mbps
B社FTTH	120Mbps

ミリ波 3~6Gbps

2006年にはGaAs技術を用いて60GHzのモジュールが完成していた
しかしながら、更なるコストダウンが必要だった他、
ベースバンドチップが無く、データ伝送速度は50Mbps程度であった。



多値QAMの採用と広帯域化

$$\text{データレート} \approx N \times BW$$

これまでの実績

QPSK (N=2), BW=1.7GHz → DR=3.4Gbps
16QAM (N=4), BW=1.7GHz → DR=6.8Gbps
16QAM (N=4), BW=4.0GHz → DR=16Gbps

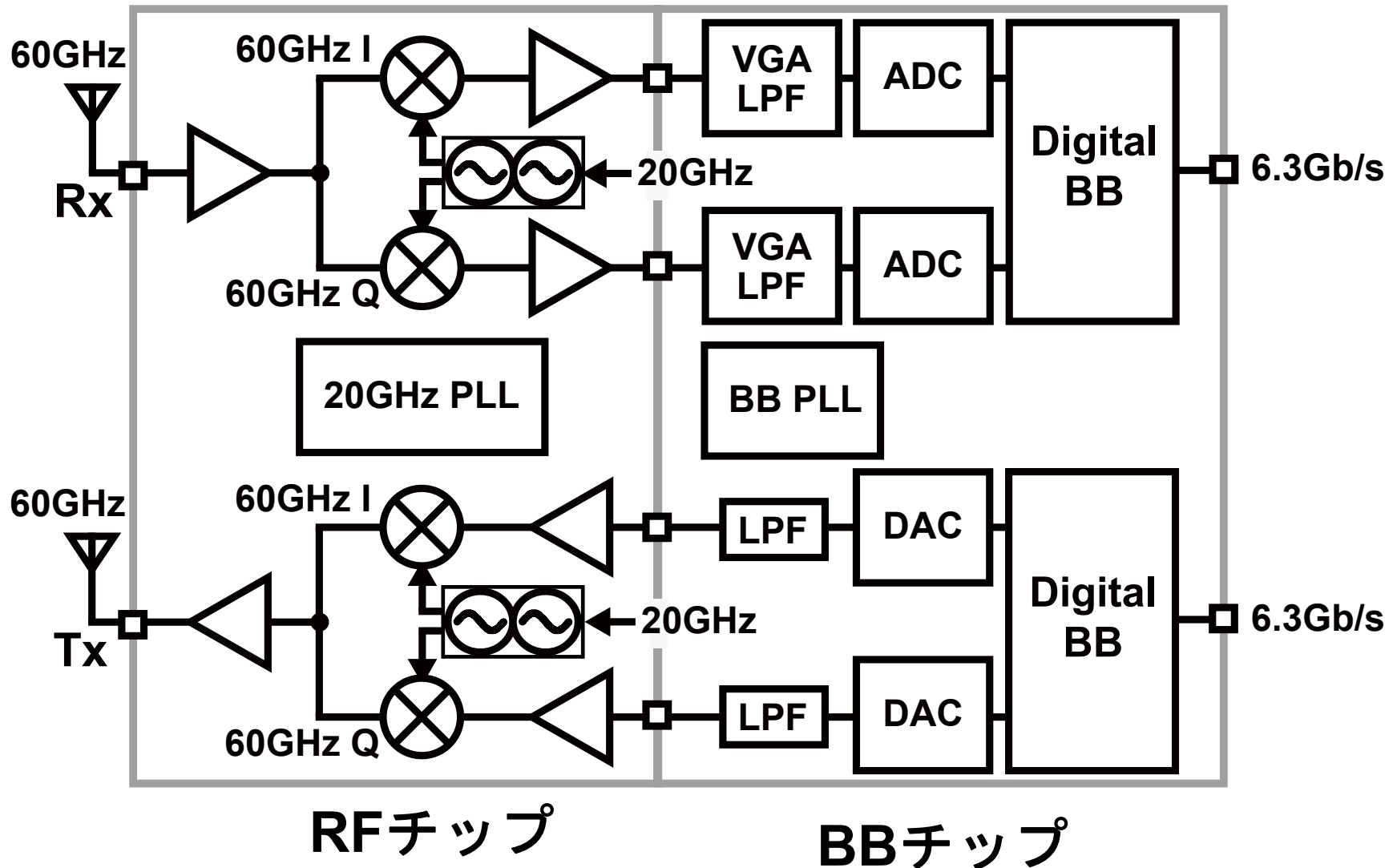
今後の計画

64QAM (N=6), BW=4.0GHz → DR=24Gbps
64QAM (N=6), BW=8.0GHz → DR=48Gbps

技術課題と対策

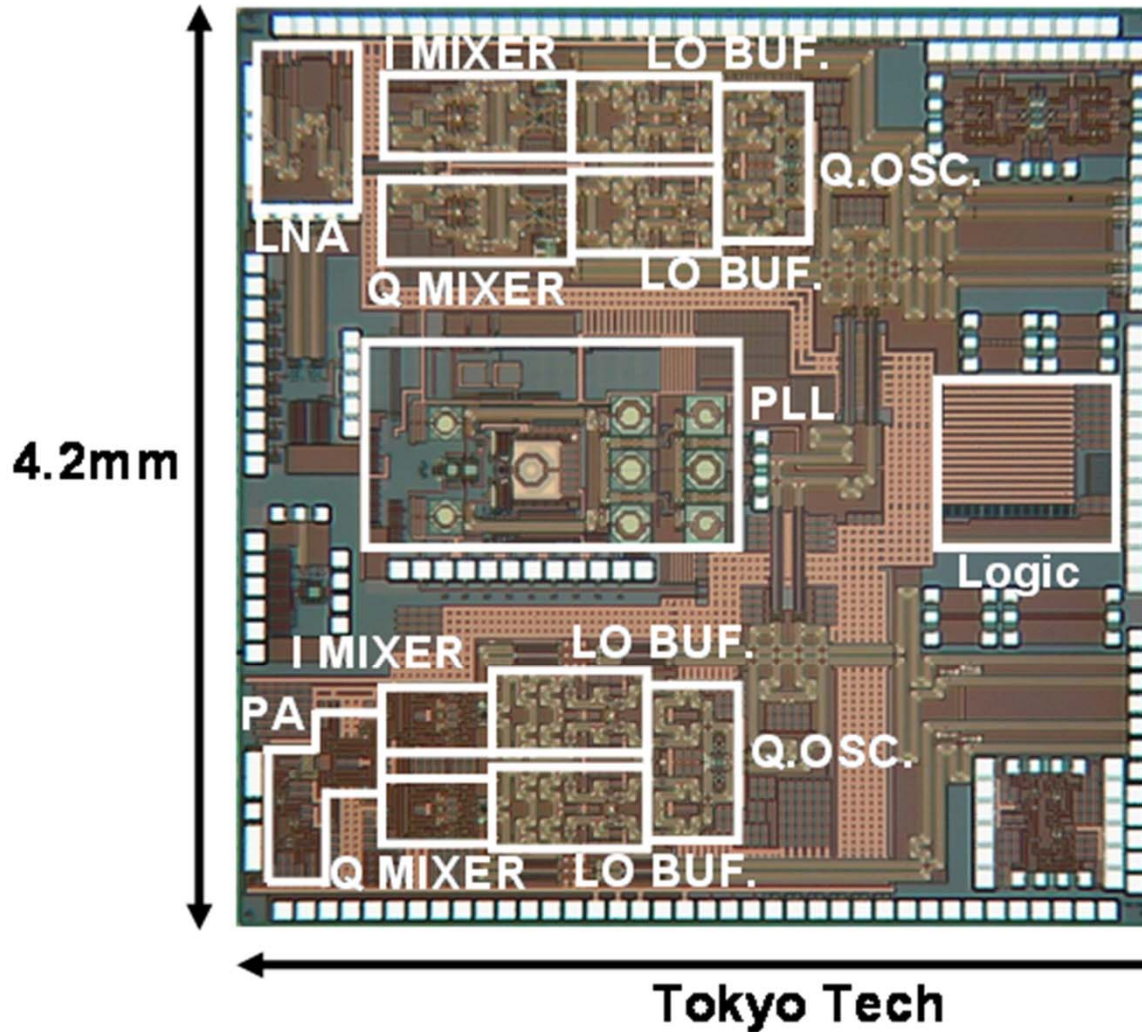
広帯域化: RF回路とBB回路の広帯域化, ゲインフラット化, ADCの高速化
高SNR: アンテナ利得の向上, フロアノイズの減少, ADC分解能の向上
低位相ノイズ: インジェクションロック技術の向上, インダクタのQの向上

- ダイレクトコンバージョン型による小型・低消費電力化
- 低消費電力ADC, DAC



RFチップとベースバンドチップのVGA, ADC, DAC回路を開発

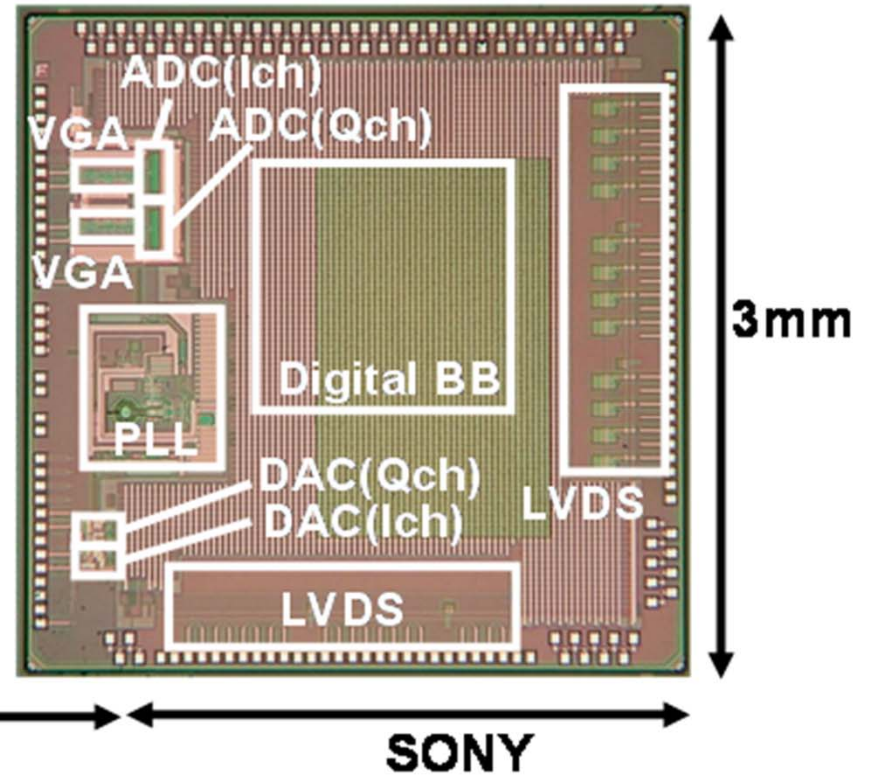
RFチップ



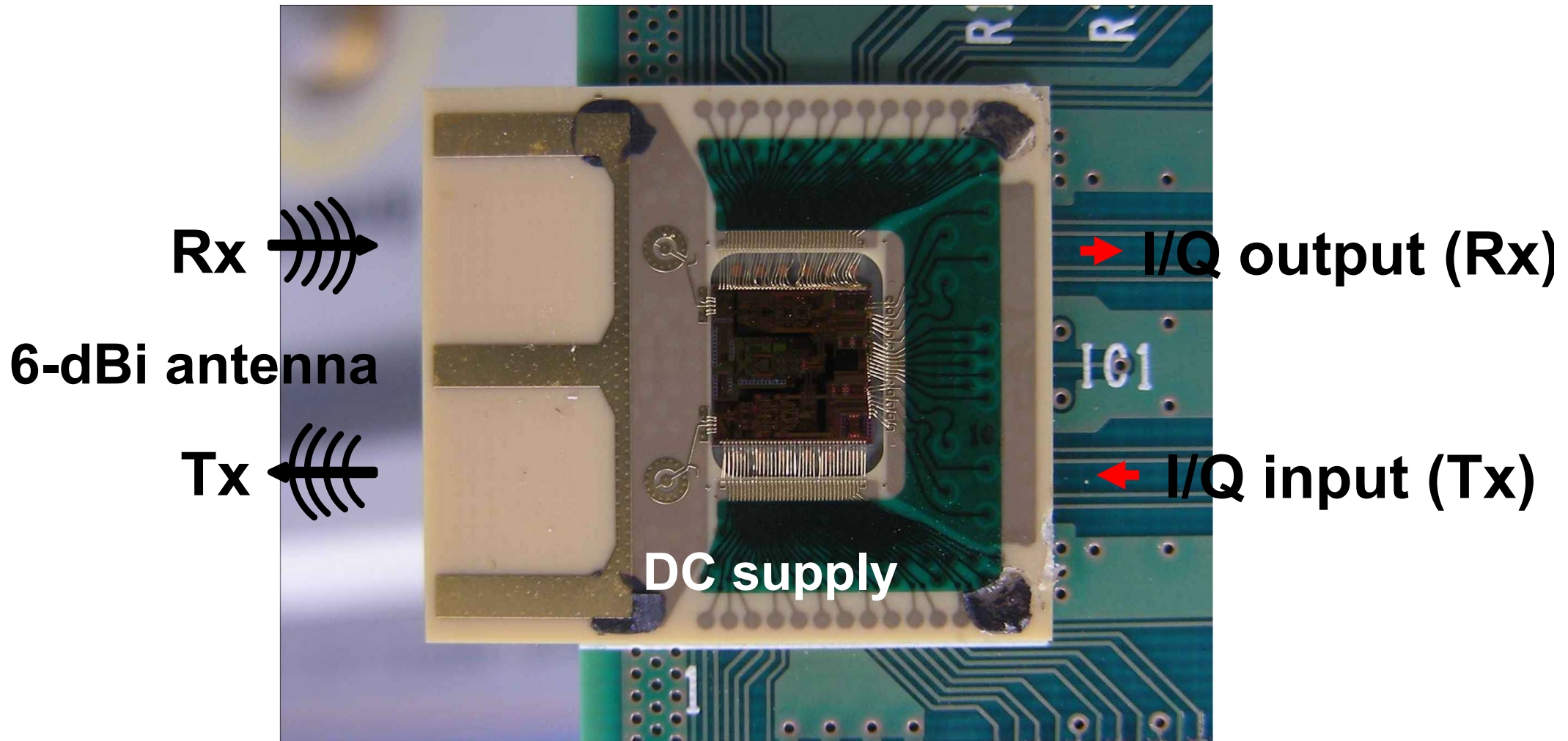
65nm CMOS

K. Okada and A. Matsuzawa, et al.,
ISSCC 2012

BBチップ

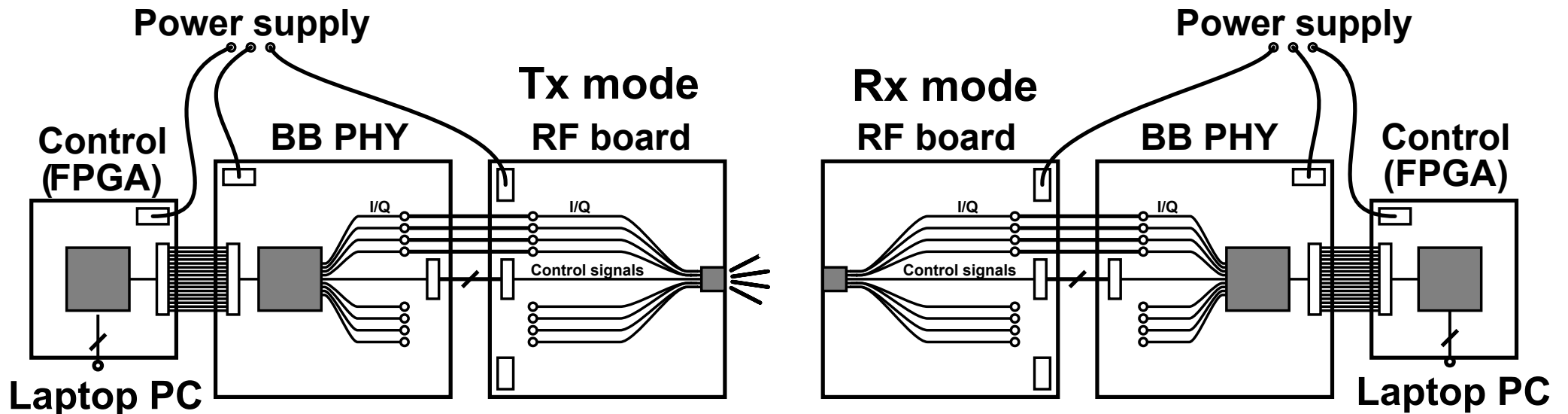
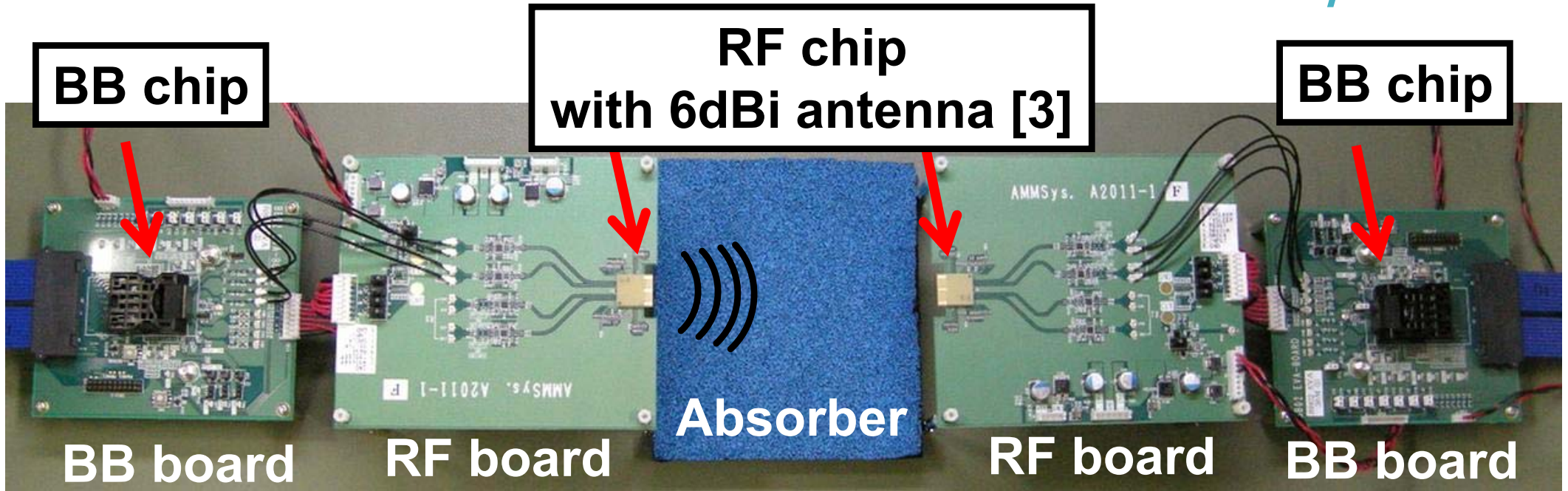


40nm CMOS








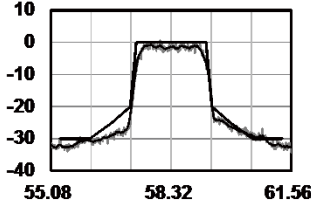
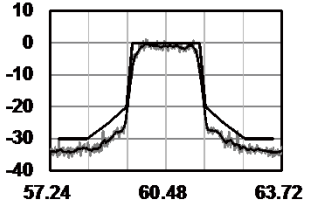
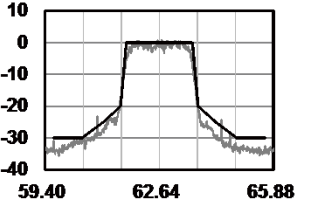
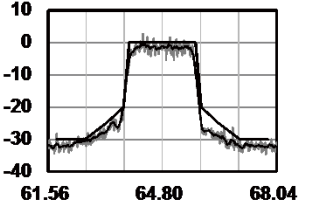
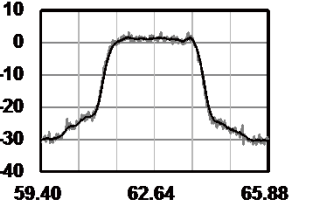
[3] R. Suga, *et al.*, *EuMC* 2011

16.3mm x 14.4mm



RF貫通試験 (16QAM)

16QAMでもきれいなコンステレーションが得られた

Channel/ Carrier freq.	ch.1 58.32GHz	ch.2 60.48GHz	ch.3 62.64GHz	ch.4 64.80GHz	ch.1-ch.4 Max rate
Modulation	16QAM				
Constellation					
Spectrum					
Back-off	4.4dB	4.6dB	5.0dB	5.7dB	5.0dB
Data rate*	7.0Gb/s	7.0Gb/s	7.0Gb/s	7.0Gb/s	10.0Gb/s (ch.3)
EVM	-23.0dB	-23.0dB	-23.3dB	-22.8dB	-23.0dB (ch.3)
Distance**	0.3m	0.5m	0.5m	0.3m	>0.01m (ch.3)

*The roll-off factor is 0.25. The bandwidth is 2.16GHz except for Max rate.

**Maximum distance within a BER of 10⁻³. The 6-dBi antenna in the package is used.

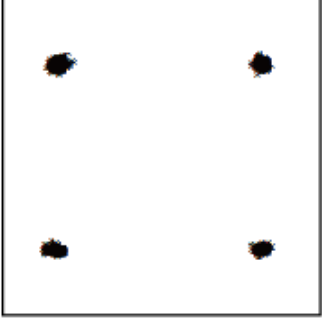
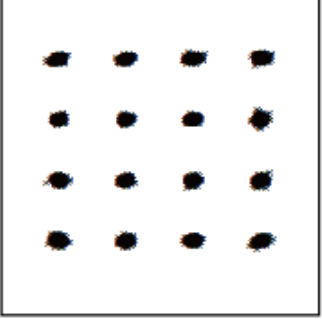
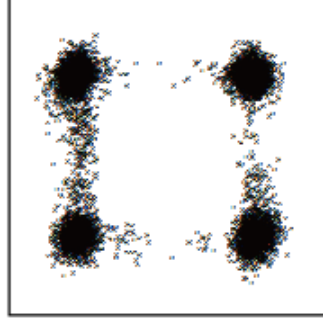
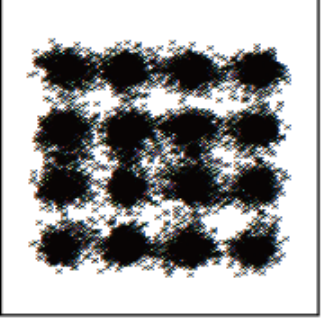
世界初の4チャンネル全ての送受が可能なRF+BBチップ
16QAMを用いて6.3Gbpsの超高速伝送を低電力で実現

	Integration	Data rate (16QAM)	Ch.	P _{DC} (Tx/Rx)
CEA-LETI [5]	RF (Hetero)	3.8Gb/s	-	1,357mW / 454mW
SiBeam [6]	RF (Hetero)	3.8Gb/s	Ch.1-2	1,820mW / 1,250mW
Tokyo Tech (This work)	RF (Direct) +analog BB +digital BB	RF+BB: 6.3Gb/s	Ch.1-4	RF:319mW / 223mW BB:196mW / 398mW

[1] K. Okada, et al., ISSCC 2011 [4] H. Asada, et al., A-SSCC 2011 [5] A. Siligaris, et al., ISSCC 2011 [6] S. Emami, et al., ISSCC 2011 [12] C. Marcu, et al., ISSCC 2009

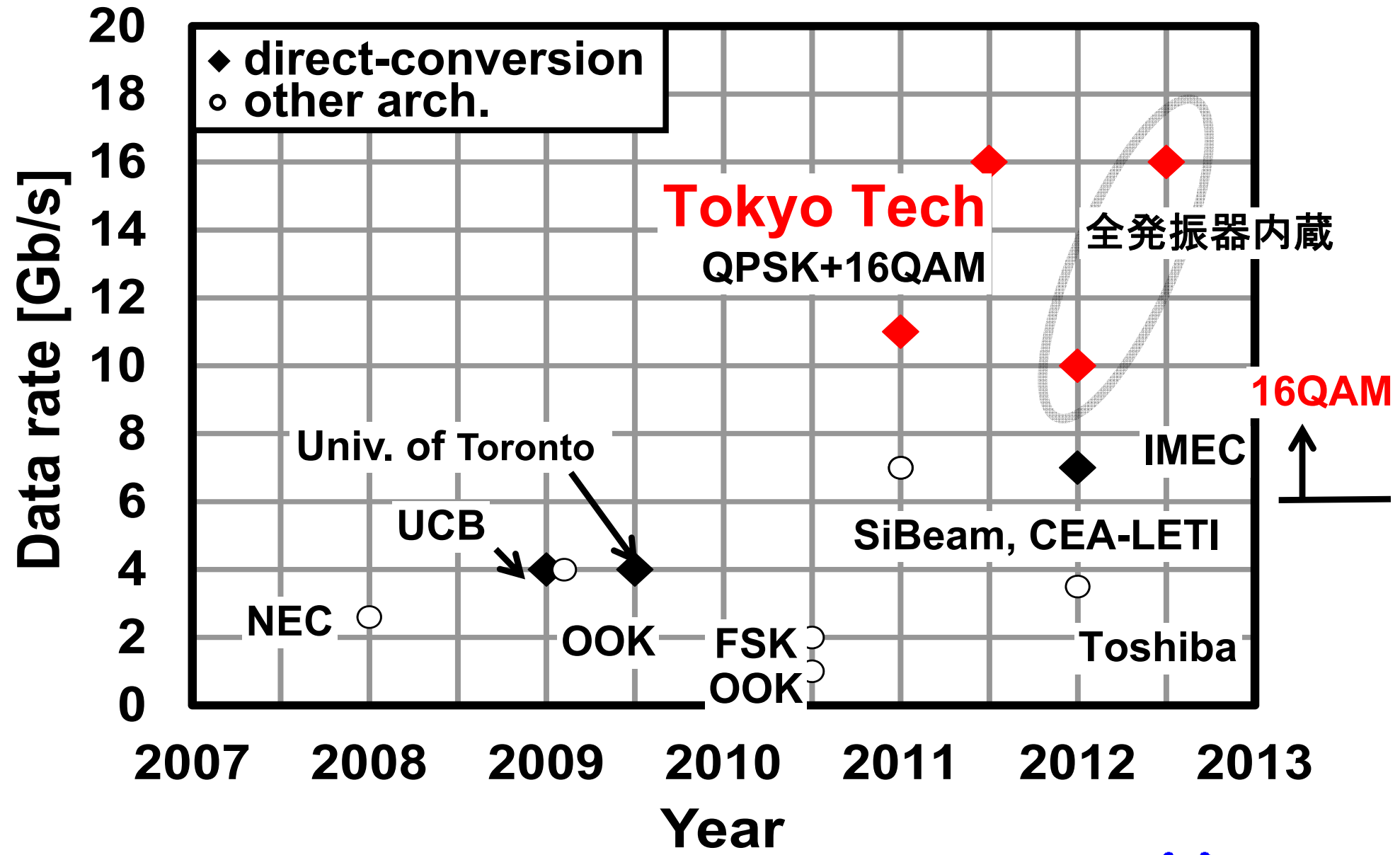
世界最高のデータレートを目指して / 21

世界最高のデータレート(16Gbps)を実現。

Constellation	 9506 points	 19912 points	 13502 points	 42024 points
Modulation	QPSK	16QAM	QPSK	16QAM
Symbol rate	1.76GS/s	1.76GS/s	5.0GS/s	4.0GS/s
Data rate	3.52Gb/s	7.04Gb/s	10.0Gb/s	16.0Gb/s
EVM (withDFE)	-30.5dB	-28.2dB	-15.2dB	-16.1dB

60GHzフロントエンド性能比較

世界最高速の通信速度を達成



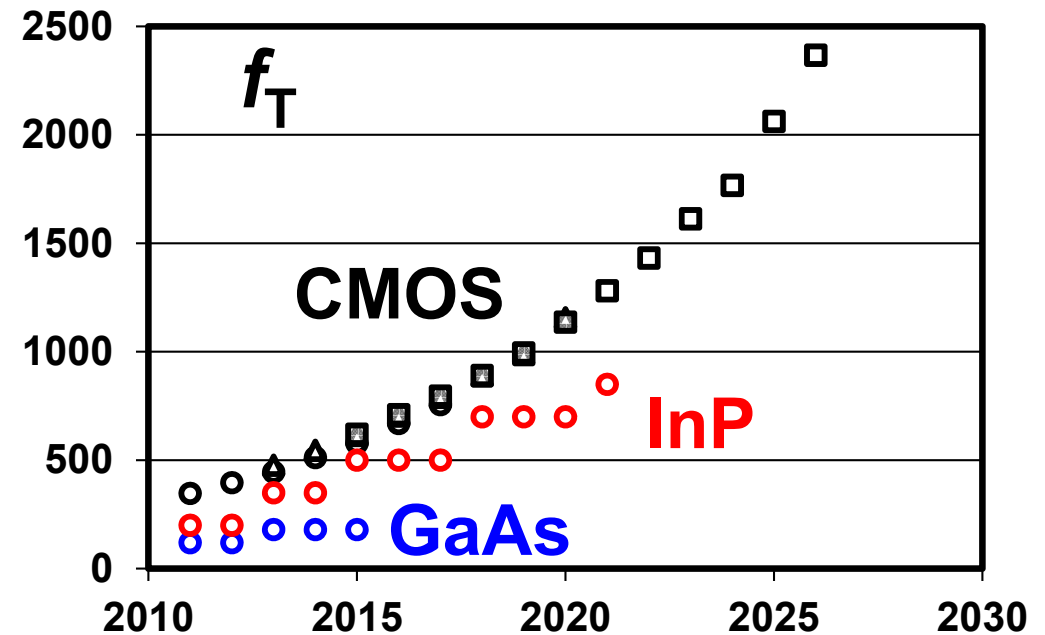
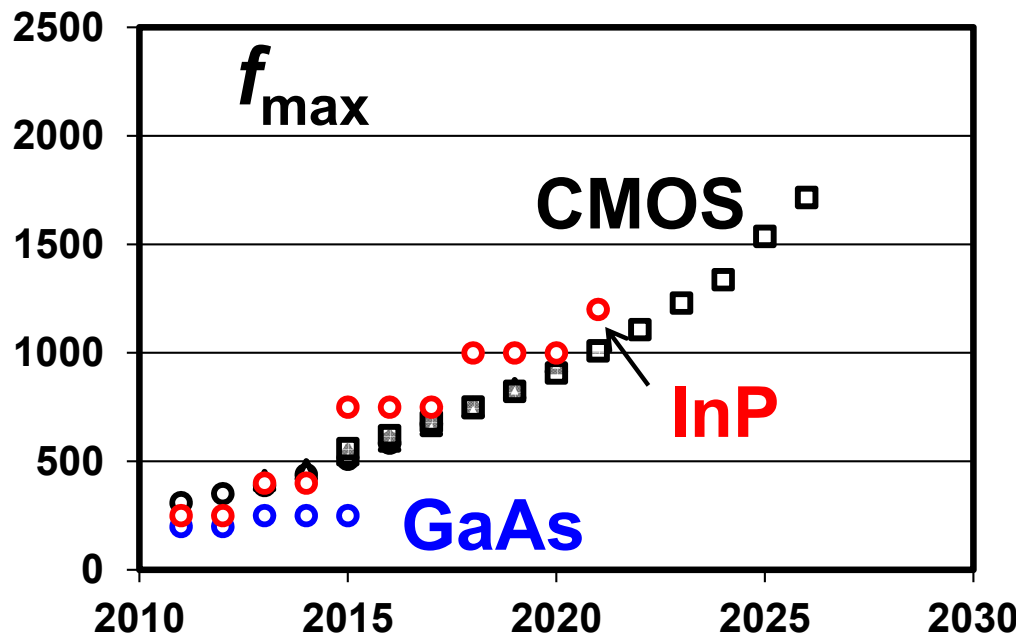
60GHz CMOS RF回路設計のポイント

RF回路の基本性能(利得, ノイズ)は最終的にはデバイスの f_T, f_{max} で決まる
微細化によりCMOSの f_T, f_{max} は今後も向上する

NF<4dB at 60GHz はCMOSで達成している

$$G_{max} \approx \frac{f_{max}}{f_c}$$

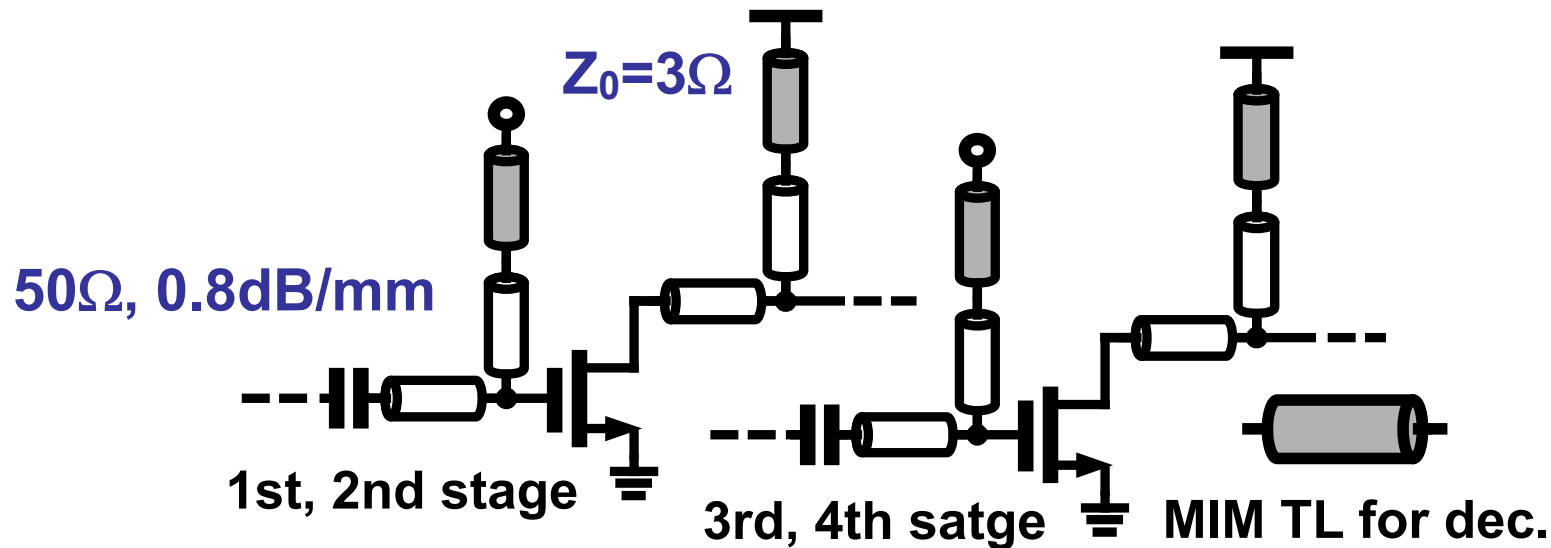
$$NF_{min} \approx 1 + \left(\frac{f_c}{f_T} \right) \sqrt{1.3g_m(R_g + R_s)}$$



- Bulk CMOS
- △ Ultra-Thin-Body Fully-Depleted (UTB FD) SOI
- Multi-Gate MOSFETs

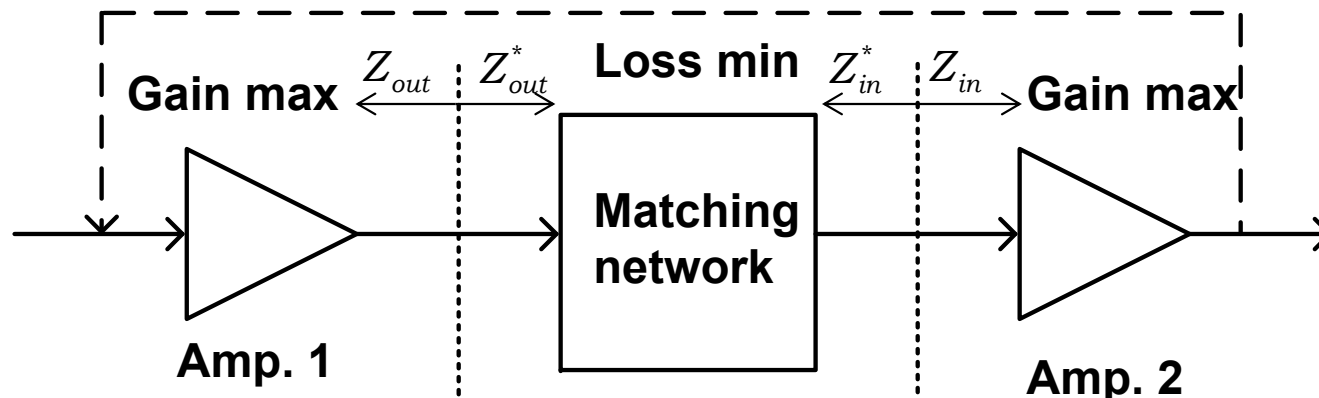
ITRS RFAMS 2011.

増幅器設計は、サイズ設定、バイアス設定、インピーダンスマッチング
デカップリング設計につきる



フィードバックパスが生じると数GHzで発振が起こる

Feedback pass

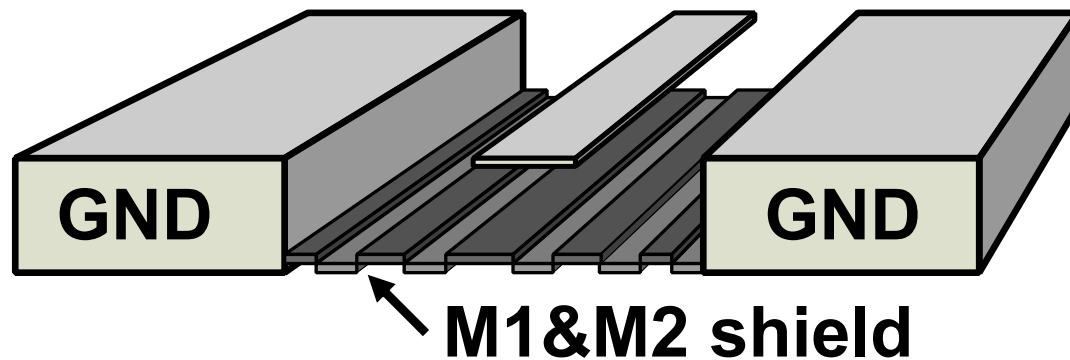
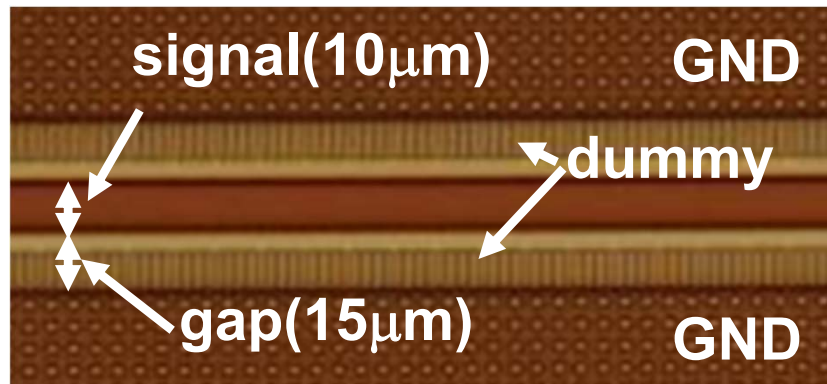


トランスミッションライン技術をベースにした、インピーダンス整合回路、トランス、バルン、デカップリング容量を開発した

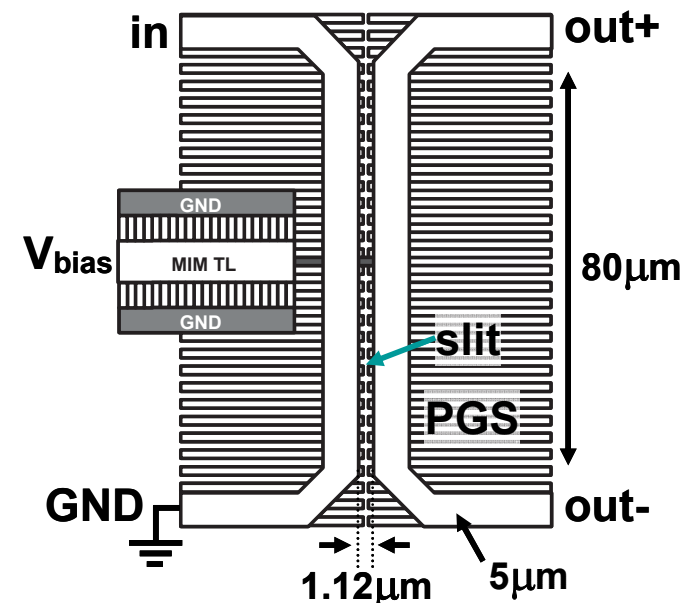
Transmission line

0.8dB/mm

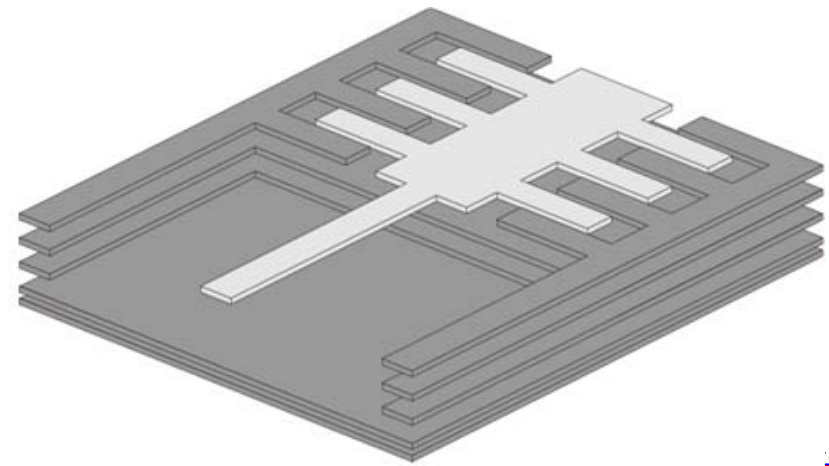
Manually-placed dummy metal



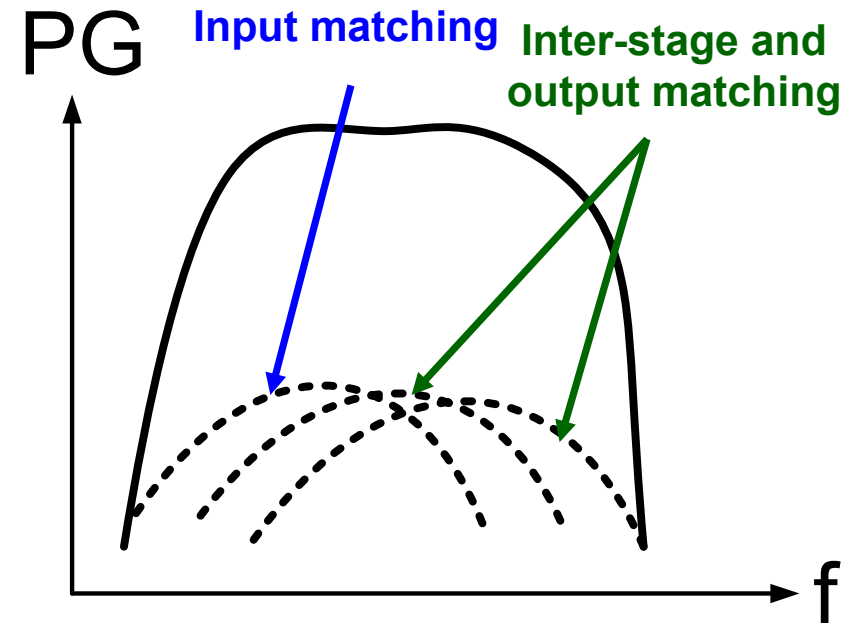
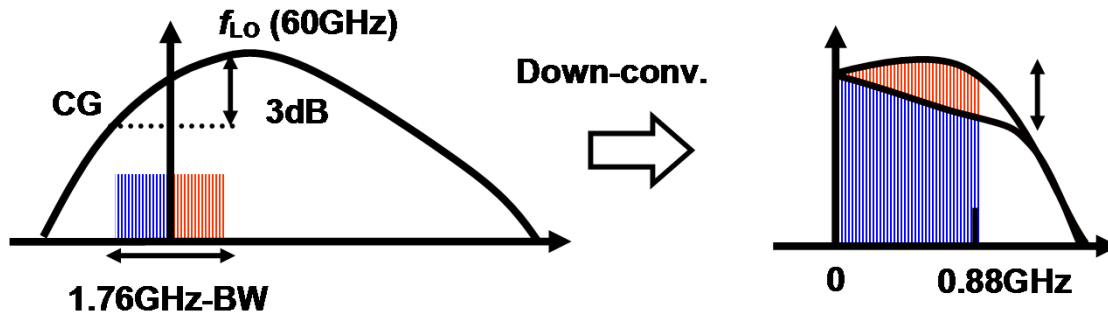
Transformer



Decoupling capacitor



信号帯域内の周波数特性の偏差があると16QAM信号にISIを生じ、ビット誤り率が低下する。→整合回路を調整して周波数偏差を抑える。

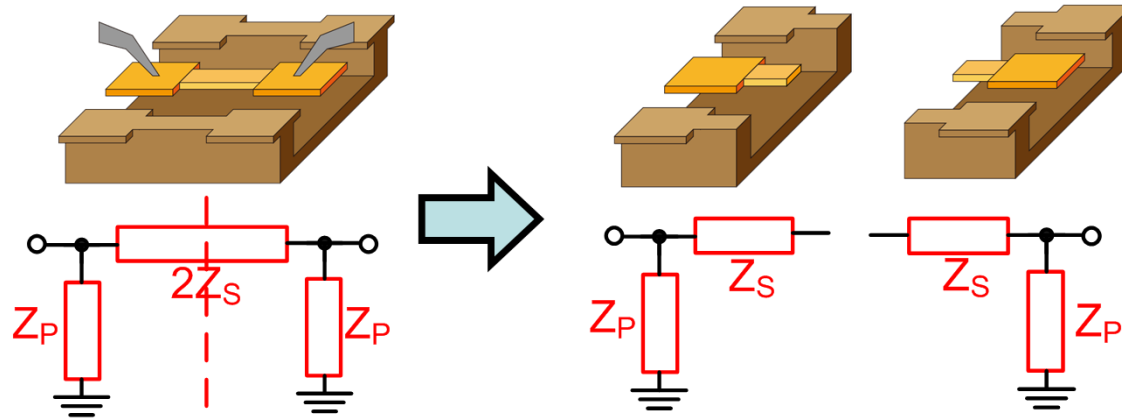


Gain Flatness	0dB	2dB	3dB
BER	~0	1.3e-5	3e-3
Constellation			

スルーオンリー法

パッドと付きだし部分を測定

プローブ間干渉により不正確



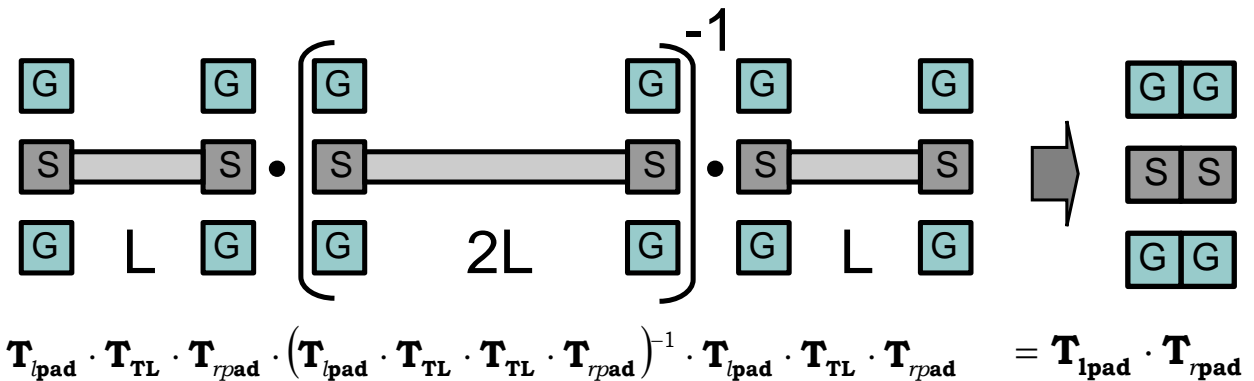
Thru (short line) structure

Pad model

L-2L 法

L (200um)と2L (400um)の伝送線路で測定

パッドのみの等価回路を
導出

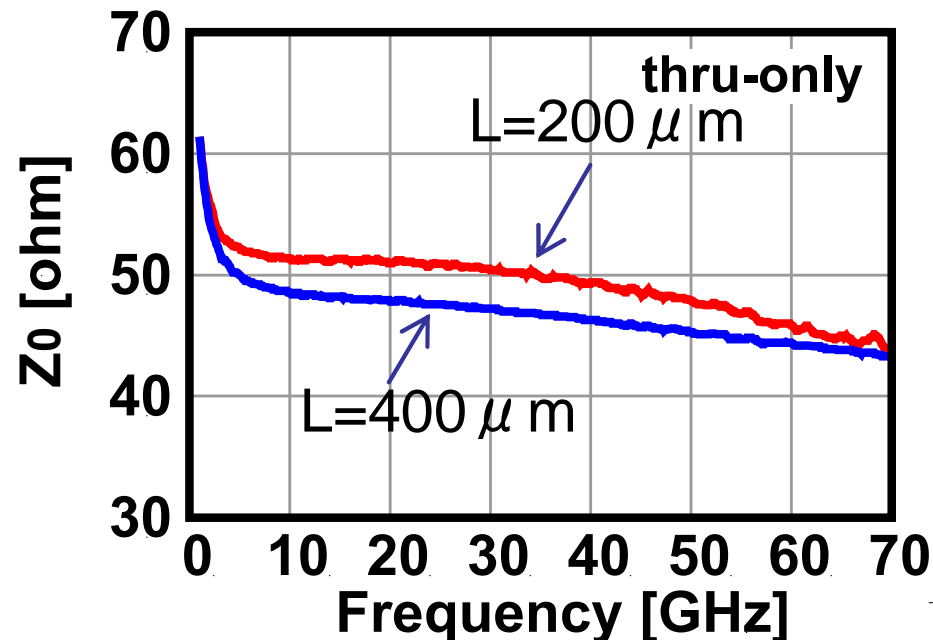


A. M. Mangan, et al., IEEE Trans. on Electron Devices, vol. 53, no. 2, pp.235-241, Feb. 2006

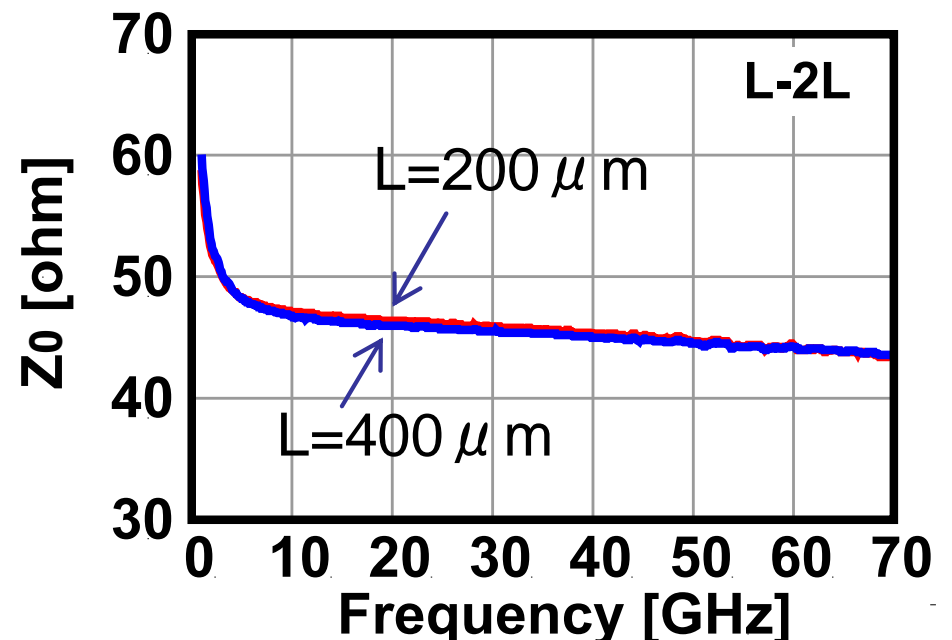
N. Takayama, et al., IEEE Asia-Pacific Microwave Conference (APMC), Singapore, Dec. 2009.

伝送線路の特性インピーダンスを2つの方法で評価
スルーオンリー法では本来線路長に依らない特性インピーダンスが
線路長により異なっている。L-2L法では一致している。→ L-2L法が精度が高い

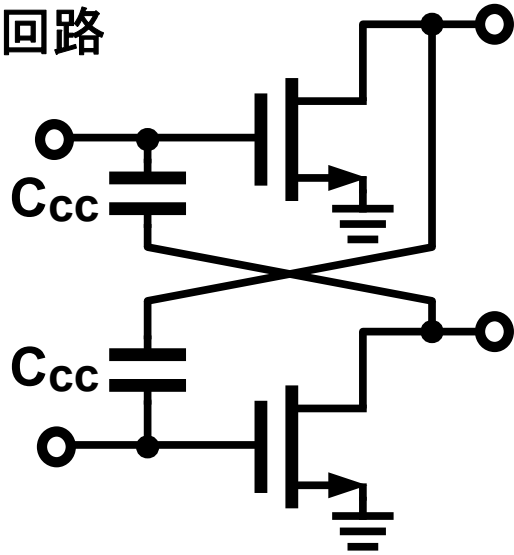
スルーオンリー法



L-2L 法



差動回路

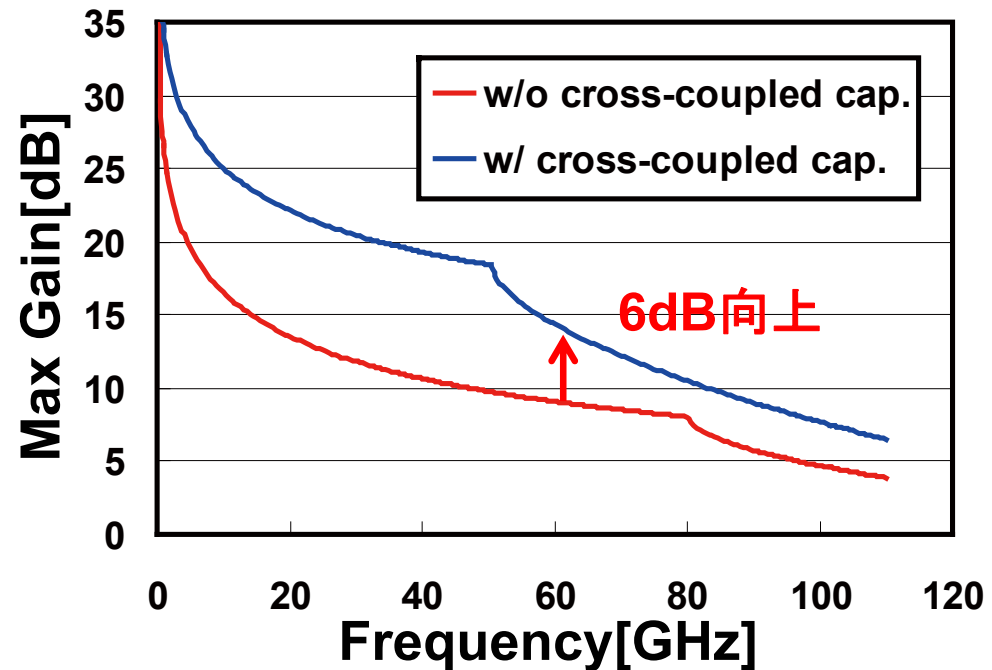
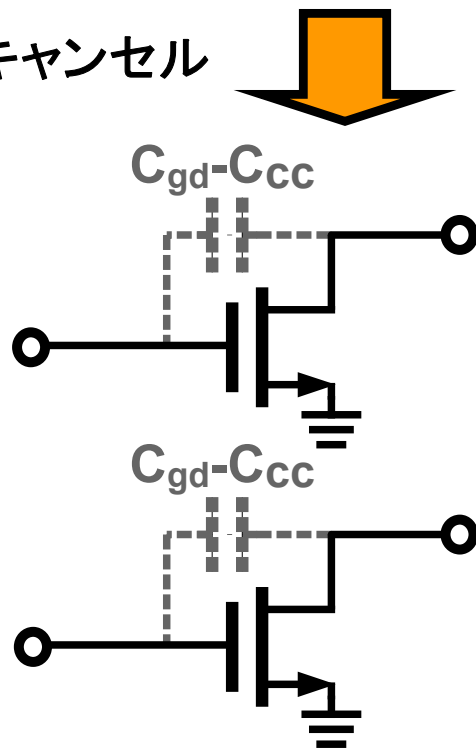


差動回路ではクロスカップル容量により帰還容量を低減できる
これにより60GHzで6dBもの利得アップができる

$$f_{\max} = \frac{f_T}{2\sqrt{R_g g_m C_{gd} / (C_{gs} + C_{gd}) + (R_g + r_{ch} + R_s) g_{ds}}}$$

この項が低減する

容量キャンセル



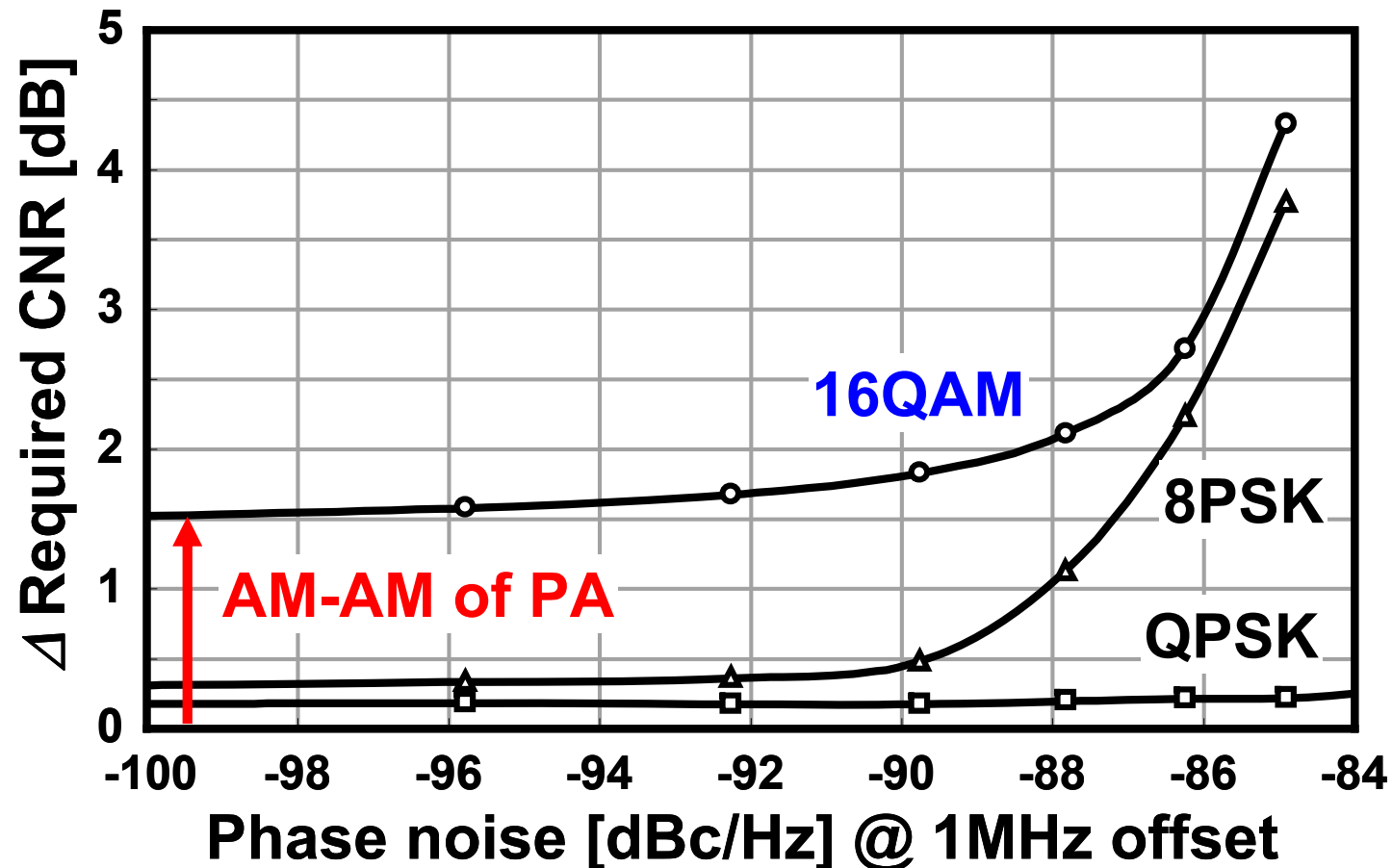
Y. Natsukari, et al., VLSI, June 2009.

W. L. Chan, et al., ISSCC., Feb. 2009.

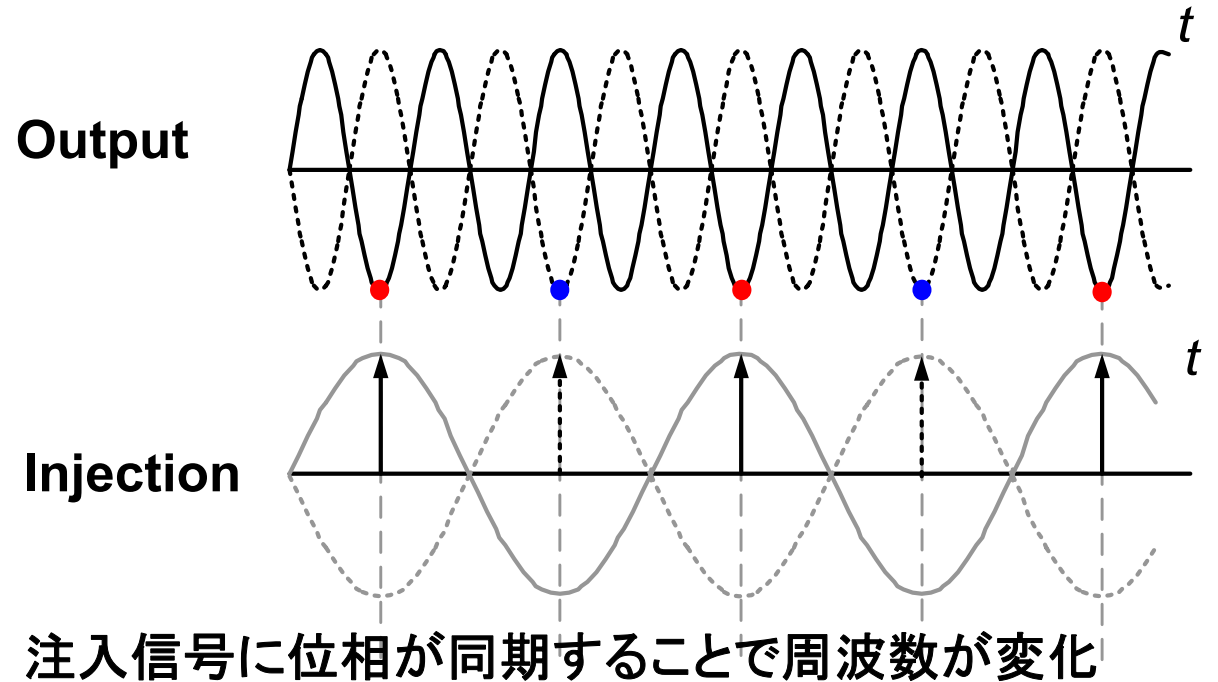
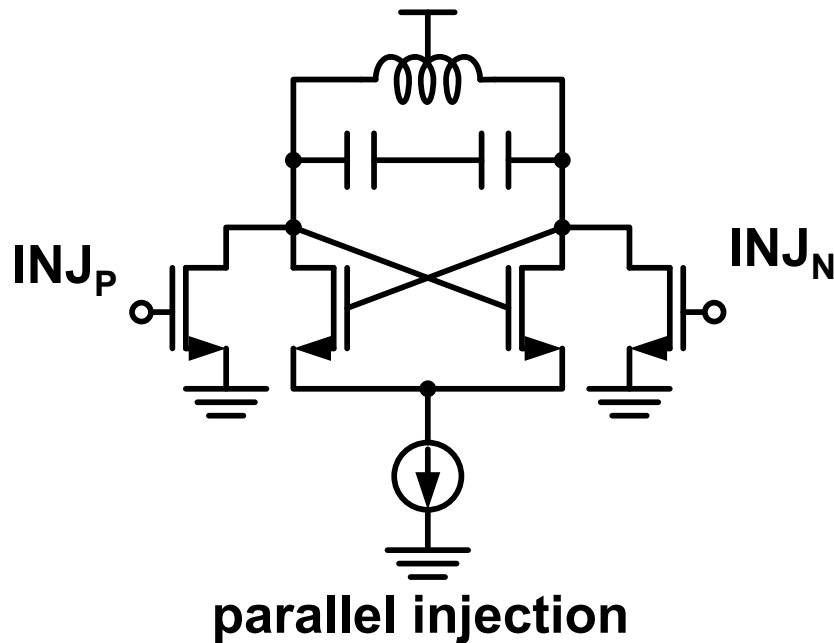
16QAMを実現するには $-90\text{dBc/Hz}@1\text{MHz}$ 以下の位相ノイズが必要

それまでの60GHz帯直交発振器は $-76\text{dBc/Hz}@1\text{MHz}$ 程度

K. Scheir, et al., ISSCC, pp. 494-495, Feb. 2009.



注入同期により高い周波数の発振器の位相を、より低い発振器で制御することができる。

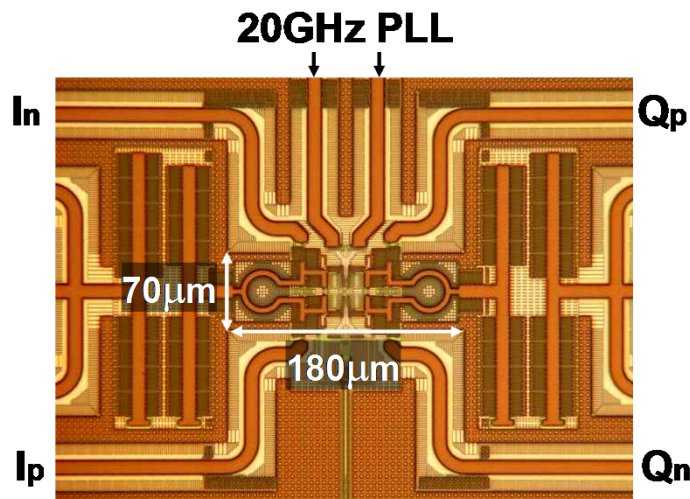
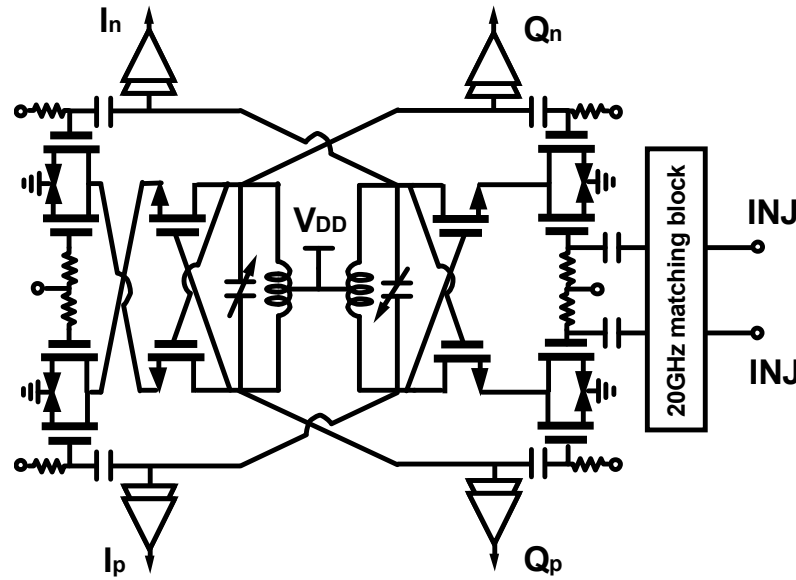


- 位相雑音(ジッタ)は注入信号に依存
- 周期が短くなる分、相対的にジッタが大きく見える

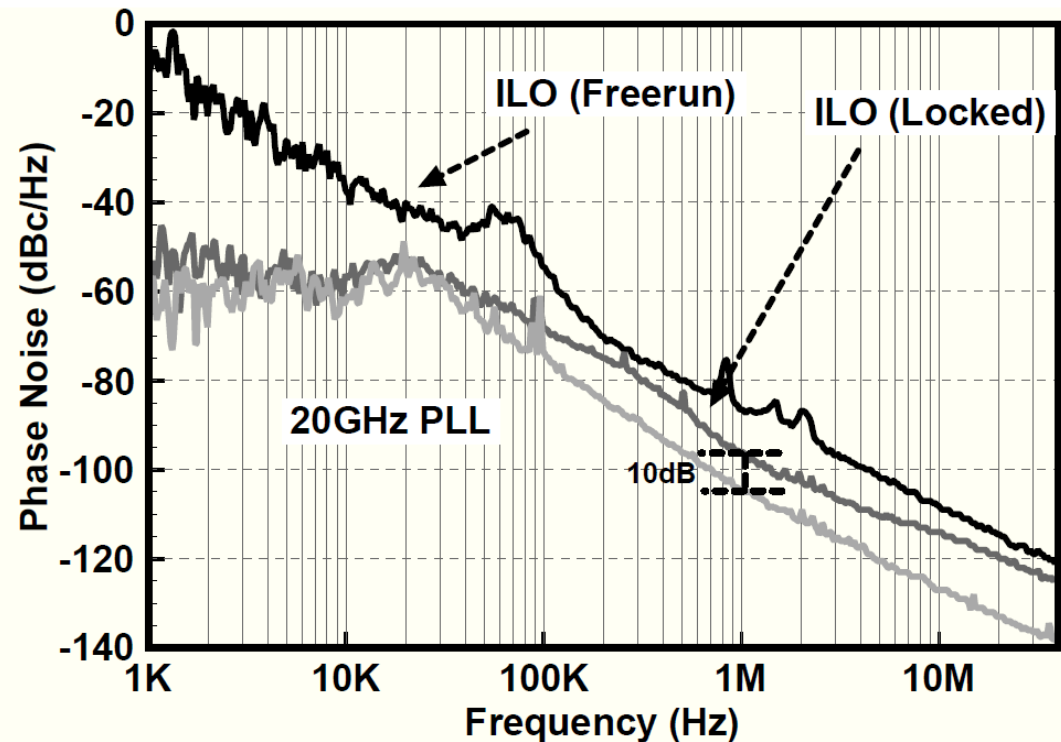
逓倍器の位相雑音 $PN_{ILO} = PN_{INJ} + 20 \log(N)$ N :逓倍数

ロックレンジ $\Delta\omega_L = \frac{\omega_o}{Q} \cdot \frac{I_{inj}}{I_{OSC}} \cdot \frac{1}{\sqrt{1 - \frac{I_{inj}^2}{I_{OSC}^2}}}$ $N=3$ のとき 9.5dB

60GHzの直交VCOに20GHzのPLLでインジェクションロックをかけることで
-96dBc/Hz@1MHzの良好な低位相ノイズを実現。
ダイレクトコンバージョンや16QAMが可能となった。



それまでの60GHz 直交VCOの位相ノイズは
-76dBc/Hz@1MHz程度



A. Musa, K. Okada, A. Matsuzawa, in A-SSCC
Dig. Tech. Papers, pp. 101–102, Nov. 2010.

超高速・低電力ADC

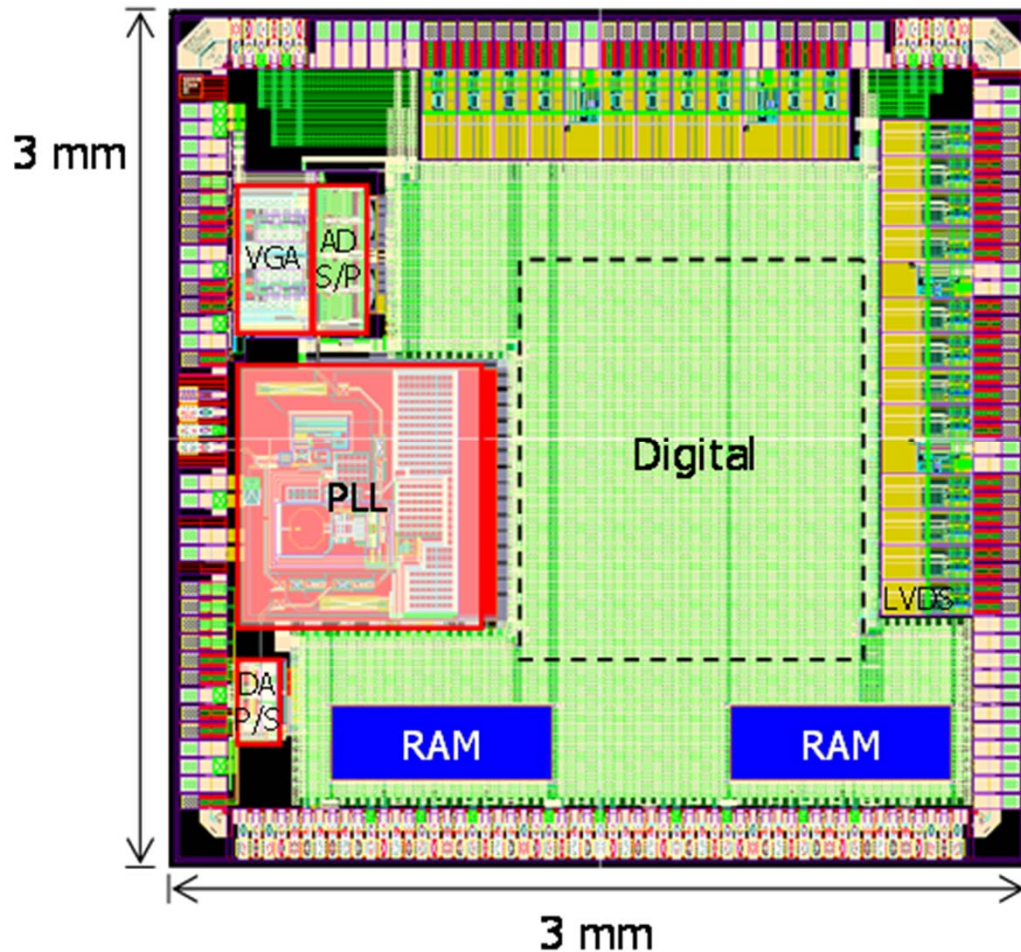
ミリ波ベースバンド用

60GHz帯用ベースバンド SoC

ベースバンドチップはADC, DAC, VGA,とPLLが集積されおり、40nmCMOSで試作した。(Sonyとの共同開発)

RX: 300mW, TX: 110mW

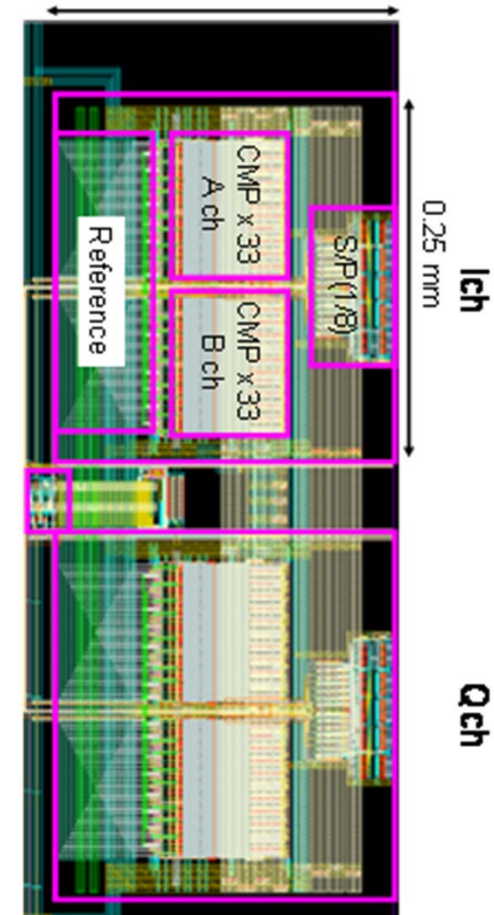
40nm CMOS technology



ADC 5b, 3GSps, 11mW/ch

当研究室が開発

0.22 mm



伝送回路のデータレートはADCの分解能 N と変換周波数 f_s の積に比例する

$$D_{rate} \approx N \cdot f_s$$

N : 分解能

f_s : 標本化周波数

ノイズがADCの量子化ノイズで決まると仮定した場合

シャノンの定理

$$C = BW \log_2 \left(1 + \frac{P_S}{P_N} \right)$$

ADCのBW と SNR

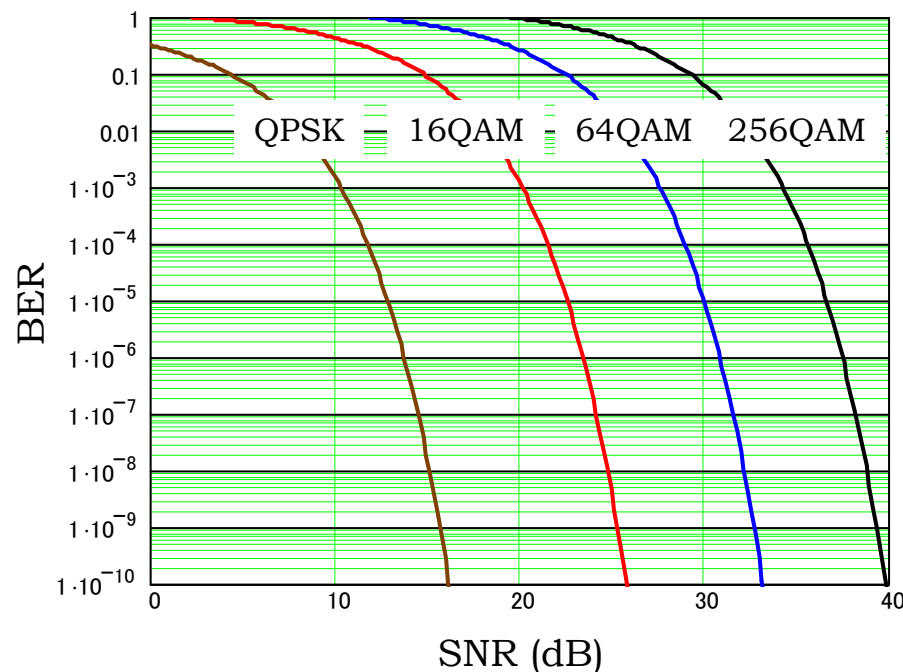
$$BW < \frac{f_s}{2} \quad \left. \frac{P_S}{P_N} \right|_{ADC} = 1.5 \cdot 2^{2N}$$

したがって

$$C \approx N f_s$$

f_s : 標本化周波数
 N : 分解能

多値変調の実現には高いSNRが必要



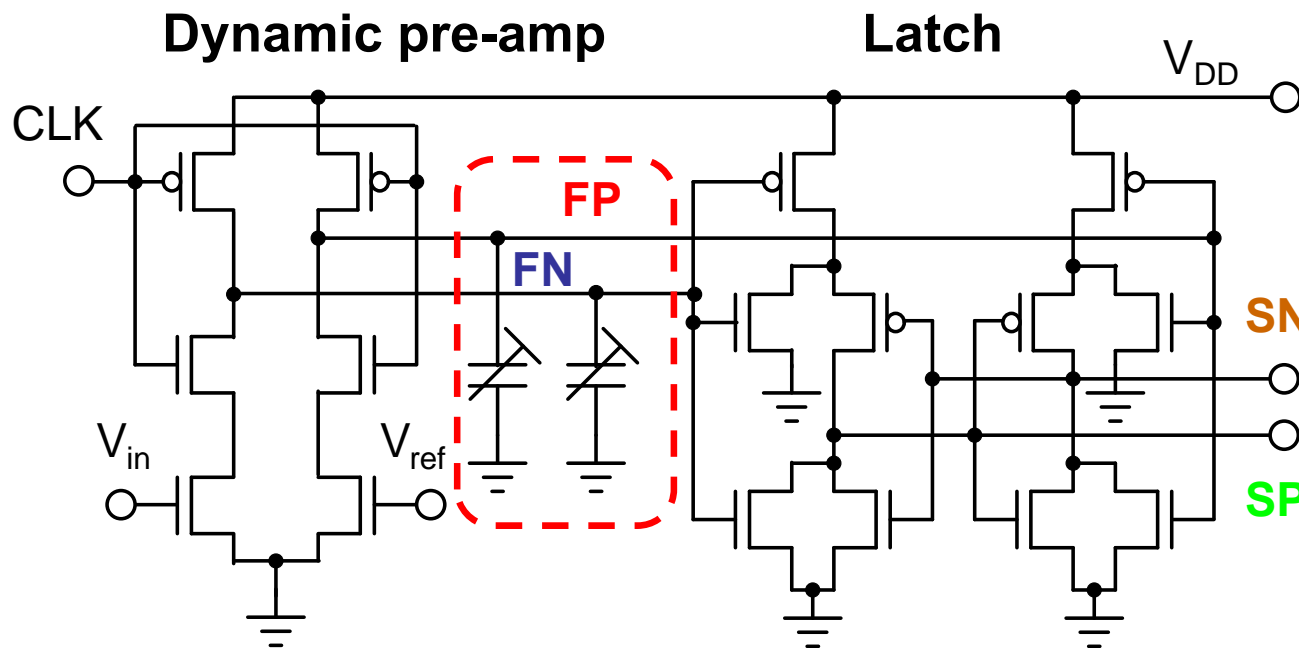
ダイナミック型比較器の開発

37

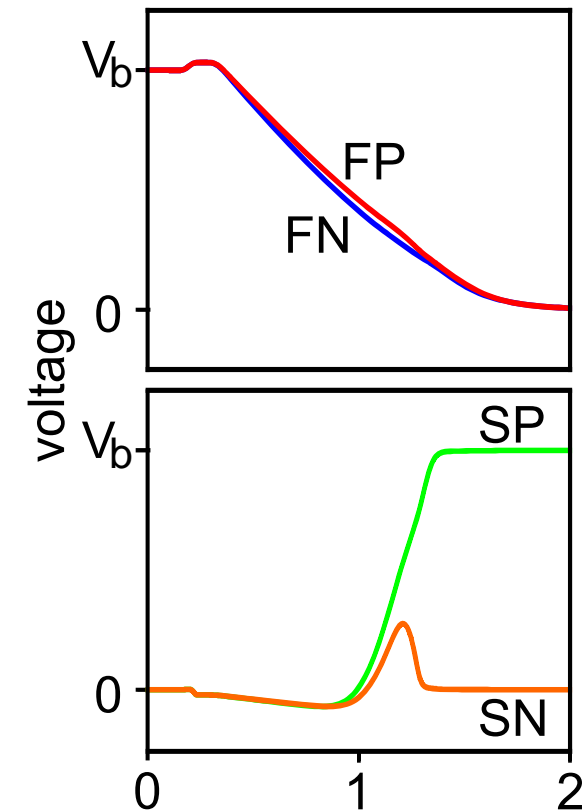
TOKYO TECH
Pursuing Excellence

ダイナミック型比較器は高速(4GHz程度の動作は容易)であるが貫通電流が流れず、低電力である。また容量アレーを用いたオフセットミスマッチ補償が容易。

動作波形

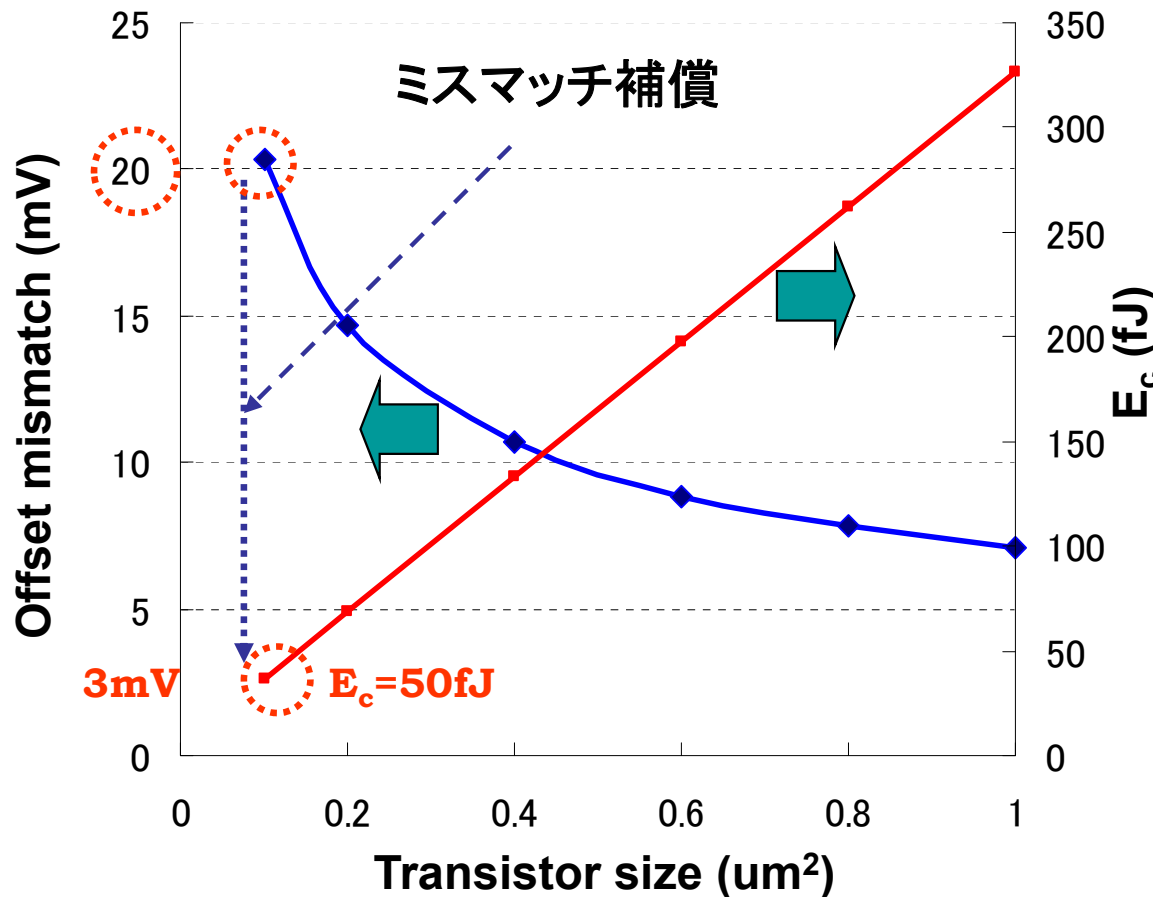


ミスマッチ補償回路



M. Miyahara, and A. Matsuzawa.,
A-SSCC, 9-2, pp 269-272, Japan, Fukuoka, Nov. 2008.

トランジスタサイズを減少させて消費エネルギーを下げ, ミスマッチ電圧の増大はデジタルミスマッチ補償技術により抑制して高精度化する



設計例

6bit ADC: $V_{\text{off}} < 3\text{mV}$
 $E_c < 50\text{fJ} \rightarrow 0.1\text{um}^2 \rightarrow V_{\text{off}} = 20\text{mV}$
 Needs mismatch compensation
 $20\text{mV} \rightarrow 3\text{mV}$

$$V_{\text{offset}}(\sigma) \propto \frac{1}{\sqrt{LW}}$$

$$E_c \propto C_c \propto LW$$

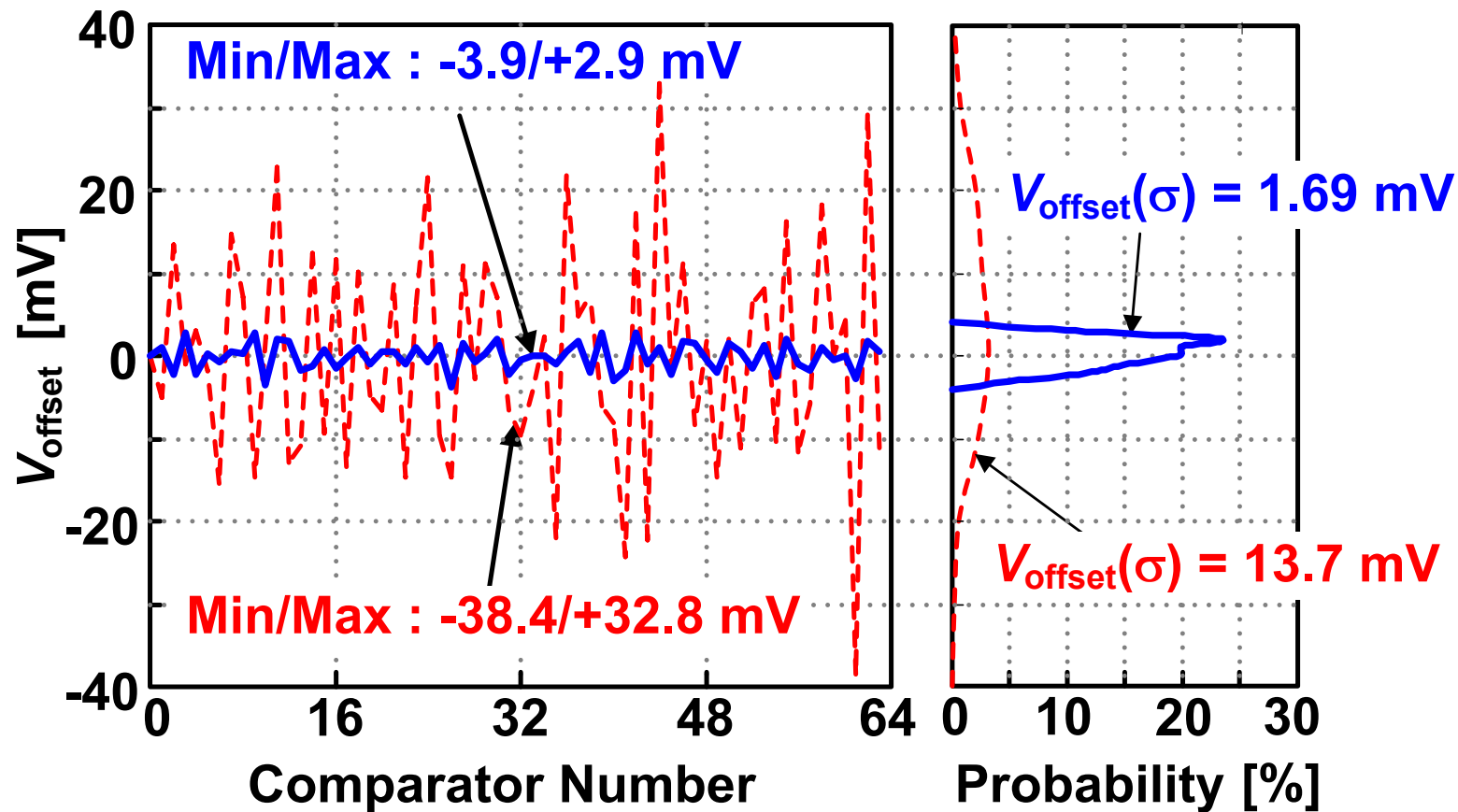
$$E_c \propto \frac{1}{V_{\text{offset}}^2(\sigma)}$$

13.7 mV のオフセット電圧を1.7mVに低減した

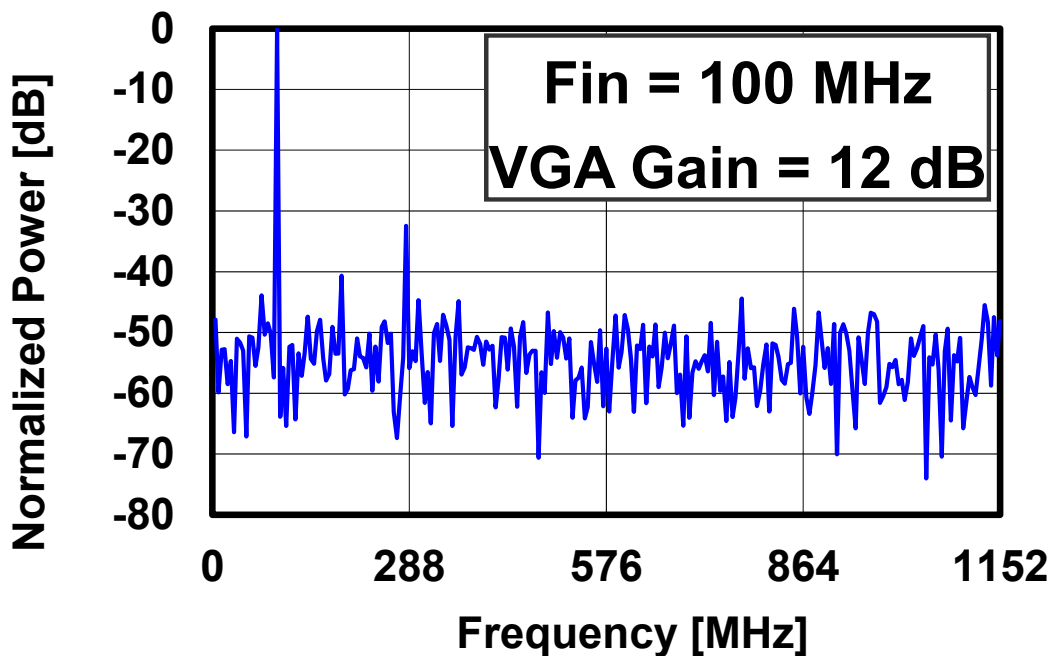
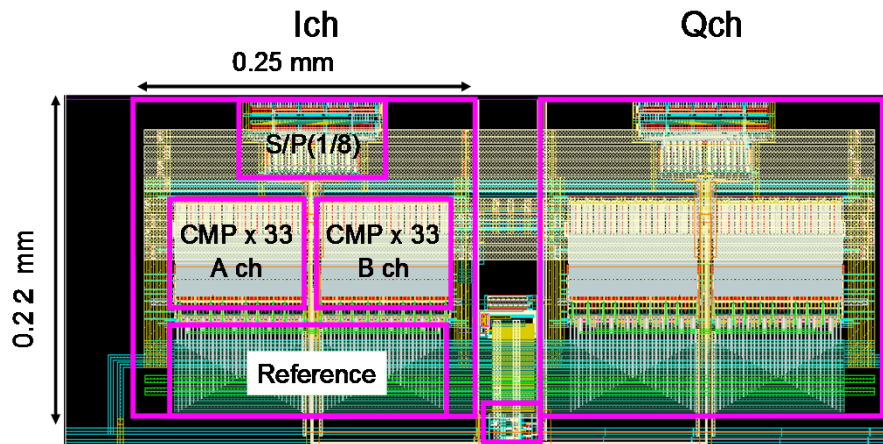
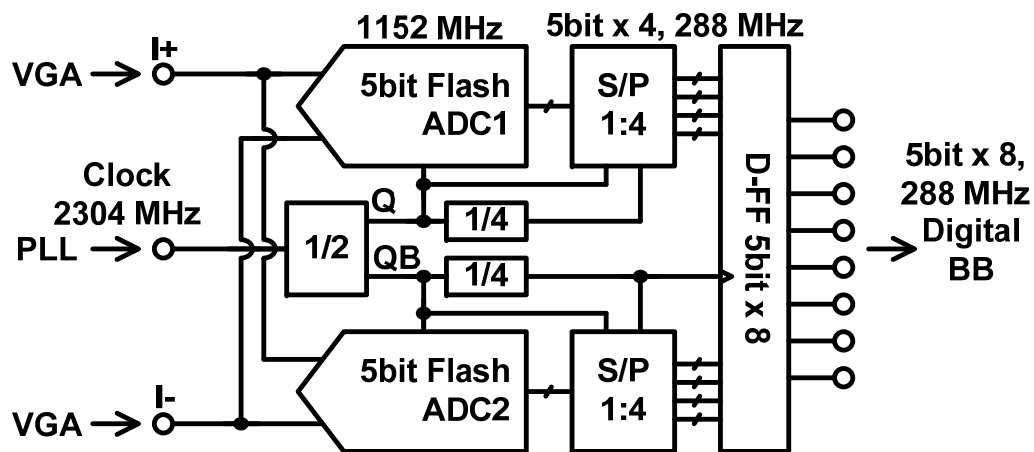
Measured result

— Calibration ON

- - - Calibration OFF



M. Miyahara and A. Matsuzawa, et al.,
RFIC 2012.



VGA Gain range	0-40 dB
ADC Resolution	5 bit
Sampling rate	2304 MS/s
Power Consumption	VGA : 9 mW ADC : 12 mW*
DNL, INL	< 0.8 LSB
SNDR	26.1 dB
FoM of ADC	316 fJ/conv.-s

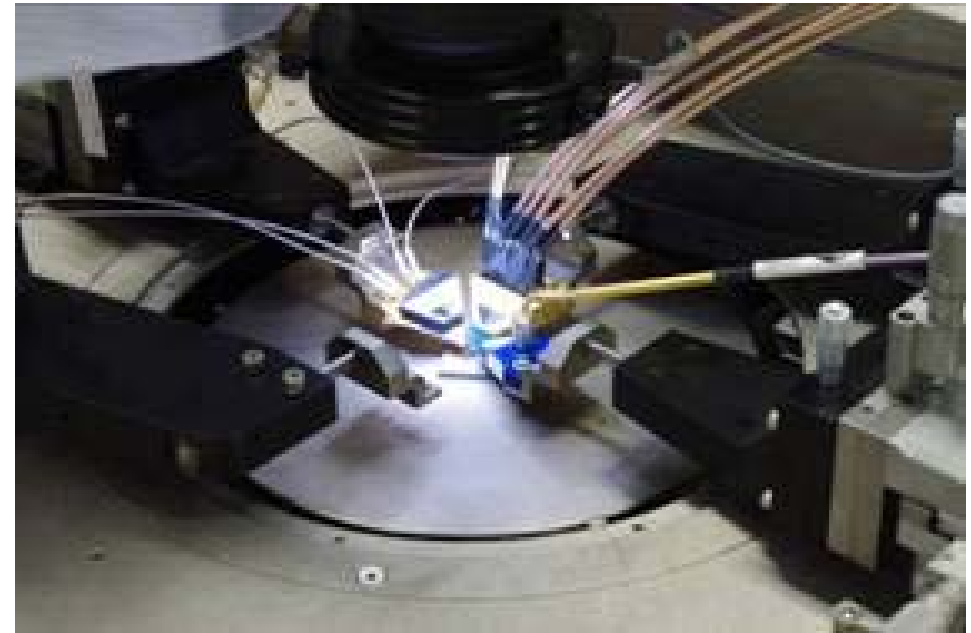
*single channel inc. S/P

60GHz トランシーバ用として世界最小レベルの消費電力とコア面積を達成

	Architecture	Cal.	fs [GS/s]	SNDR [dB]	Power [mW]	FoM [fJ/-c.s.]	Process [nm]	Area [mm ²]
[1]	Flash	-	3.5	31.2	98	946	90	0.149
[2]	SAR	Internal	2.5	34.0	50	489	45	1
[3]	Folding	Internal	2.7	33.6	50	474	90	0.36
[4]	Pipeline, Folding	External	2.2	31.1	2.6	40	40	0.03
[5]	Flash	Internal	2.88	27.8	36	600	65	0.25
This work	Flash	Internal	2.3	26.1	12	316	40	0.06

- [1] K. Deguchi, *et al.*, *VLSI Circuits* 2007 [2] E. Alpman, *et al.*, *ISSCC* 2009
 [3] Y. Nakajima, *et al.*, *VLSI Circuits* 2007 [4] B. Verbruggen, *et al.*, *ISSCC* 2010
 [5] T. Ito, *et al.*, *A-SSCC* 2010

110GHzまでの最新の高周波評価装置が揃っている



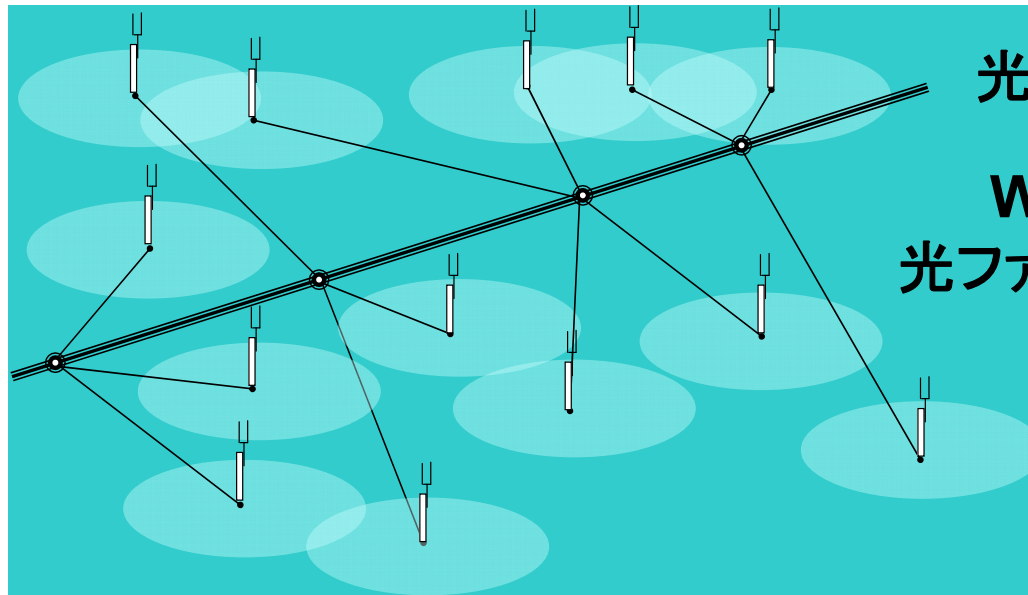
修士学生が中心の開発メンバー



2011年1月

38GHz アウトドアシステム

現在

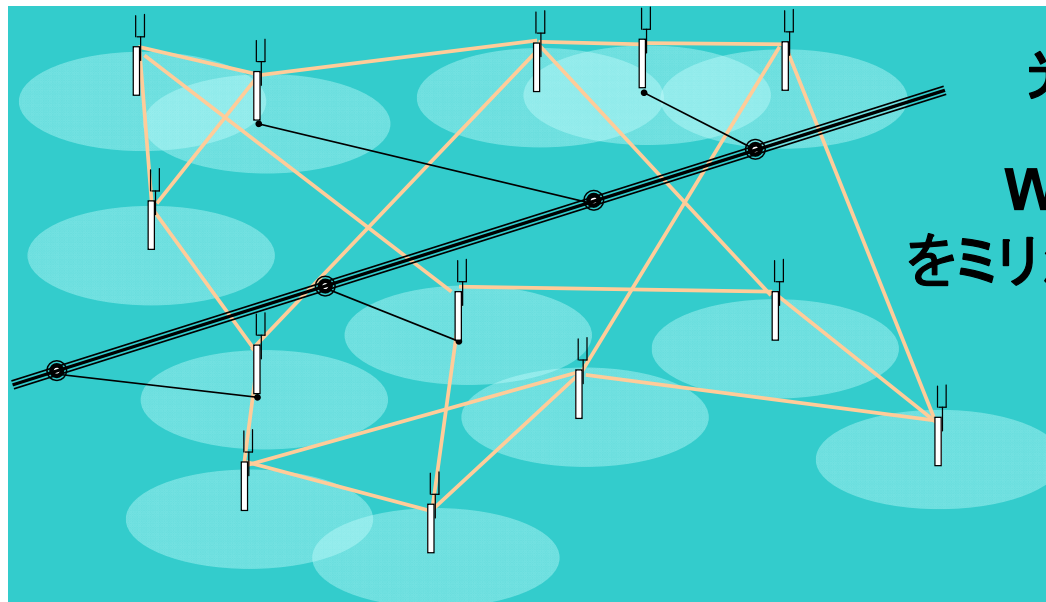


光ファイバー

WiFiや WiMAXの基地局は
光ファイバーに接続する必要がある

制約が大きい

将来



光ファイバー

WiFiや WiMAXの基地局間
をミリ波で接続するとより自由になる

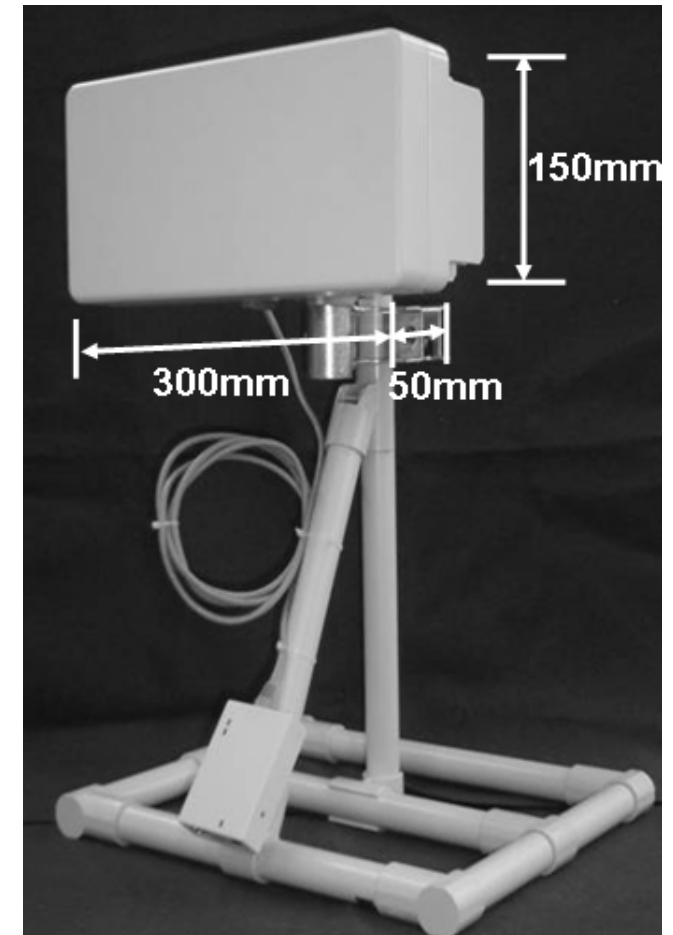
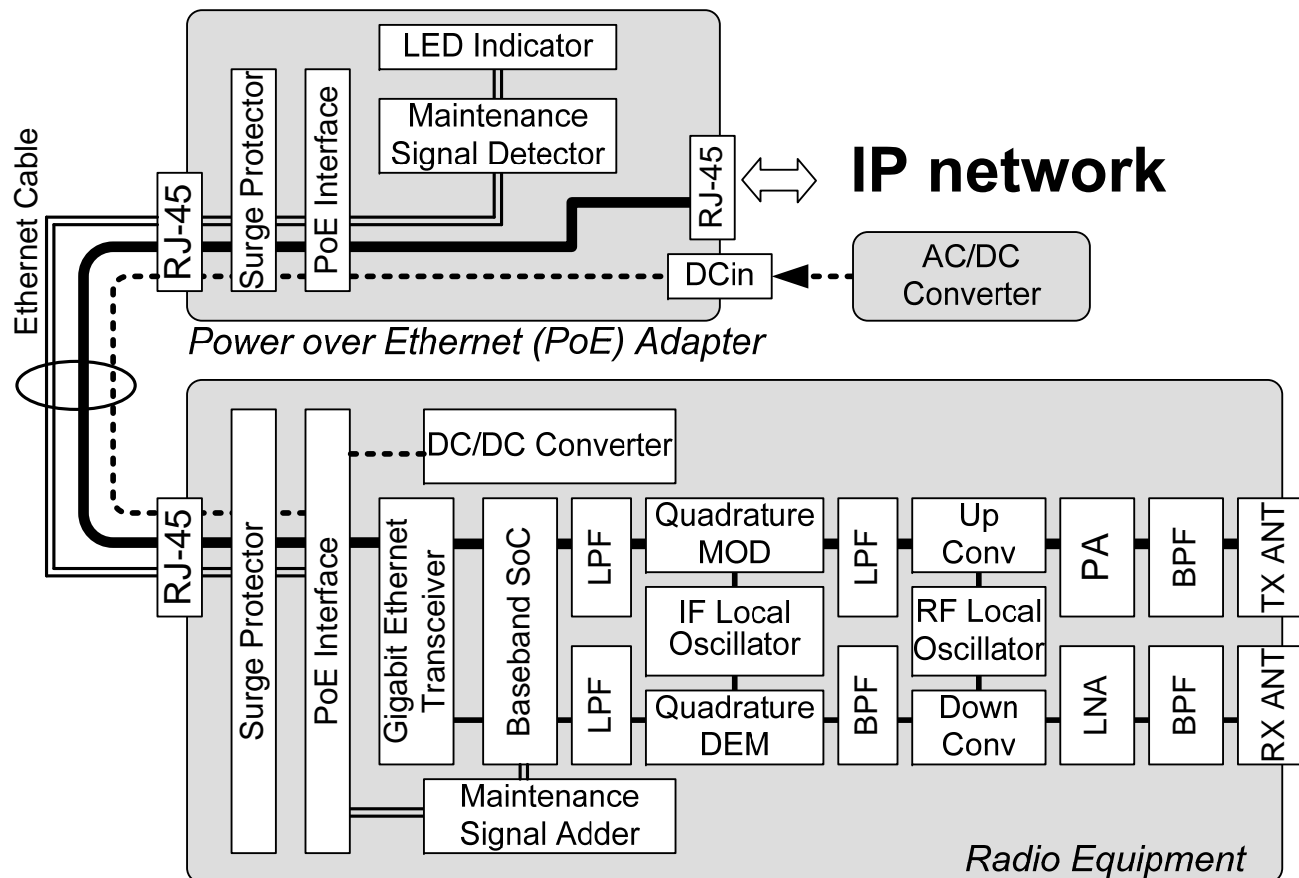
自由度が大きい

1Gbpsの伝送を達成

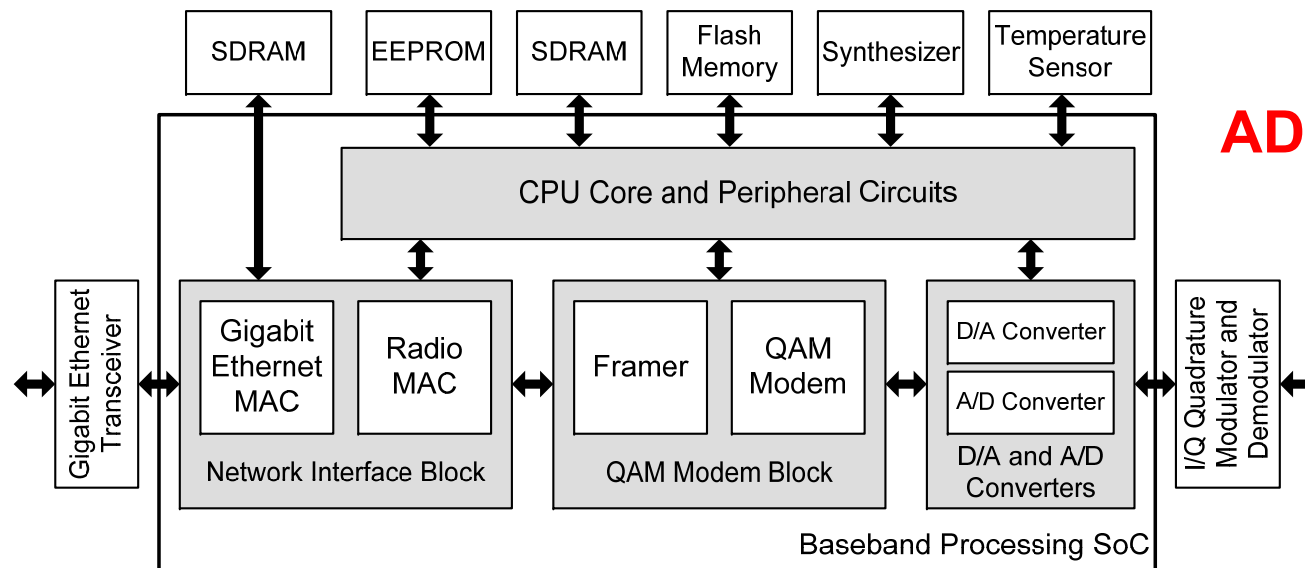
(それまでは80Mbps)



Gb Ethernetとコンパチにシステム 全回路はアンテナ裏面に実装し、極めてコンパクト

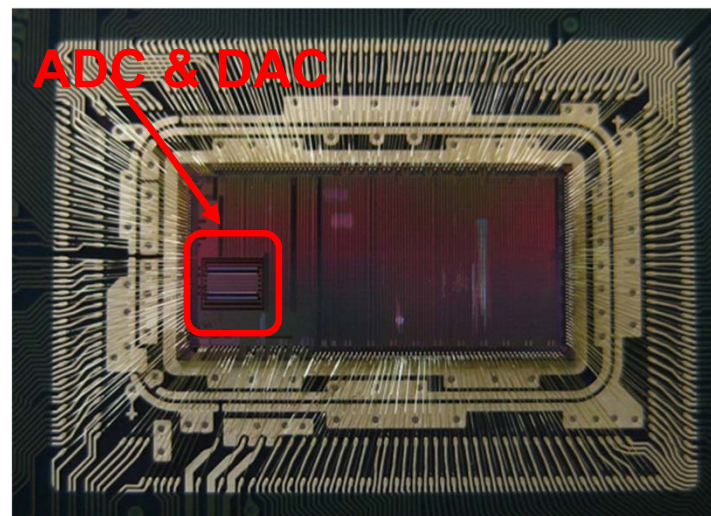
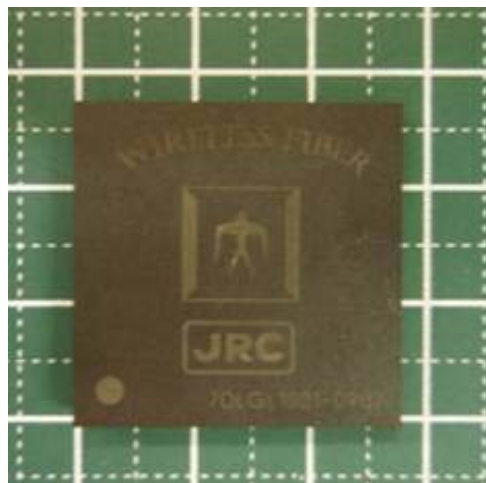


DSPとADC, DAC混載したSoCを開発
64QAMを用いることで260MHzの帯域で1Gbpsの超高速伝送を実現



ADC, DACは当研究室で開発

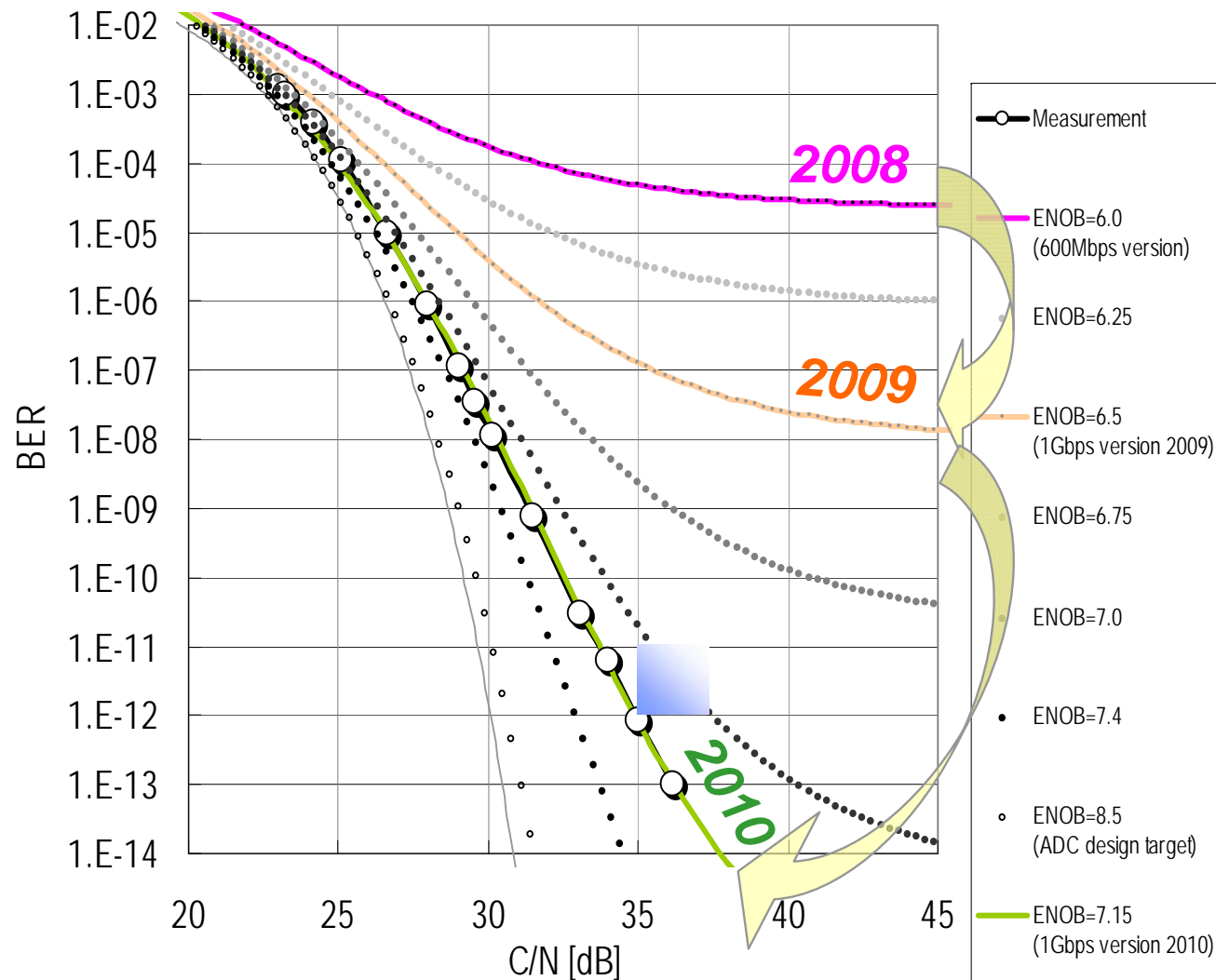
Base band SoC



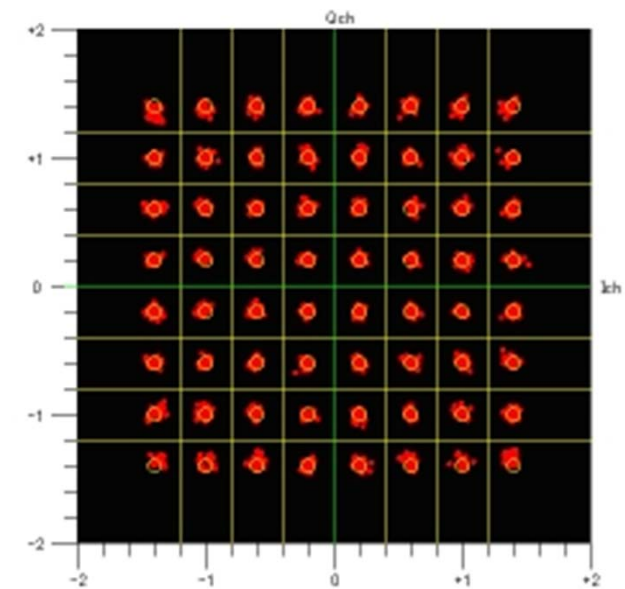
90nm CMOS
40M Transistors

ADCの性能向上 (8bit → 10bit)でBER特性を改善 640Mbpsを1Gbpsに向上

C/N vs 64QAM_BER on B-B pair



64QAM

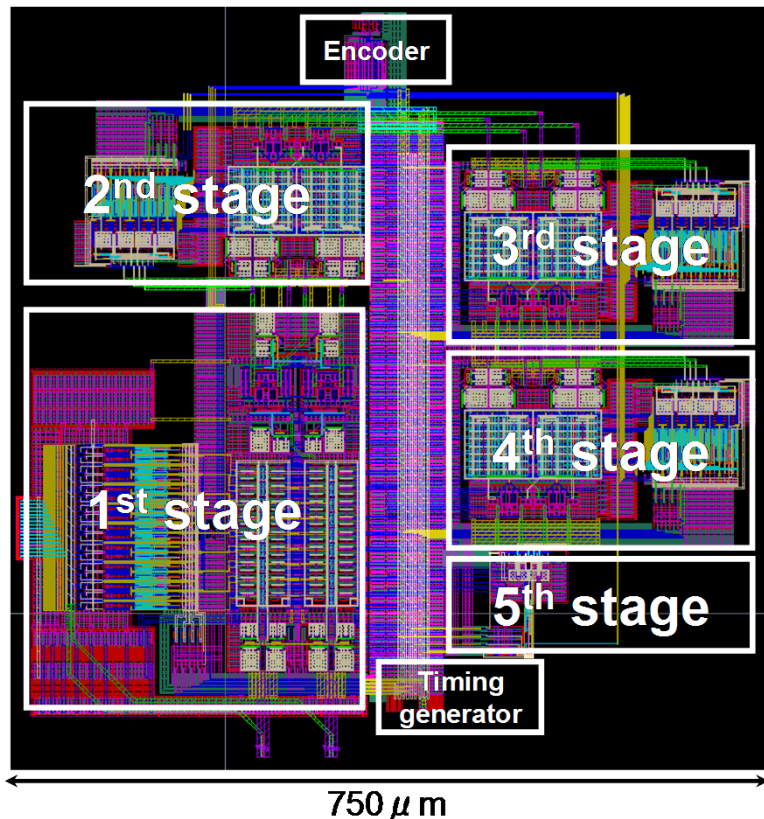
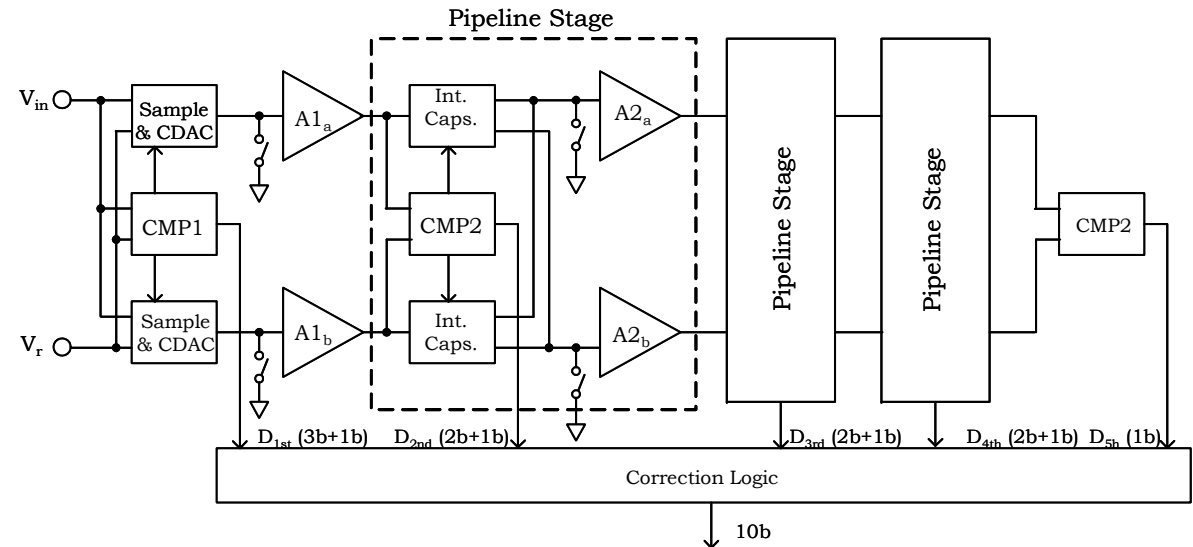


超高速多値伝送に最適の新変換方式の10bit ADCを開発

10b, 320MSps, 30mW ADC

- No interleaving
- No double sampling
- No OpAmp
- No calibration

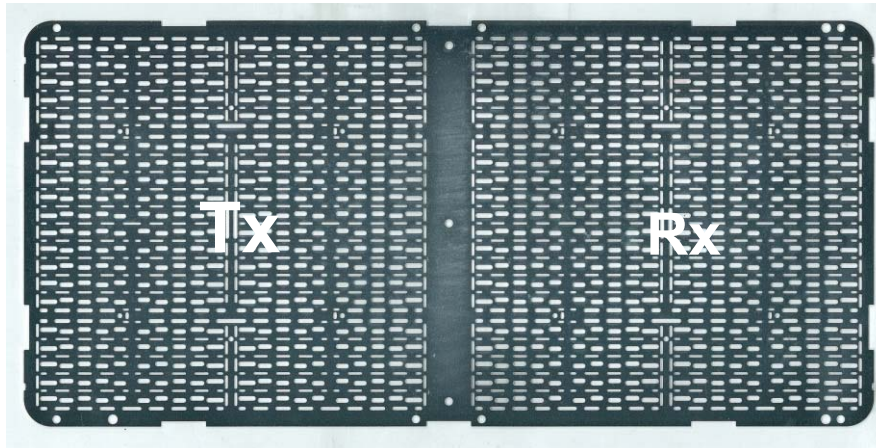
補間パイプライン型ADC



	This Work	[1]	[2]	[3]	[4]	[5]
Resolution (bit)	10	10	10	11	10	11
F_{sample} (MHz)	450	500	205	800	1350	1000
V_{DD} (V)	0.8/1.2	1.2	1.0	1.3/1.5	1.2/1.6	1.2/2.5
Power (mW)	40	55	61	350	175	250
ENOB (bit)	8.7	8.5	8.7	8.7	8.0	8.3
FoM (pJ/conv.step)	0.2	0.31	0.65	1.07	0.6	0.77
Technology (nm)	90	90	90	90	130	130
Active Area (mm ²)	0.49	0.5	1	1.4	1.6	3.5

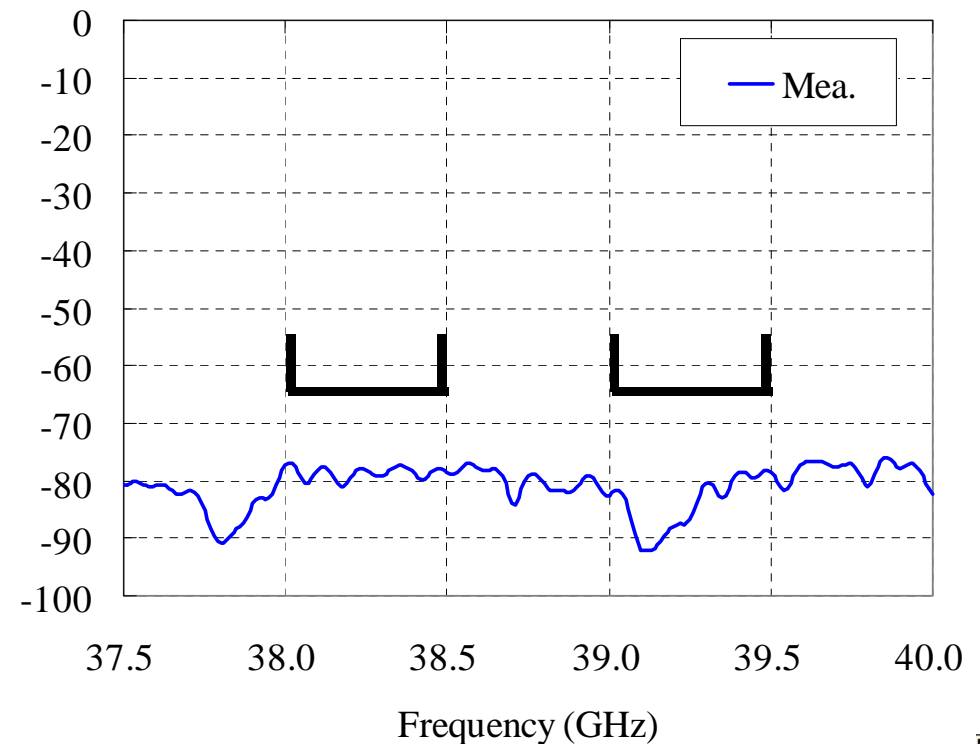
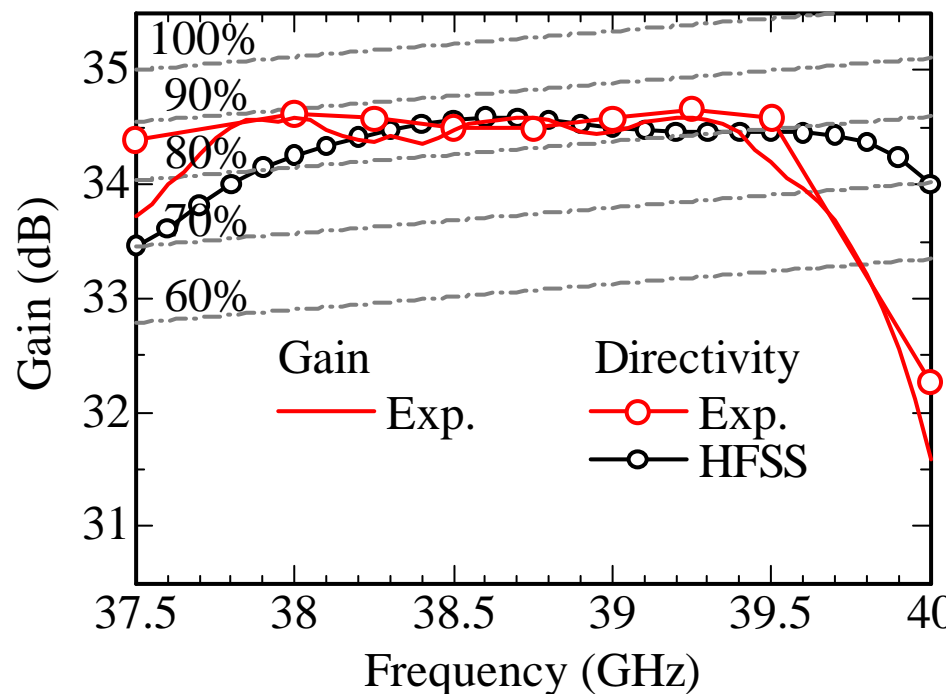
M. Miyahara, A. Matsuzawa, VLSI-CS, 2011.

高利得・高アイソレーション平面アンテナを開発



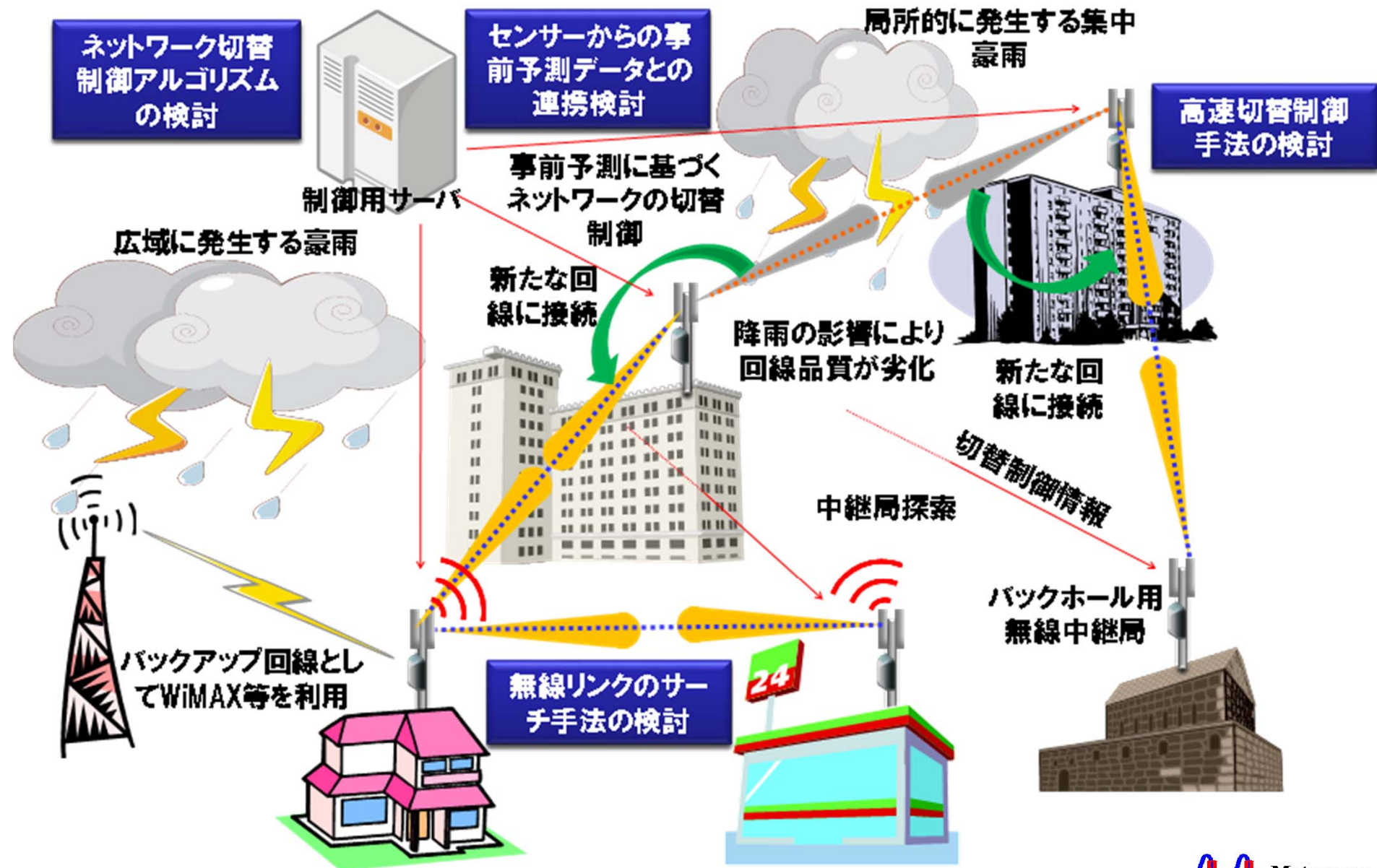
安藤・広川研究室とJRC

Gain: 34.58dBi@38.75GHz
Efficiency: 84.9%
Tx/Rx Isolation: 75 dB

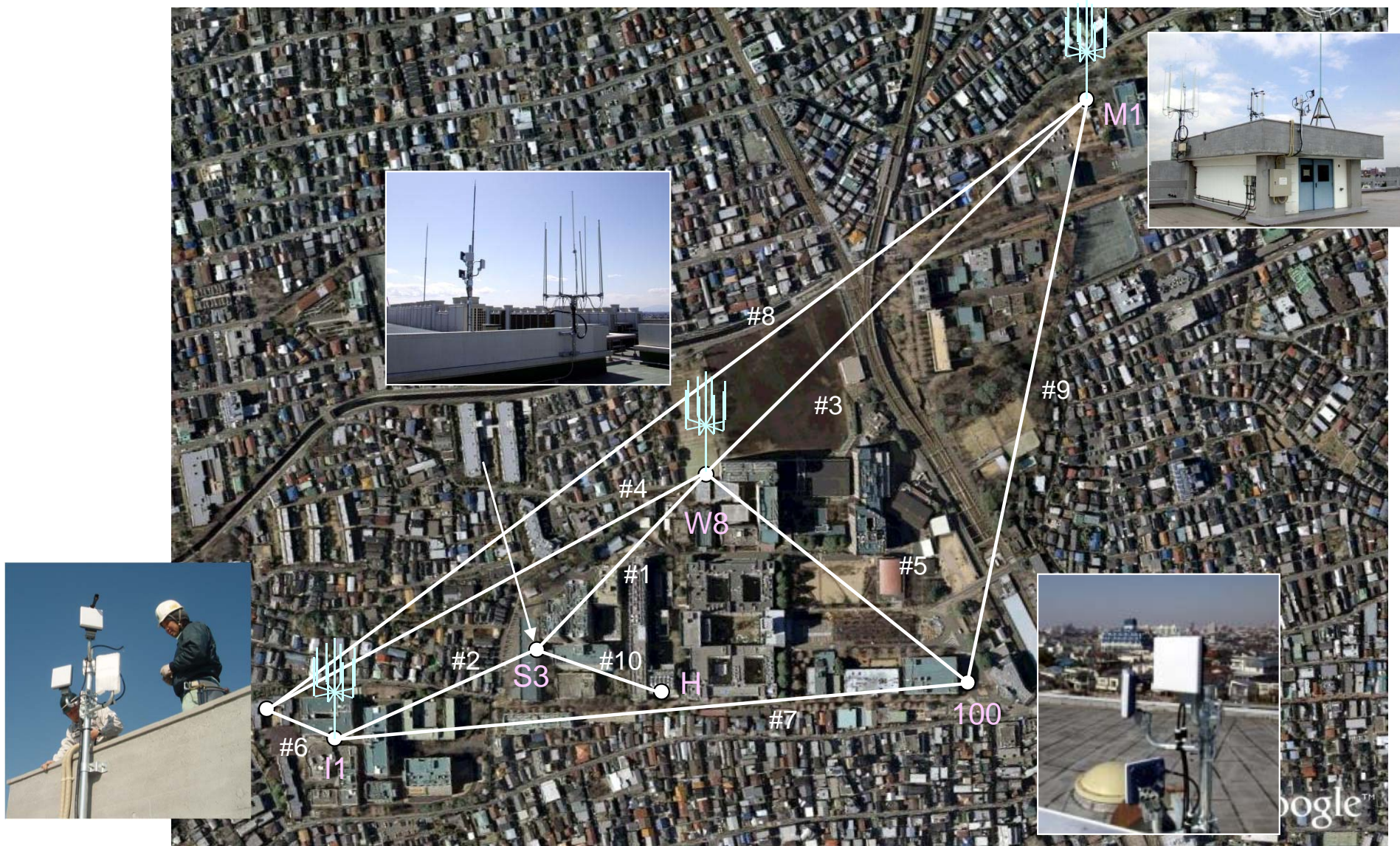


東工大ミリ波モデルネットワーク

ミリ波は降雨に弱いので、適応制御により破綻しないネットワークを構築する



東工大 大岡山キャンパスには10基の中距離ミリ波ステーションがあり
運用実験を行っている

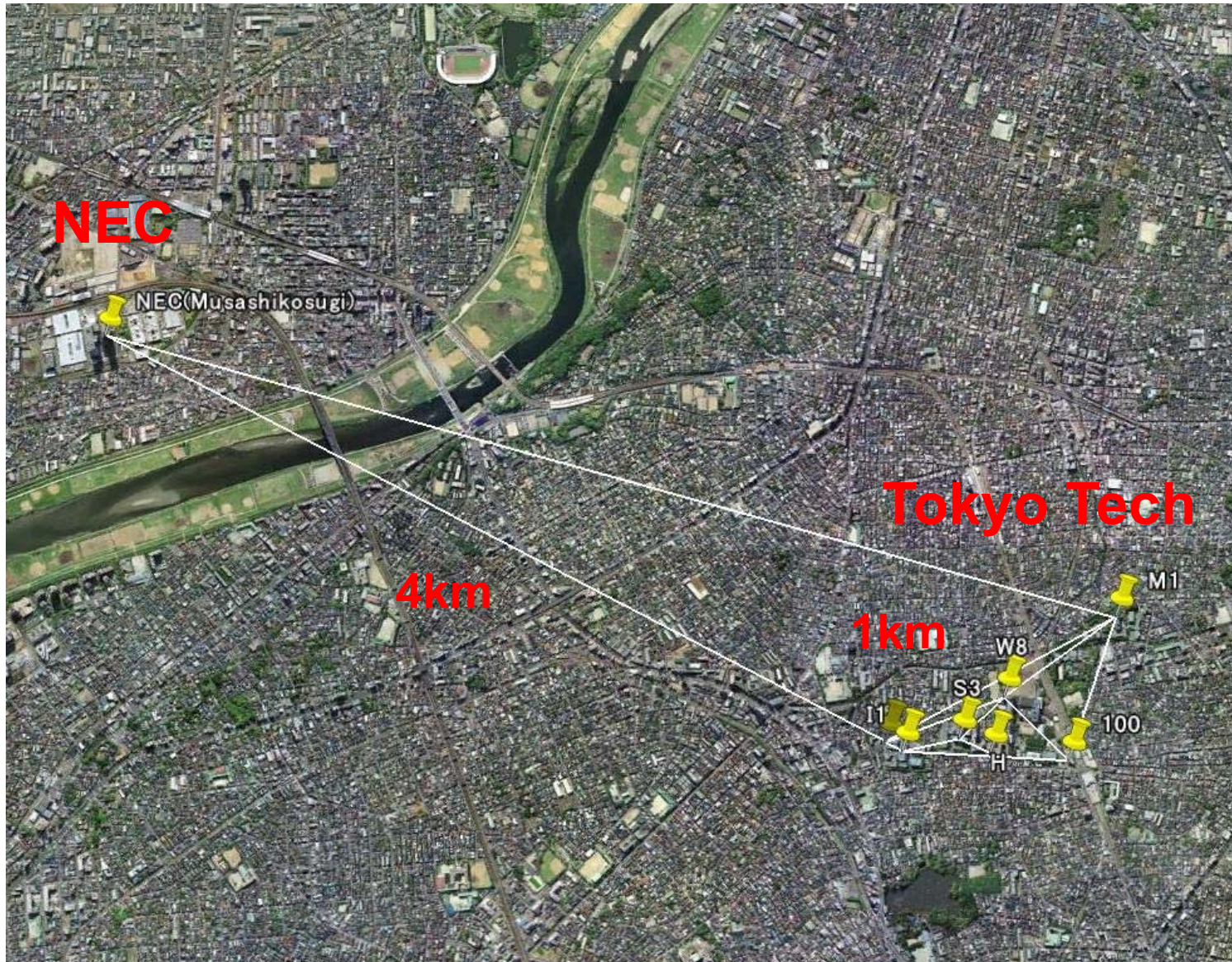


NEC武蔵小杉 (4km)までの延長

55

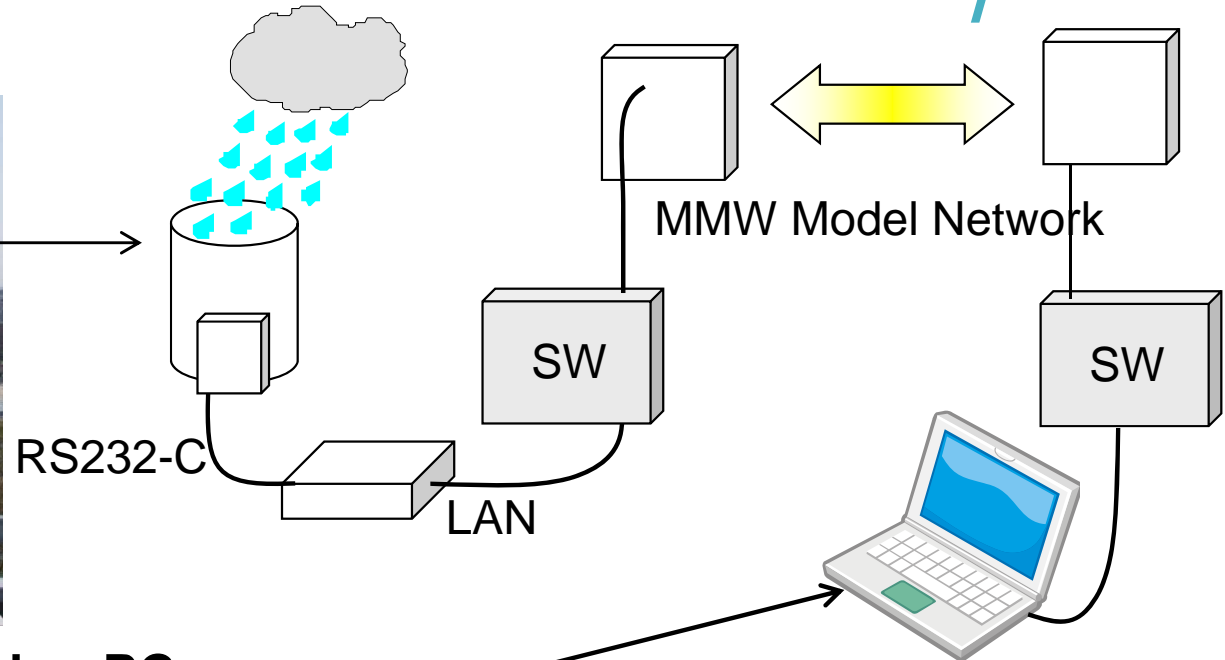
TOKYO TECH
Pursuing Excellence

4km ミリ波伝送への挑戦



雨量計なども設置し、天候と回線状態をモニター

Tipping-bucket rain gauge

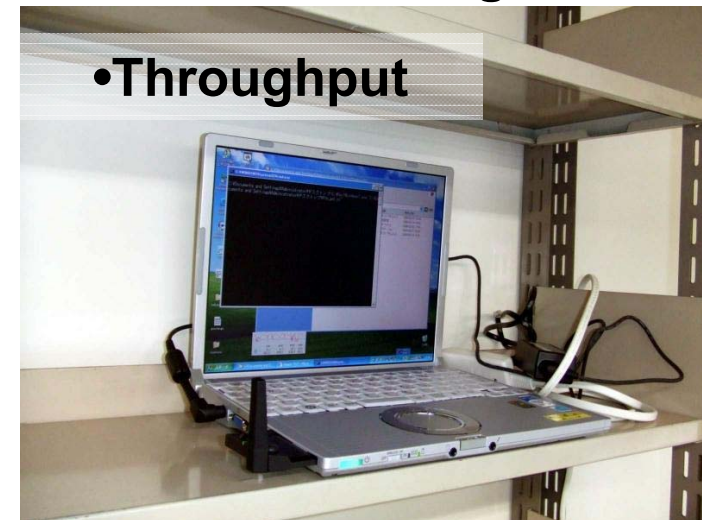


Monitoring PCs

PHS Monitoring PC

- Rain rate
- Rx level
- BER

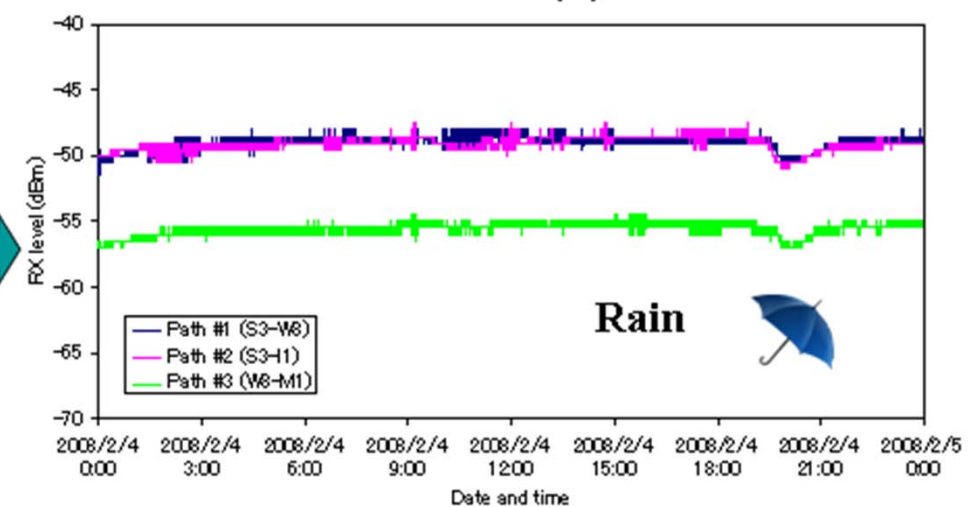
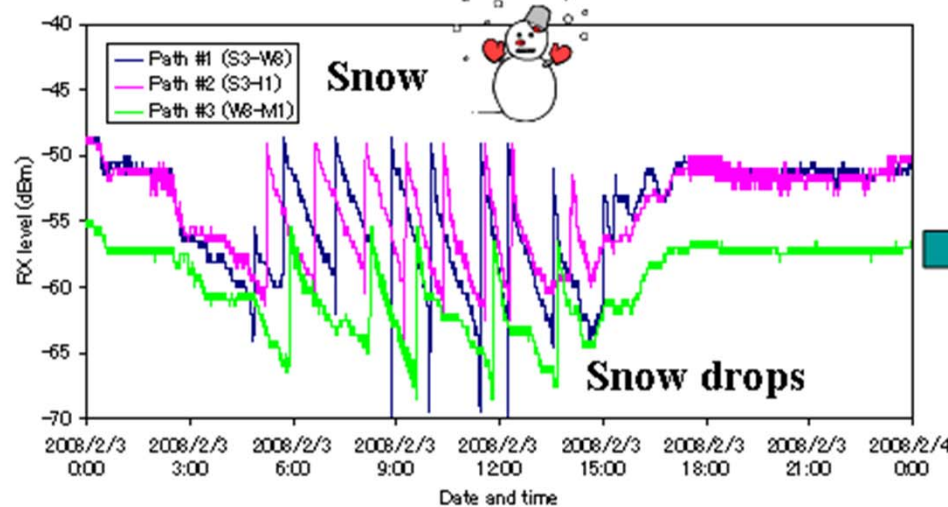
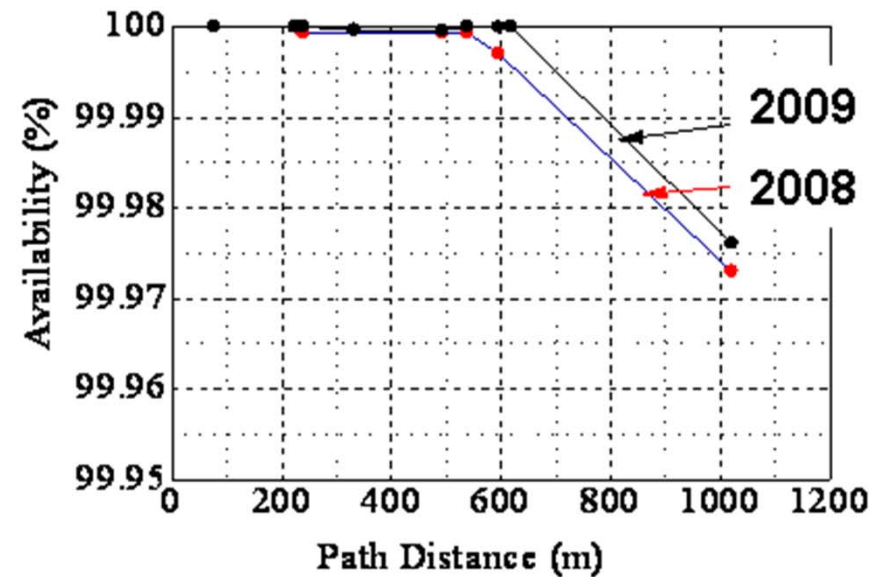
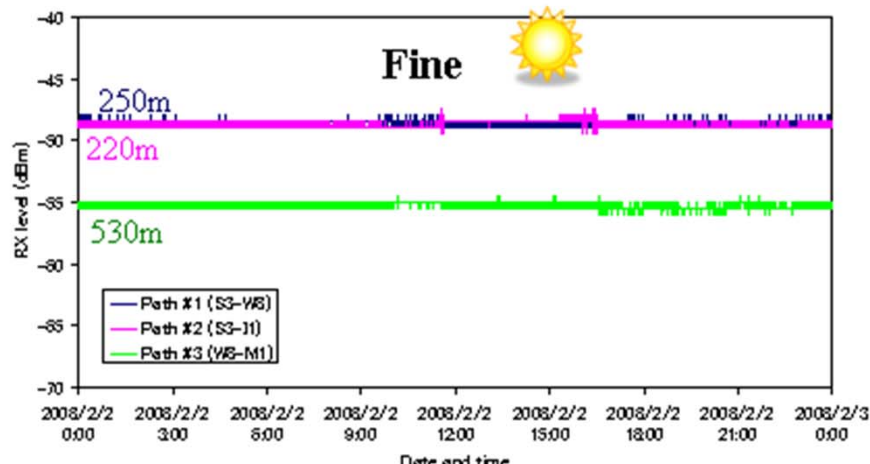
(every 5sec)



- Throughput

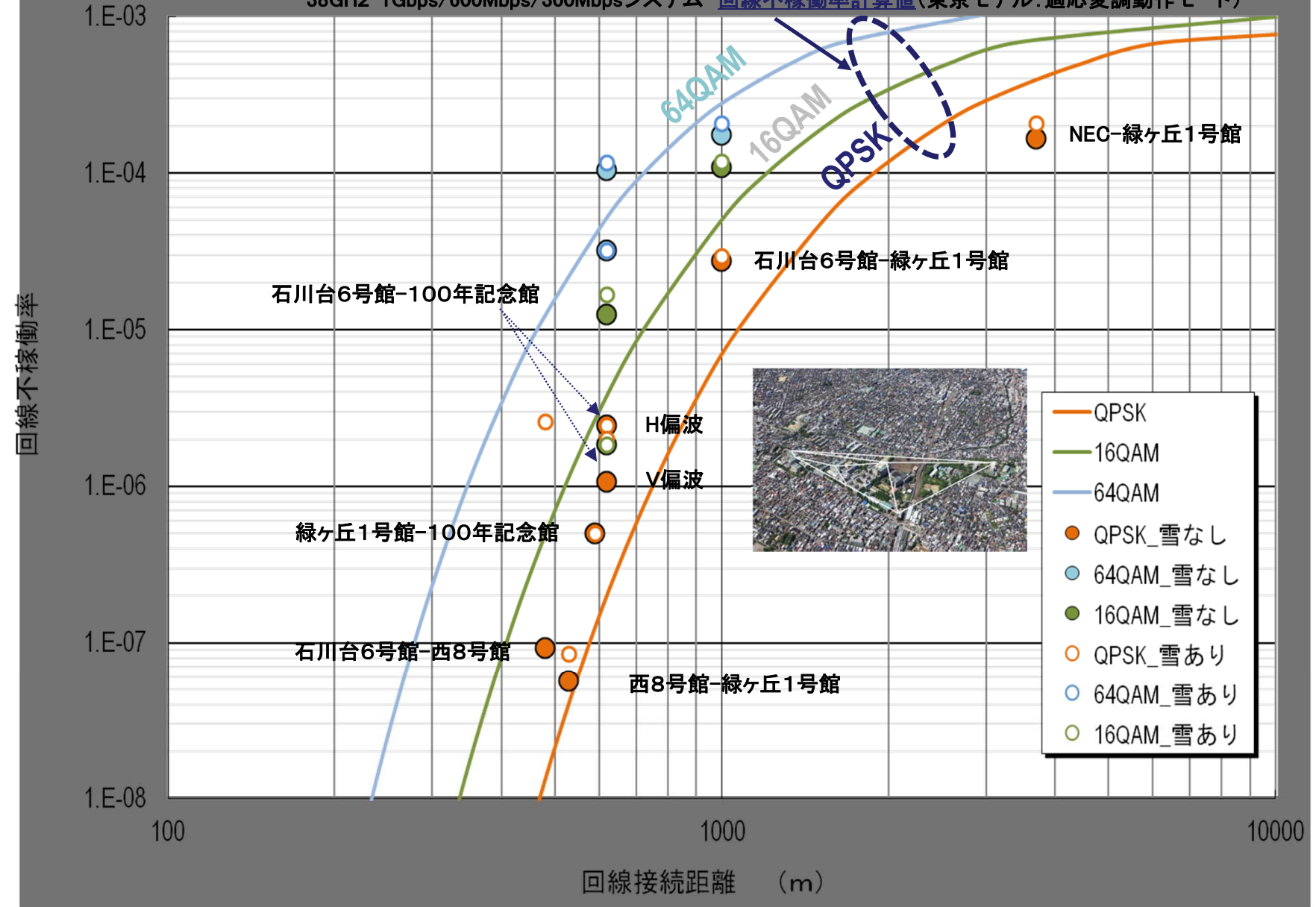
天気による信号強度利用率を調査

ミリ波ネットワークを実際に運用して天候の影響などを調査。
メッシュネットワークにすると、雨でも全ての経路が切断されることは無い。



38GHzシステム 降雨による不稼働率の集計 2010/10/29~2012/02/23

38GHz-1Gbps/600Mbps/300Mbpsシステム 回線不稼働率計算値(東京モデル:適応変調動作モード)



降雨の局所性の振る舞い例

ミリ波技術を集中豪雨対策に使用できないか、検討中



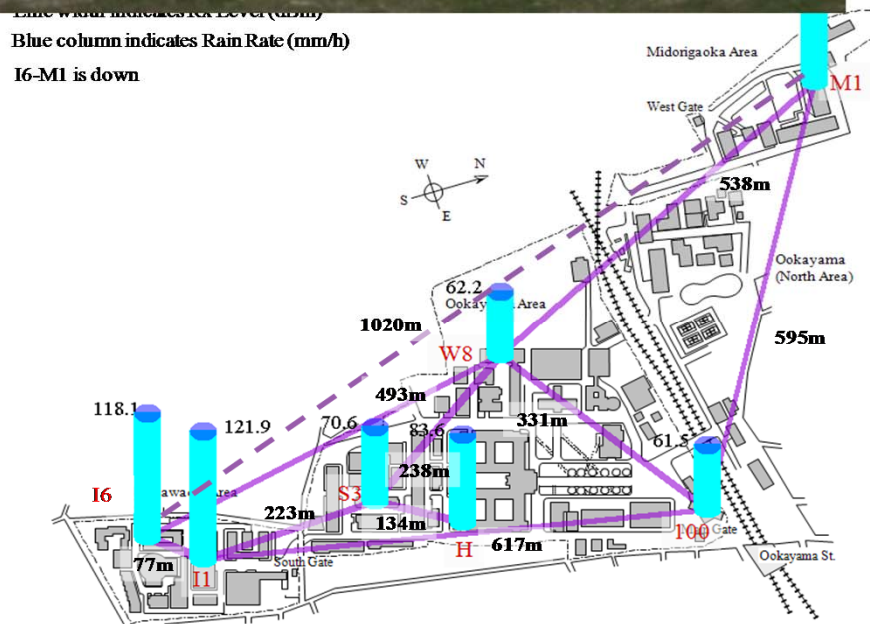
Guam (September 9, 2008)



Saitama, Japan (August 2006)

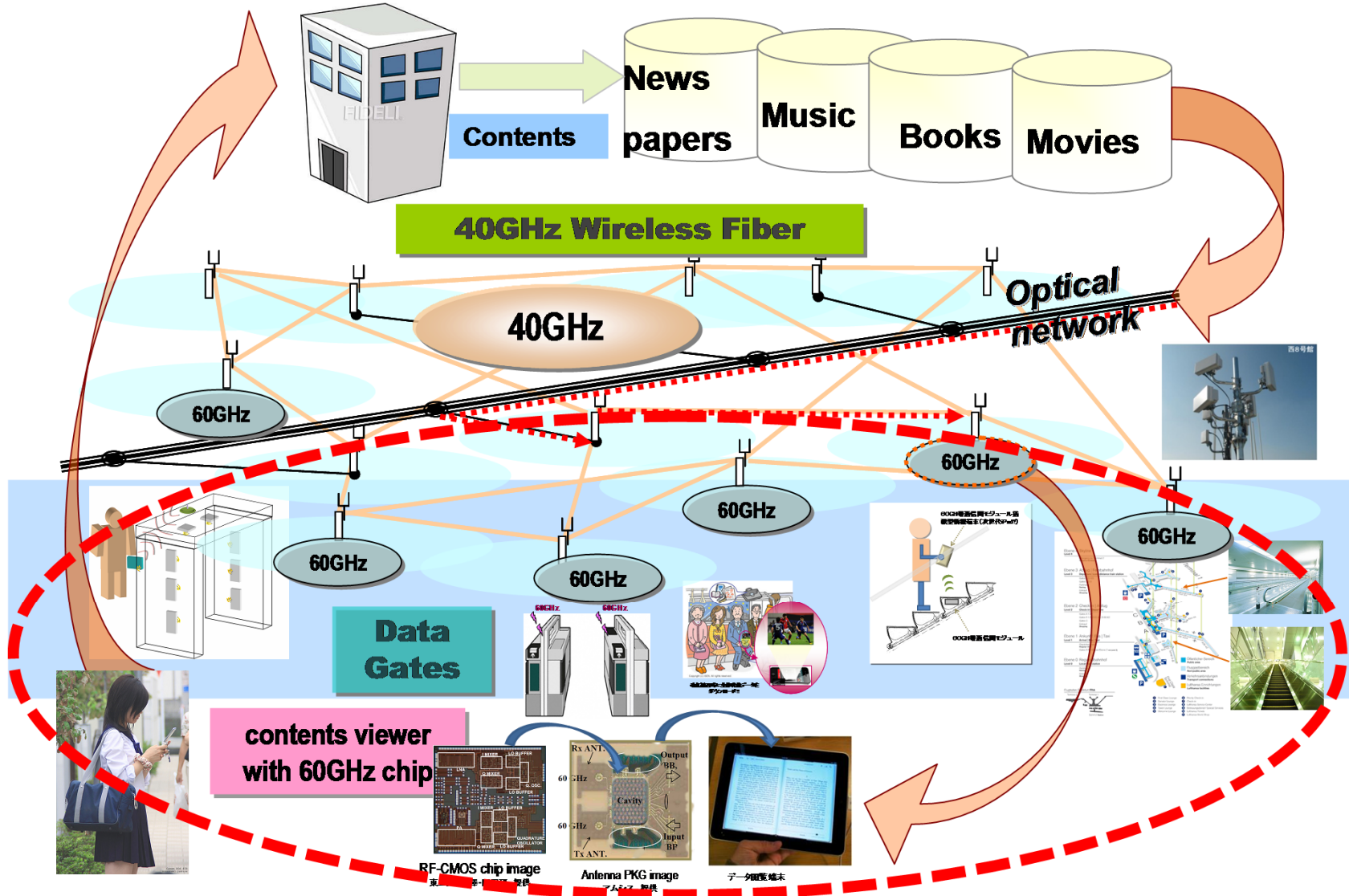
Real picture of localized rain.

(Copyright of picture: The Asahi Shinbun Company [22])



ミリ波ネットワークの将来イメージ / 60

ミリ波は機器間でのデータ転送に使用されるだけでなく、WiFi, WiMaxの基地局間同士を接続するとともに「ミリ波ゲート」を通過する間に必要なデータを転送できる



ハードは準備ができた。ミリ波利用モデルの開発が重要に

- **超高速ミリ波通信への期待**
 - スマホなどによる無線データ量の急増
 - 瞬時の大容量データ転送
- **60GHz帯CMOSトランシーバの開発**
 - CMOS微細化によるRF性能の向上とRF/BB一体集積化技術
 - 60GHz 高周波回路, 16QAMなどの多値伝送と数GHzの広帯域化技術
 - インジェクションロック技術などによる低位相ノイズ化技術
 - 超高速・低電力ADC技術
- **大学主体の産学連携開発体制**
 - 将来技術のインキュベーション
 - 大学で高性能集積回路設計や, システム試作が可能
 - キャンパスミリ波ネットワークでの運用実証