

# 非対称レイアウトを用いた 60 GHz 帯低 LO リークアップコンバージョンミキサ

A 60 GHz up-conversion mixer using asymmetric layout

佐藤 慎司      津久井 裕基      岡田 健一      松澤 昭  
Shinji Sato      Yuki Tsukui      Kenichi Okada      Akira Matsuzawa

東京工業大学 大学院理工学研究科 電子物理工学専攻  
Department of Physical Electronics, Tokyo Institute of Technology

## 1 まえがき

近年、CMOS プロセスを用いた 60 GHz 帯無線通信が注目されている [1]。60 GHz 帯のような高周波では寄生成分の影響が非常に大きく、デバイス作製において、シミュレーション結果と実測結果を一致させることが困難である。高精度な De-embedding 手法の提案により増幅器においては高精度な設計が実現されているが、ミキサにおいてシミュレーション結果と実測結果の誤差における検討は不十分である。そこで本研究ではアップコンバージョンミキサでの寄生成分の影響を小さくするためのレイアウト手法を提案する。

## 2 アップコンバージョンミキサ

図 1 に設計したアップコンバージョンミキサの回路図を示す。ミキサのトポロジーはギルバートセルミキサを使用した。ギルバートセルミキサを用いることで、ゲートドレイン間の寄生容量をキャンセルすることができるが、一方でレイアウトによる寄生容量のミスマッチが大きくなると、LO リークや RF-LO アイソレーションが大きくなるため、対称なレイアウトが求められる。図 2 にミキサのコア部分を示す。図 2(a) のレイアウトはコアの部分は対称であるが、図 3(a) のようにマッチングブロックにおいて RF と LO の伝送線路が交差する必要があるため、この交差部分における容量が大きく、その結果 LO リークと RF-LO アイソレーションが大きくなる。図 2(b) のレイアウトはコアの部分は非対称ではあるが、図 3(b) のようにマッチングブロックにおいて RF と LO の伝送線路が交差しないため、LO リークと RF-LO アイソレーションを小さくすることができる。

## 3 検討結果

図 4 に RF-LO アイソレーションを示す。非対称レイアウトを用いることで、60 GHz において -37.3 dBc の RF-LO アイソレーションが得られた。図 5 に図 1 における片方  $V_{gBB}$  を 0.5 V に固定し、もう片方の  $V_{gBB}$  を変化させたときの LO リークを示す。このとき LO リークは最小で -41.8 dBc であることがわかった。

## 4 まとめ

アップコンバージョンミキサでの寄生成分の影響を小さくするためのレイアウト手法について検討した。その結果 60 GHz において -37.3 dBc の RF-LO アイソレーションが得られ、ベースバンド側のバイアス電圧  $V_{gBB}$  を調節することで、LO リークを最小で -41.8 dBc に抑えることができた。

## 謝辞

本研究の一部は、総務省委託研究『電波資源拡大のための研究開発』、総務省 SCOPE、科学研究費補助金、半導体理工学研究センター、キャノン財団、並びに東京大学大規模集積システム設計教育研究センターを通し、日本ケイデンス株式会社およびアジレント・テクノロジー株式会社の協力で行われたものである。

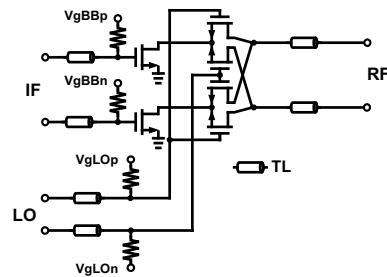
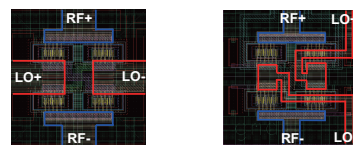
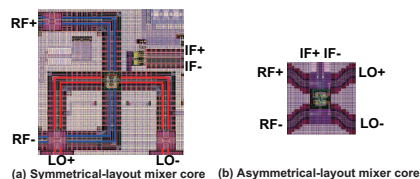


図 1 アップコンバージョンミキサ



(a) Symmetrical-layout mixer core (b) Asymmetrical-layout mixer core  
図 2 ミキサのコア部分のレイアウト



(a) Symmetrical-layout mixer core (b) Asymmetrical-layout mixer core  
図 3 マッチングブロックを含めたミキサのレイアウト

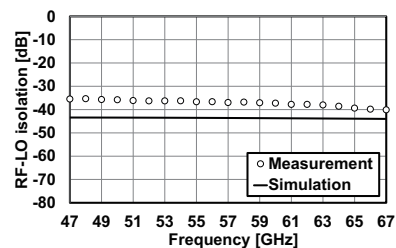


図 4 RF-LO アイソレーション

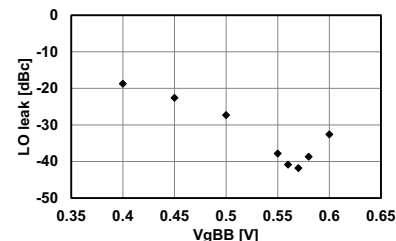


図 5 LO リーク vs  $V_{gBB}$

## 参考文献

- [1] K. Okada, et al., "Full Four-Channel 6.3-Gb/s 60-GHz CMOS Transceiver with Low-Power Analog and Digital Baseband Circuitry," IEEE Journal of Solid-State Circuits, vol. 48, no. 1, Jan. 2013.