

クロスカップルキャパシタを用いた60GHz CMOS差動電力増幅回路

A 60GHz CMOS Differential Power Amplifier Using Cross-Coupled Capacitors

東京工業大学大学院 理工学研究科 浅田 大樹, 松下 幸太, 岡田 健一, 松澤 昭

Tokyo Institute of Technology Hiroki Asada, Kouta Matsushita, Kenichi Okada, and Akira Matsuzawa

概要: 近年 60GHz 帯を用いた超高速近距離無線通信システムの研究開発が盛んに行われている。60GHz 帯では寄生容量の影響からトランジスタの最大有能電力利得が下がり、トランジスタ本来の性能を発揮することが出来ない。そこで本発表ではクロスカップルさせたキャパシタ [1] を用いてゲート-ドレイン間の寄生容量 C_{GD} を打ち消す構成について検討した。また検討の結果を用いて電力増幅器を設計し、電力利得 22.1 dB の性能を達成した。

検討: クロスカップルキャパシタは差動構成の電力増幅器のゲートとドレインに互い違いになるようにキャパシタを配した構成の回路である。クロスカップルキャパシタを用いると、用いない場合に比べて最大有能電力利得が 5dB ほど改善した。またフィードバックが小さくなるため安定係数においても大きな改善が見られた。

結果: 図に設計した電力増幅器の電力利得の測定結果を示す。60GHz において差動利得 22.1 dB、同相利得 11.2 dB を確認した。

謝辞: 本研究の一部は、総務省委託研究『電波資源拡大のための研究開発』、半導体理工学研究センター、NEDO、並びに東京大学大規模集積システム設計教育研究センターを通し、日本ケイデンス株式会社およびアジレント・テクノロジー株式会社の協力で行われたものである。

[1] Wei L. Chan, John R. Long, Marco Spirito, and John J. Pekarik, "A 60GHz-Band 1V 11.5dBm Power Amplifier with 11% PAE in 65nm CMOS," *ISSCC*, pp. 380-382, Feb. 2009.

