

集積化された PA-LNA 間の isolation 実測評価

Measurement of Integrated PA-to-LNA Isolation on Si CMOS Chip

東京工業大学 電気電子工学科¹, 東京工業大学 理工学研究科² ○南 亮¹, JeeYoung Hong², 岡田 健一², 松澤 昭²

Tokyo Institute of Technology, ○Ryo Minami, JeeYoung Hong, Kenichi Okada, and Akira Matsuzawa

minami@ssc.pe.titech.ac.jp,

概要：近年、チップ面積の更なる小型化や低コスト化への期待が高まり、電力増幅器(PA)と低雑音増幅器(LNA)を、CMOS を用いることで同一チップ上に集積しようとする試みがなされている[1]。しかし、同一チップ上に PA と LNA を作成すると、基板のカップリングやインダクタ間のカップリング等により、Tx リークが増加し、復調に支障を来す。そこで、どのカップリング経路がどの程度 PA-LNA 間の isolation に影響を与えているか検証を行った。

結果：isolation に最も影響していたのは基板カップリングであった。また、PA-LNA 間の距離が 0.4mm 以上であれば、カップリングが isolation に与える影響は、Duplexer isolation に比べ十分小さくなることがわかった。

謝辞：本研究の一部は、総務省委託研究『電波資源拡大のための研究開発』、科学研究費補助金、半導体理工学研究センター、NEDO、キャノン財団、並びに東京大学大規模集積システム設計教育研究センターを通し、日本ケイデンス株式会社およびアジレント・テクノロジー株式会社の協力で行われたものである。

[1] I. Aoki, S. Kee, R. Magoon, R. Aparicio, F. Bohn, J. Zachan, G. Hatcher, D. McClymont, and A. Hajimiri, "A Fully-Integrated Quad-Band GSM/GPRS CMOS Power Amplifier," *IEEE J. Solid-State Circuits*, vol. 43, no. 12, pp. 2747-2758, Dec. 2008.

