

# 低キックバック・低雑音な比較器に関する検討

山岸世明 宮原正也 松澤昭

東京工業大学大学院理工学研究科

電子物理工学専攻

- 背景
- 従来研究の課題
- 提案比較器
- シミュレーション結果
- 結論

比較器 : A/D変換器の要素回路の一つ

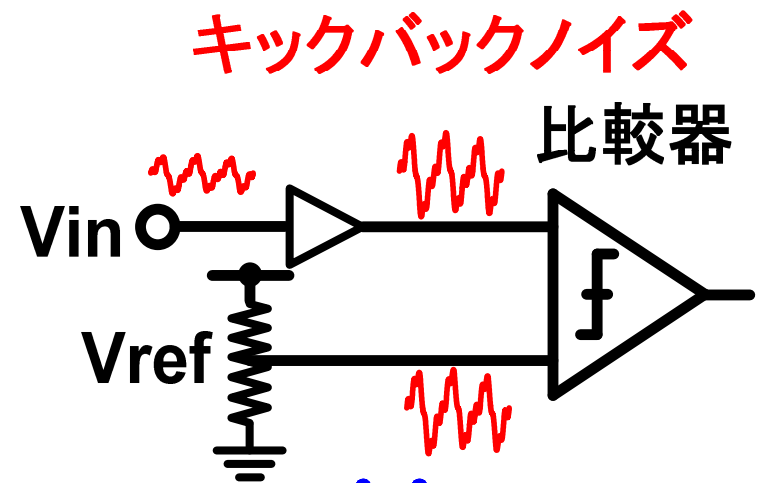
比較器のキックバックノイズによりA/D変換器のオフセット・有効分解能劣化が引き起こされる。

→キックバックノイズを下げる為に、

比較器の入力ノードの低インピーダンス化

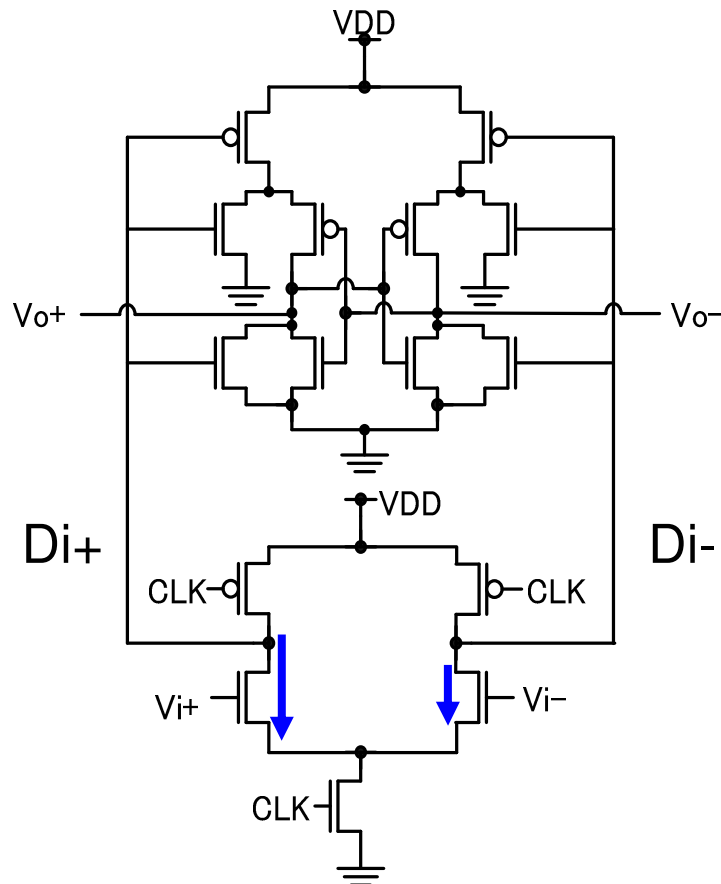
→消費電力の増加が懸念

キックバックノイズの少ない比較器が必要とされている

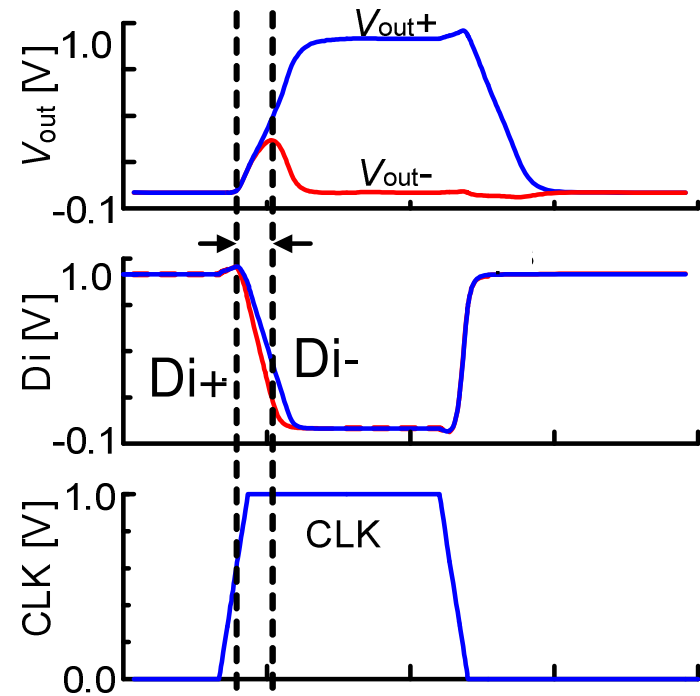


# 比較器の動作説明

4



ダブルテールラッチ型 比較器



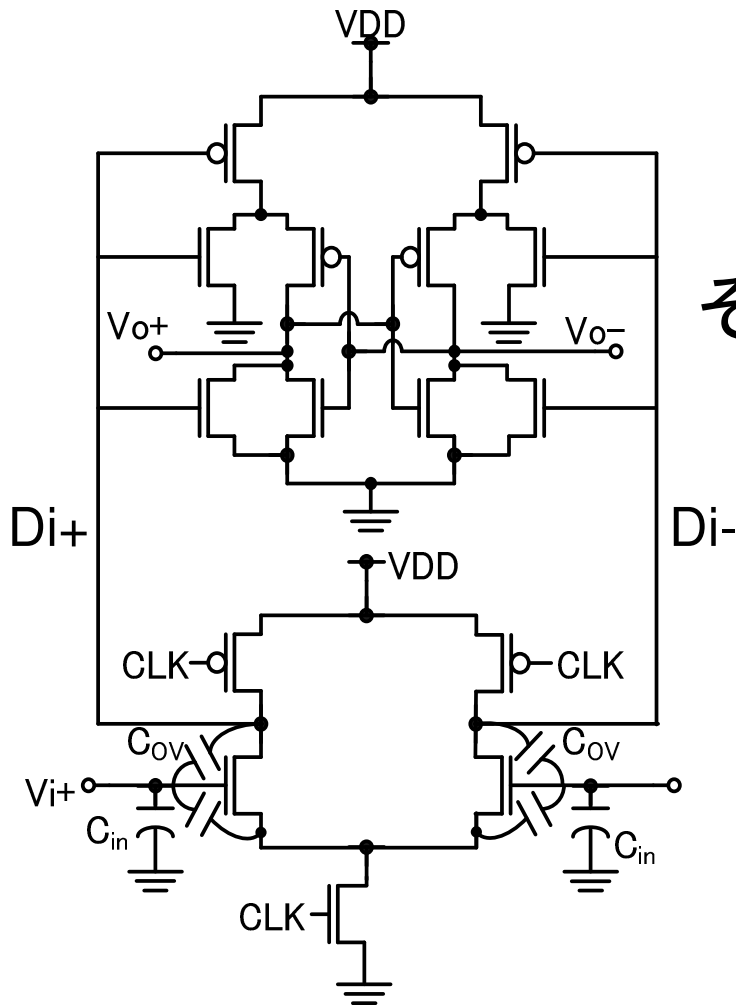
Time  
回路動作

Diノードのスルーレートの違いを  
後段のラッチでセンスして出力のHigh・Lowを決定する

# 比較器のキックバックノイズの原因

5

TOKYO TECH  
Pursuing Excellence



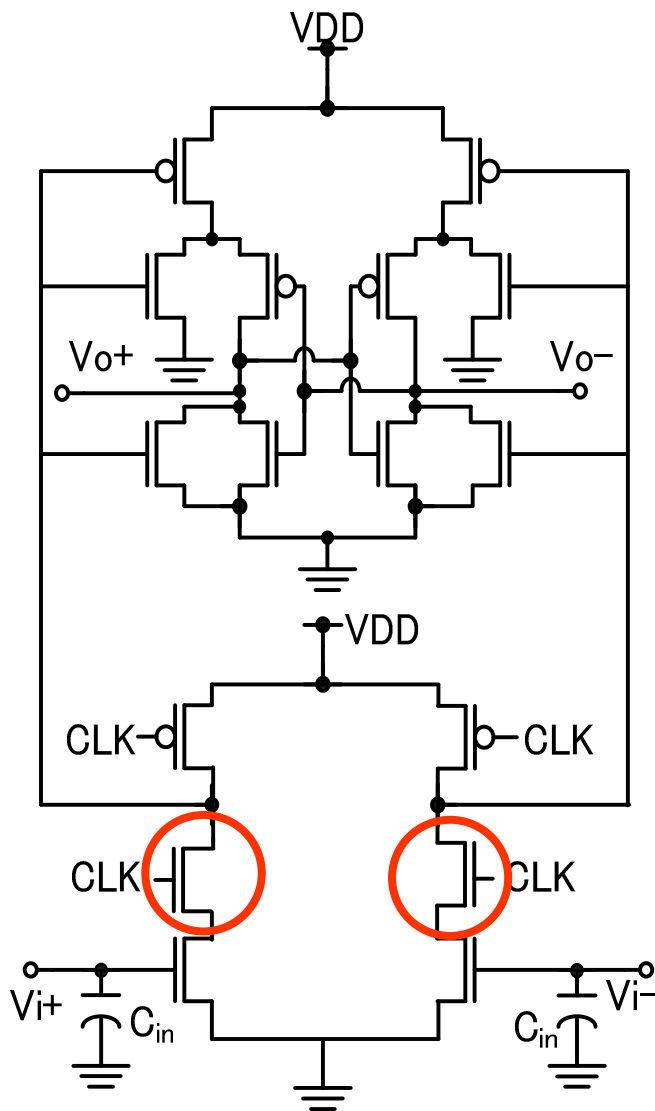
CLK=HighになるとDiノードがVDDからGNDへ立ち下がる。その際、入力Tr. の寄生容量を介して入力からソース・ドレインへ電荷が引き抜かれる。

この時、入りに生じる差電圧 $\sigma_{KB}$ は

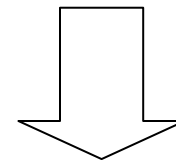
$$\sigma_{KB} = -\frac{C_{OV}}{C_{OV} + C_{in}} (VDD + V_{in} - V_{th})$$

# 従来の低キックバック比較器

6



スイッチの位置を  
入力Tr.の上へ移動

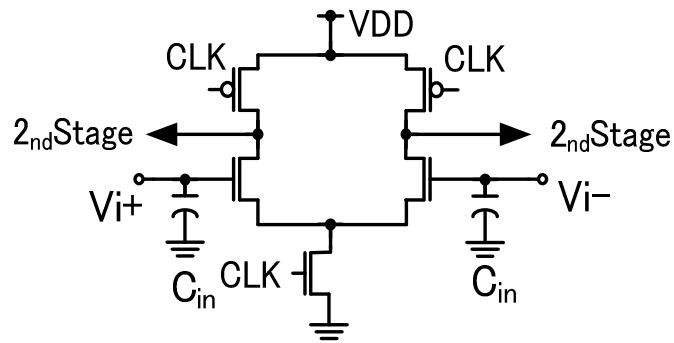


入力電圧が $V_{th}$ 以上の場合、  
入力Tr.のソース・ドレインが  
常にGNDにリセットされる。

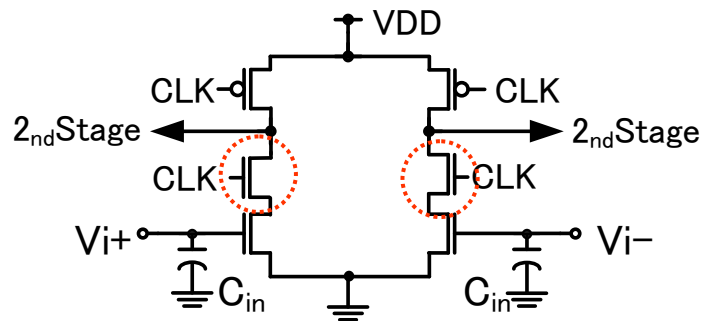
キックバックノイズの  
大幅な低減が可能

# 従来型の比較器の課題

7

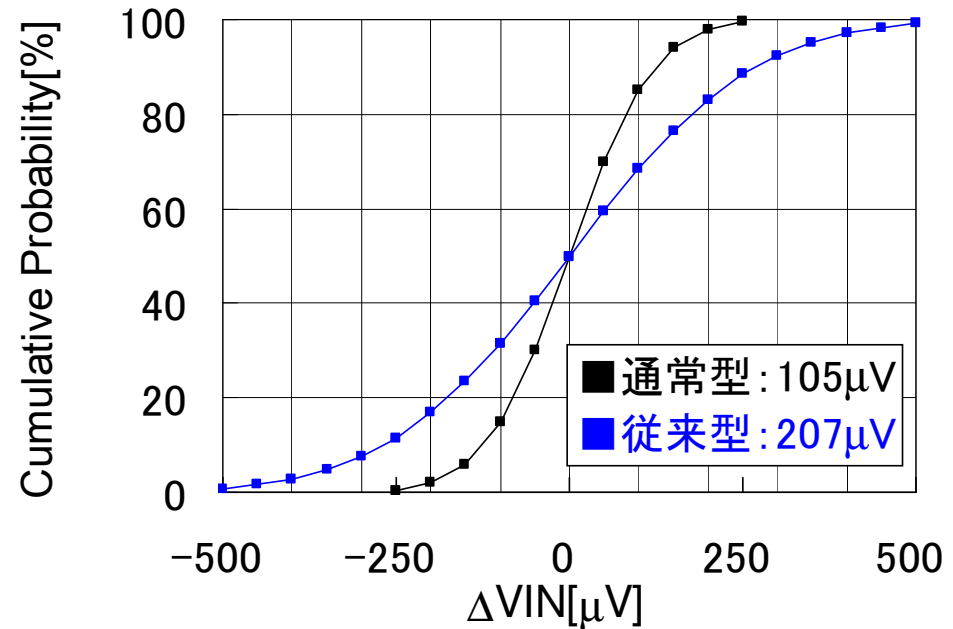


通常型



従来型

従来型比較器の不感帯と入力換算ノイズ

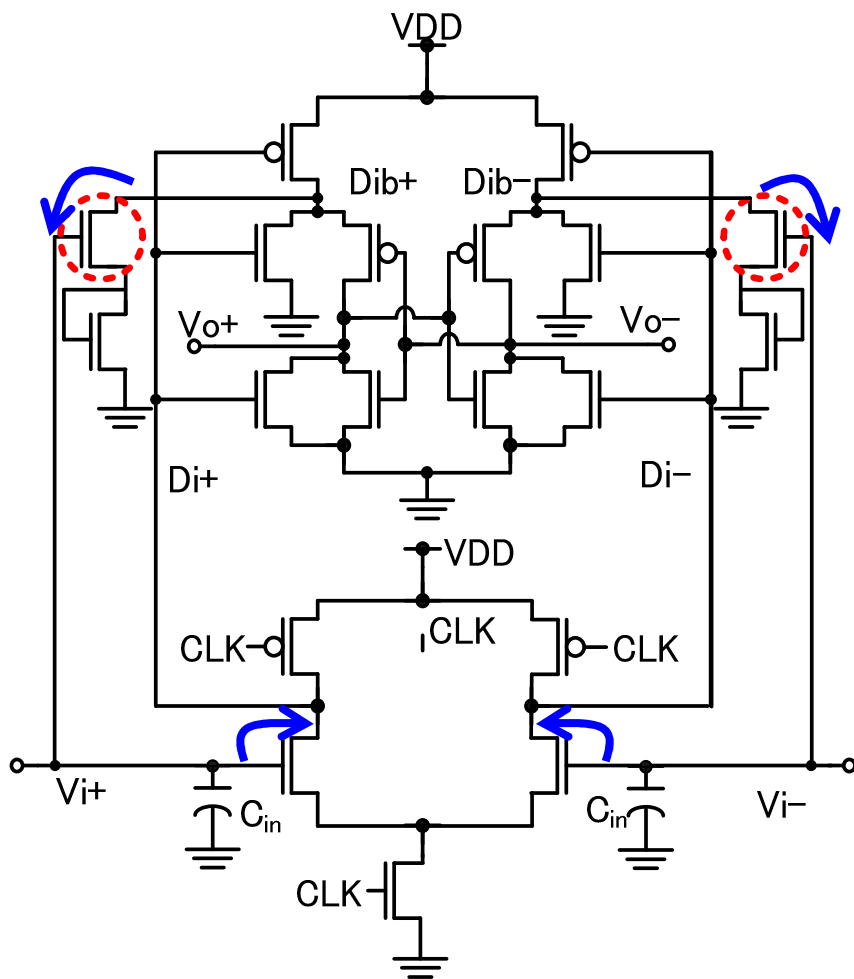


スイッチTr.の雑音が重畳



入力換算ノイズの増加

# 提案型の比較器



提案型の比較器

Diノードと逆相で動く  
 Dibノードを入力Tr.と同一  
 ゲートサイズの容量で接続  
 入力Tr.のドレインへ引き抜  
 かれる電荷を補償することで  
 キックバックノイズを抑える

$$\sigma_{KB} = -\frac{C_{OV}}{C_{OV} + C_{in}} (\cancel{VDD} + V_{in} - V_{th})$$

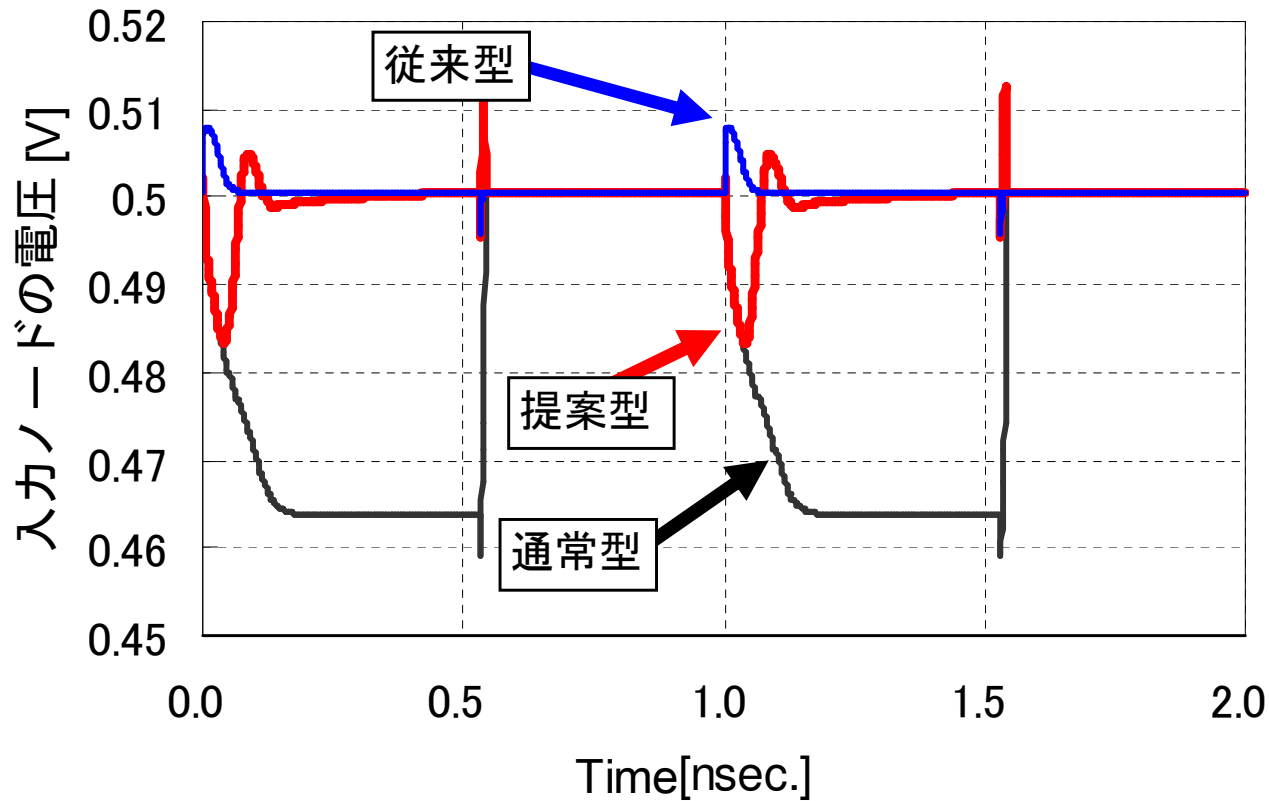
スイッチも共通ノードにある  
 ためノイズの増加は無い



# 各比較器のキックバックノイズ比較

9

各比較器のキックバックノイズ比較



各比較器の  
キックバックノイズ

通常型 : 37mV

従来型 : 9mV

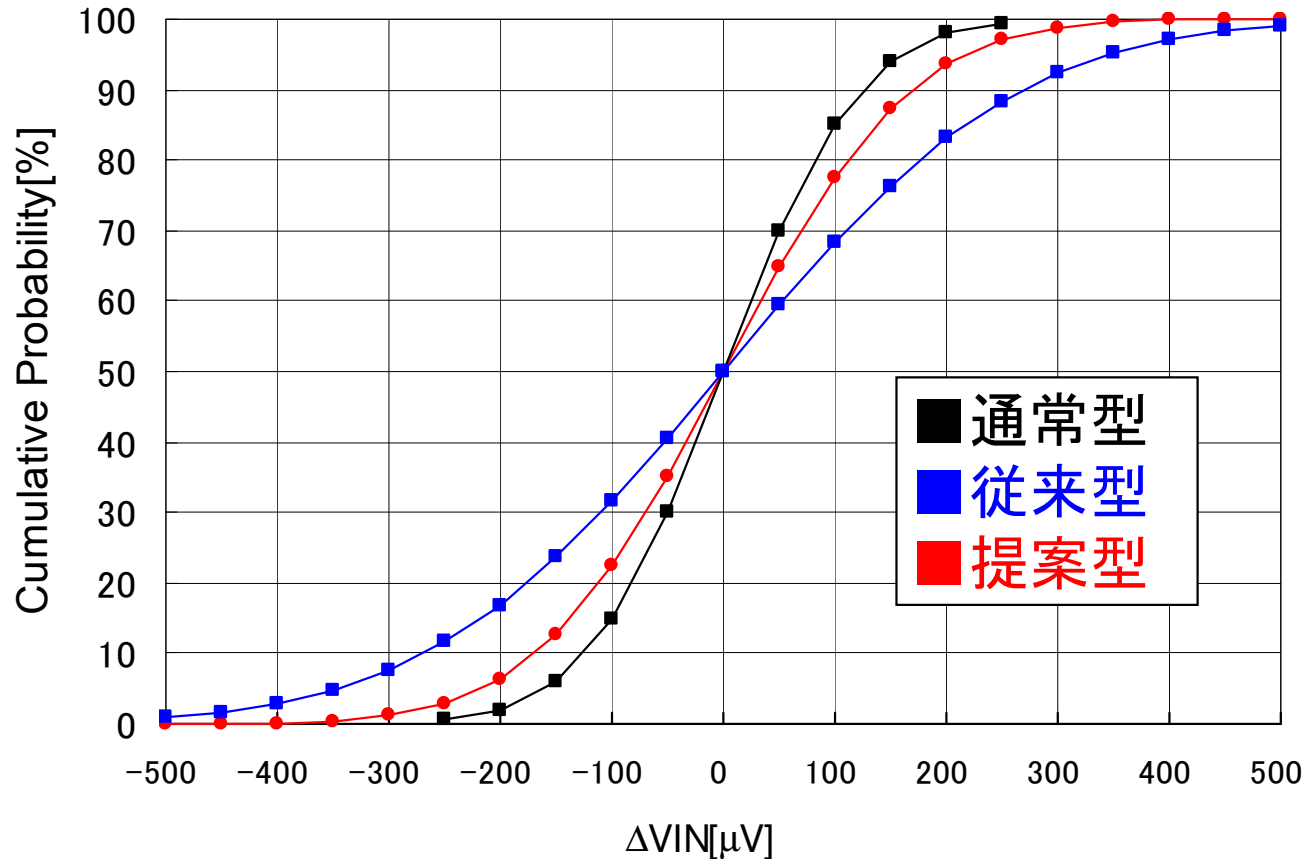
提案型 : 18mV

入力Tr.サイズ  
W/L=40 $\mu$ m/0.1  $\mu$ m  
C<sub>in</sub>=500fF

提案手法によりキックバックノイズを低減できることを確認

# 各比較器の不感帯の比較

比較器の不感帯



各比較器の  
入力換算ノイズ

通常型 : 105mV

従来型 : 207mV

提案型 : 132mV

入力Tr.サイズ  
W/L=40 $\mu$ m/0.1  $\mu$ m  
C<sub>in</sub>=500fF

提案型比較器は従来型に比べて  
雑音の増加を73%抑えている

- ゲート容量を用いることで、キックバックノイズを抑えられる事を確認した.
- 従来報告されている比較器に比べ、提案する比較器はノイズの増加を73%抑えられることをシミュレーションにより確認した.