

ダミーフィルを考慮した 60GHz CMOS 増幅器設計

60GHz CMOS Amplifier Design Considering Metal Dummy Fills

東京工業大学 大学院理工学研究科, ○岡田 健一, 高山 直輝, 松下 幸太, 李 寧, 伊藤 彰吾, 松澤 昭

Tokyo Institute of Technology Kenichi Okada, Naoki Takayama, Kouta Matsushita, Ning Li, Shogo Ito,
and Akira Matsuzawa

概要: 近年 60GHz 帯を使った Gbps ワイヤレス通信システムの研究開発が盛んに行われている。CMOS プロセスの微細化によりトランジスタの f_T および f_{max} は向上しているが、やはり 60GHz 帯での利得は低く、一段一段丁寧に設計を行い、できる限りトランジスタが本来持つ利得を最大限引出すような設計が必要となる。その際、マッチングのための伝送線路をできるだけ正確にモデル化する必要がある、ダミーメタルの考慮は必須である。本発表では、60GHz CMOS 増幅器の設計におけるダミーメタルの考慮の影響について報告する。

結果: 図に伝送線路の特性インピーダンスにおけるダミーの影響を示す。(1)ダミーを手配置し、なおかつ、ダミー自動発生抑制レイヤ (md レイヤ) を入れたものと、(2)ダミーを手配置しただけのもの特性インピーダンスの実測値を示す。ネットワークアナライザにより実測した S パラメータから特性インピーダンスを導出した。(2)のものでは、手で配置したダミーに加え、自動生成されたダミーにより、単位長さあたりの容量が増加し、特性インピーダンスにおいて、約 5 Ω 低下している。

謝辞: 本研究の一部は、総務省委託研究『電波資源拡大のための研究開発』、半導体理工学研究センター、NEDO、並びに東京大学大規模集積システム設計教育研究センターを通し、日本ケイデンス株式会社およびアジレント・テクノロジー株式会社の協力で行われたものである。

