

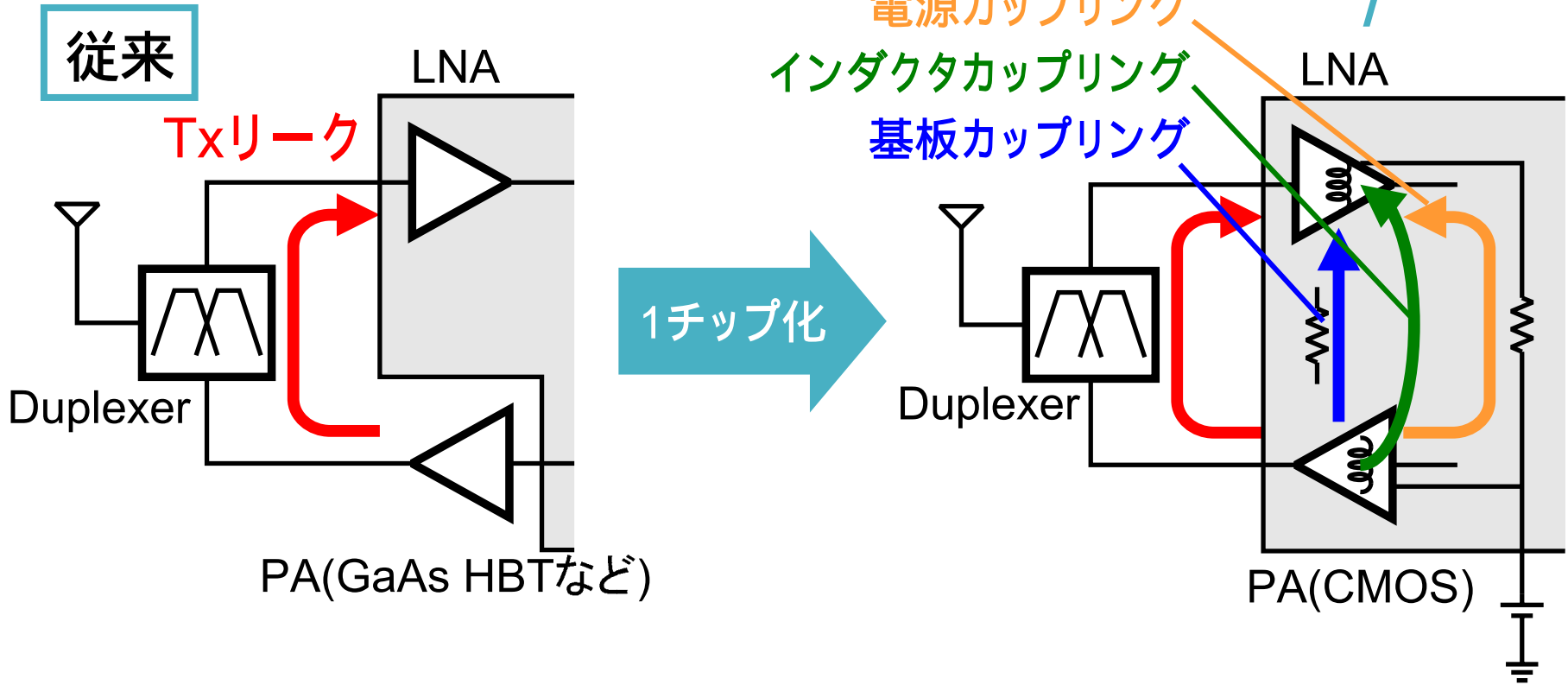
集積化無線送受信機における PA-LNA間アイソレーションの評価

今西大輔, 金丸正樹, 岡田健一, 松澤昭

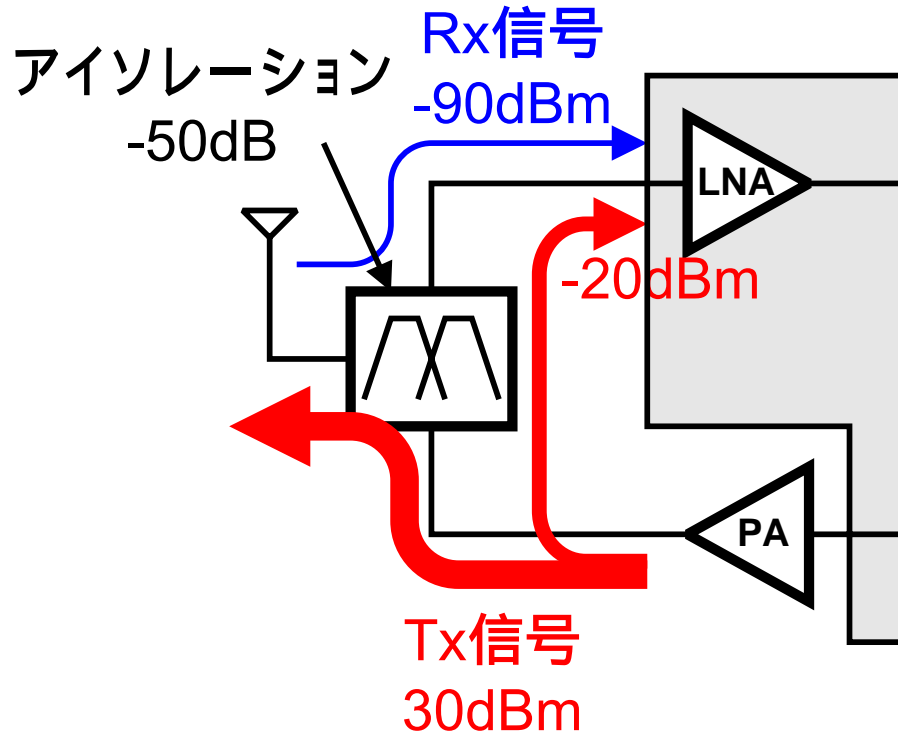
東京工業大学 大学院理工学研究科

電子物理工学専攻

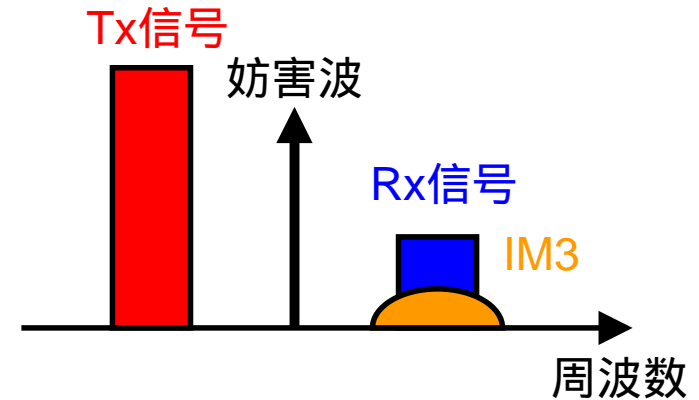
- 背景・目的
- 試作したTEGについて
- TEGの測定結果
- まとめ



- 近年CMOSパワーアンプの研究が盛んであり、1チップトランシーバの実現が期待される
- PAとLNAの集積化によってTxリークの増加が懸念される



LNAの線形性が不十分な場合



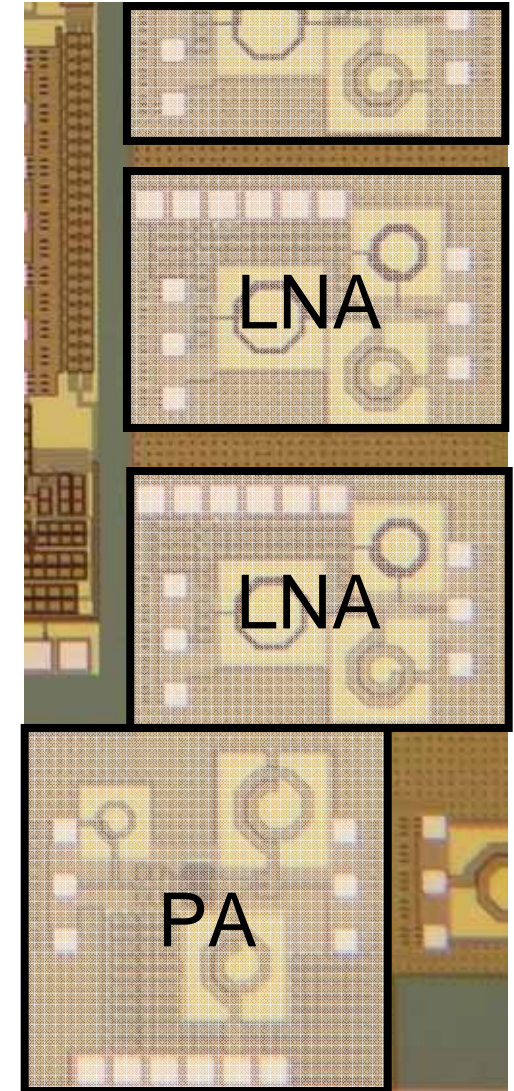
Txリークと妨害波のIM3がRx帯域内に発生

Txリークの増加はLNAに対する線形性の要求を高めてしまう

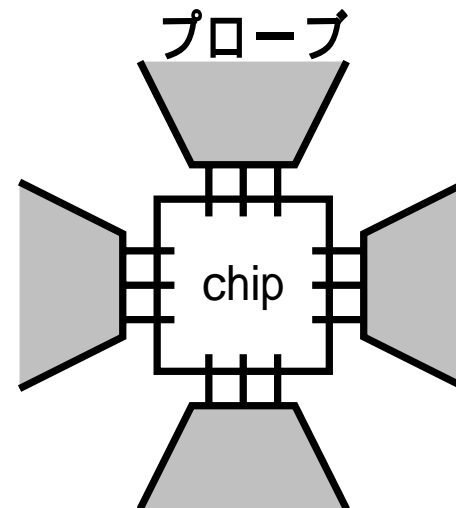
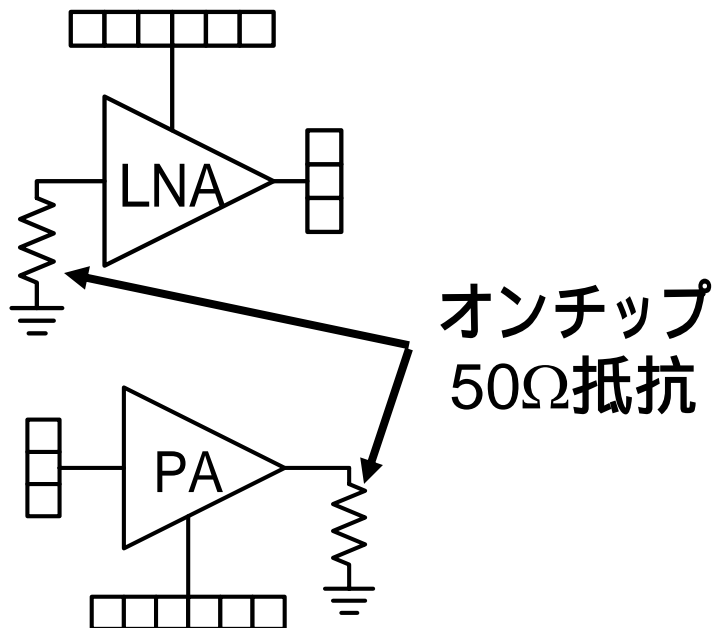
目的

PA-LNA集積時のTxリークの評価

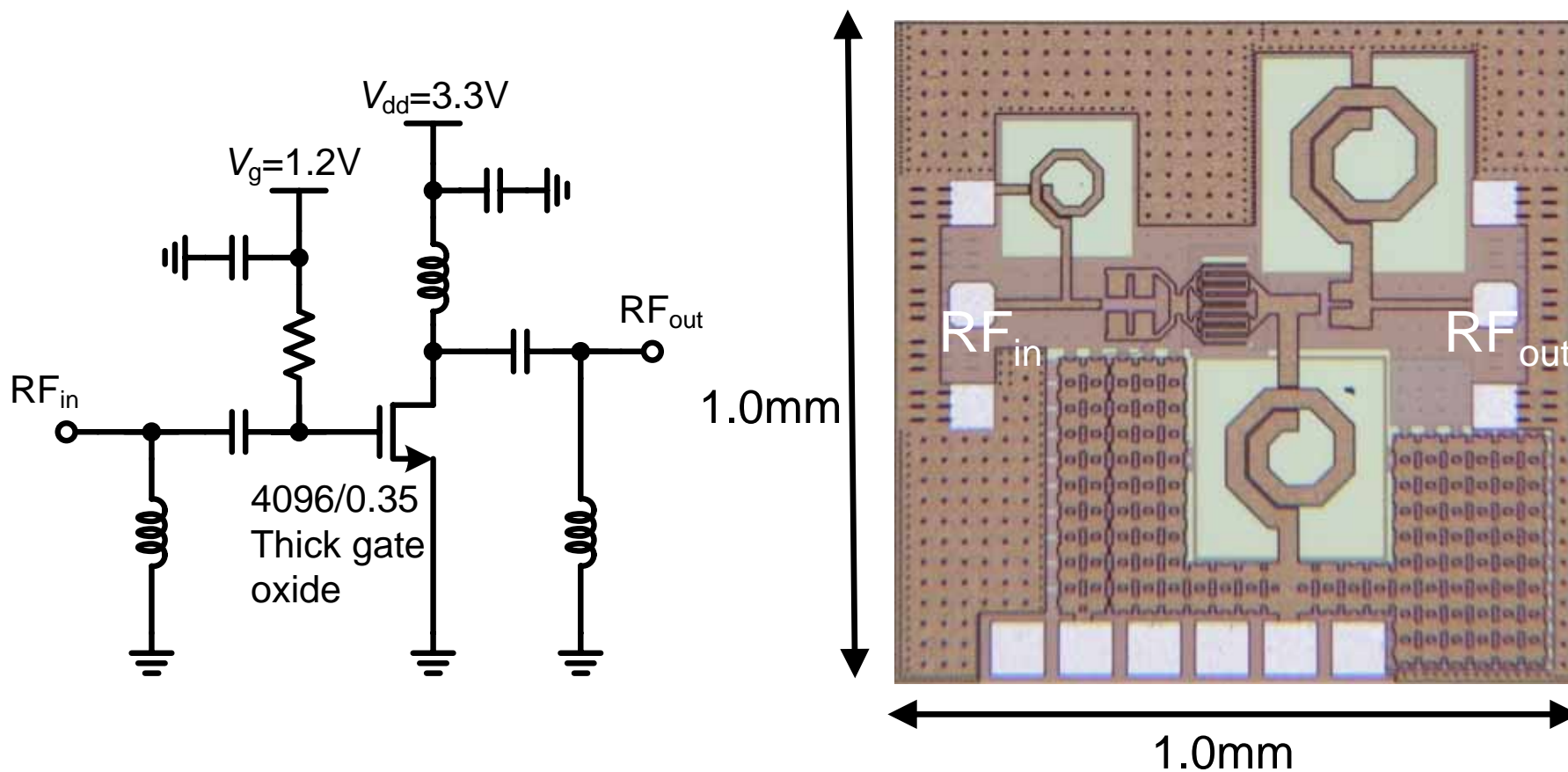
- PAとLNAを同一チップ上に作製
- 0.18 μm CMOSプロセス
- 周波数は5GHz
- 距離の依存性も測定するためにPA1つに対してLNAを複数配置
- GNDはTEG全体で共通



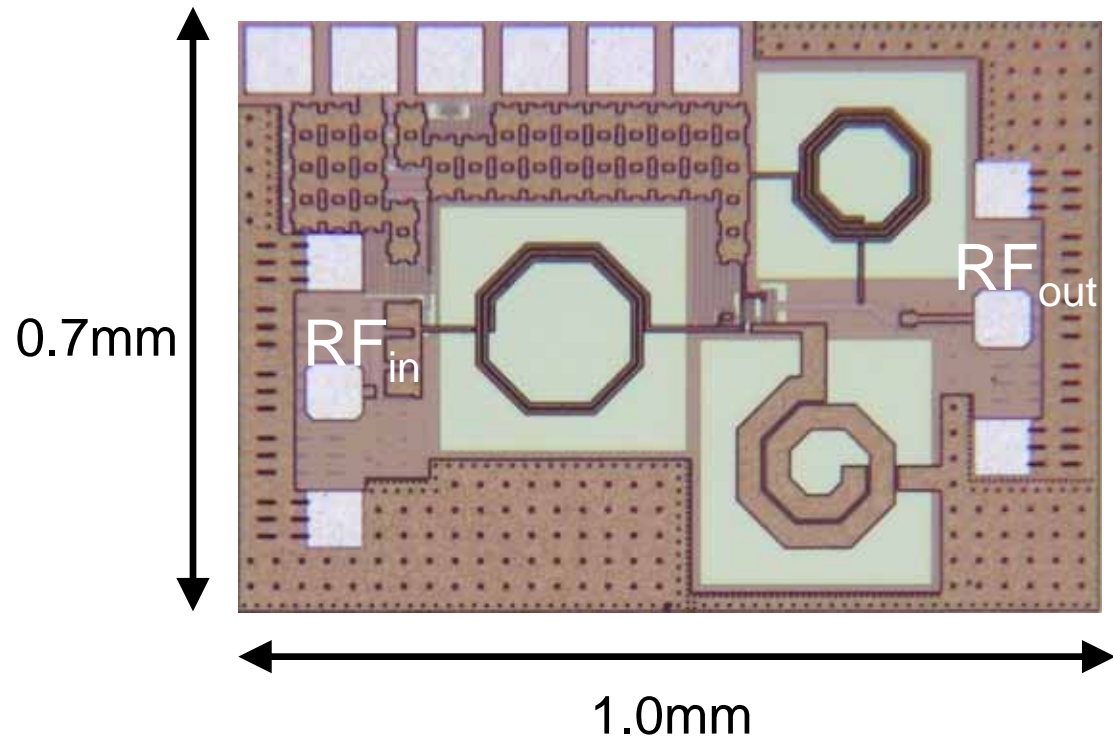
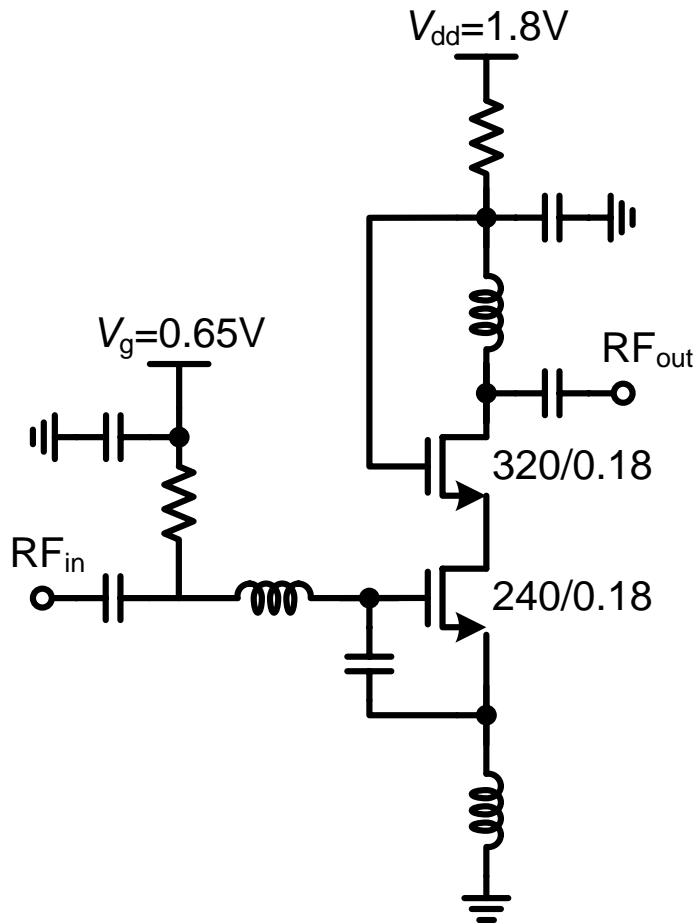
- プローブは最大4方向であることを考慮してPA出力，LNA入力は50Ωオンチップ抵抗で終端
- ただし，特性測定用に50Ω終端しないITEGも別途用意



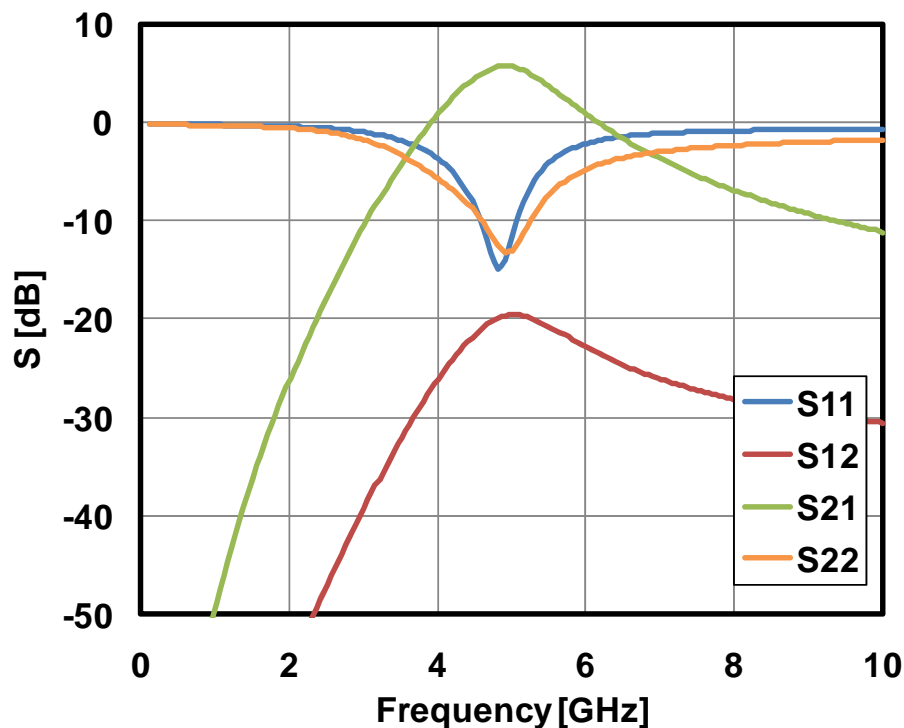
- 1段, シングルエンド, AB級バイアス
- オンチップ入出力マッチング



- インダクティブディジェネレーション, カスコード、シングルエンド
- オンチップ入出力マッチング

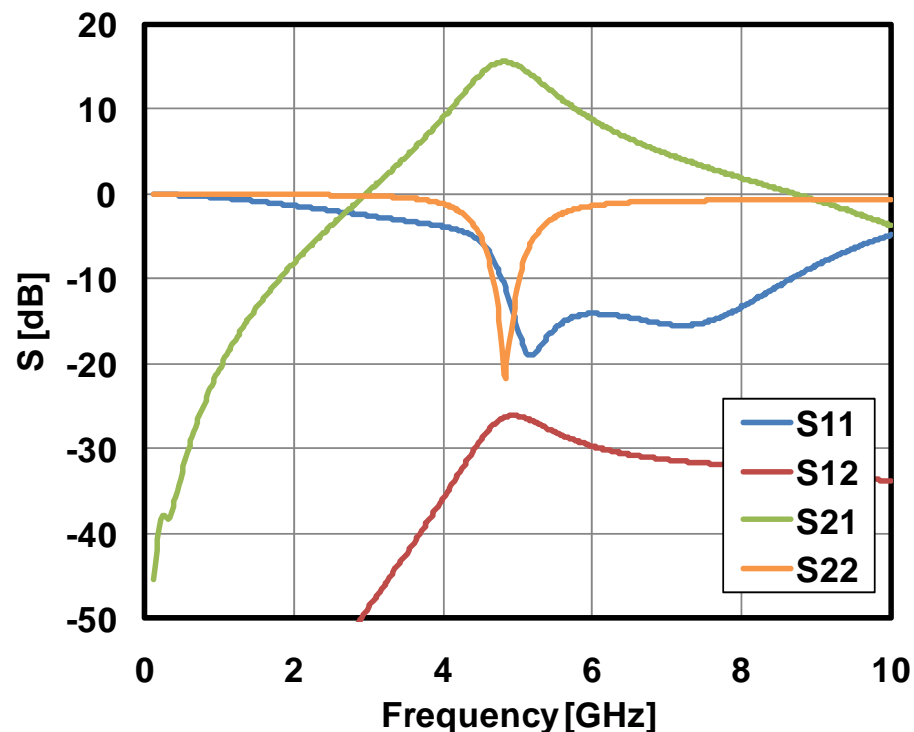


PA



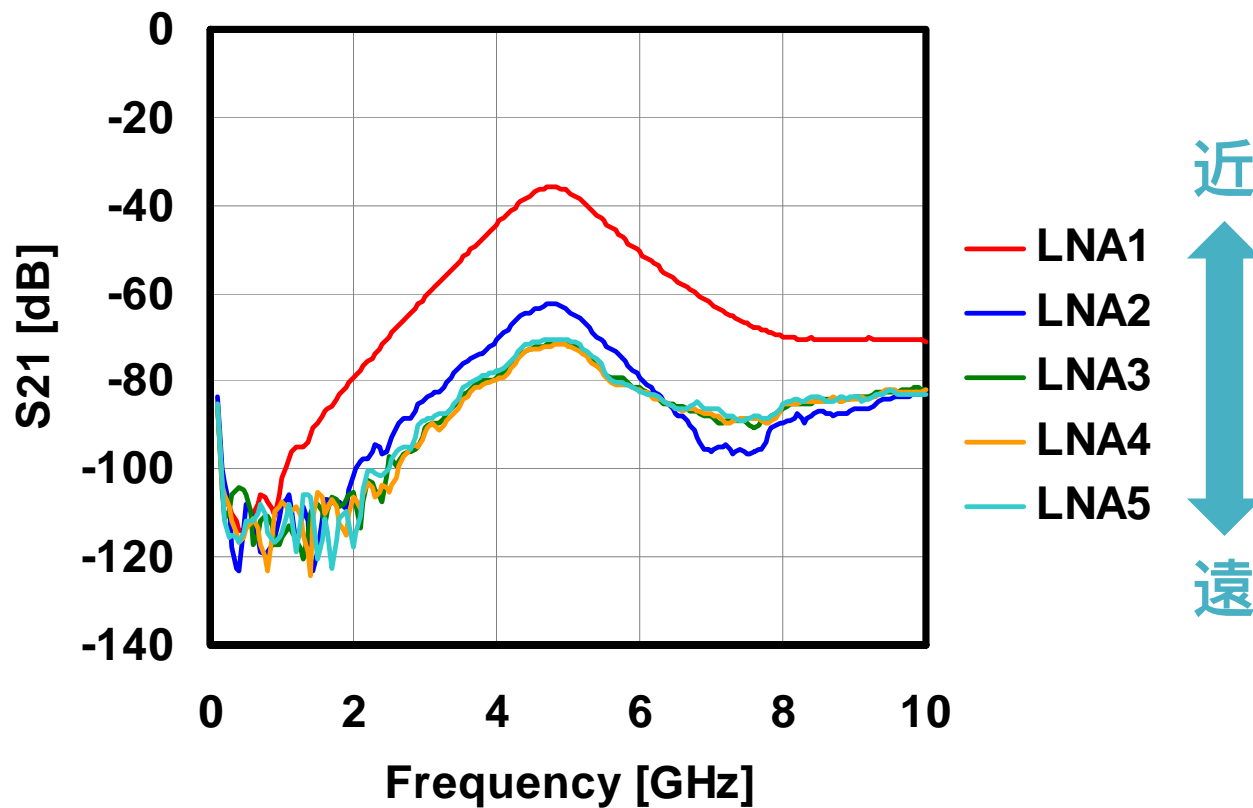
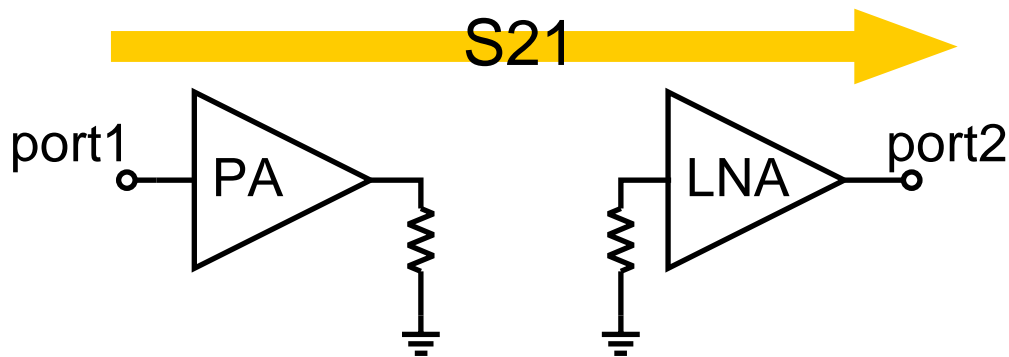
S21 @5GHz=5.6dB

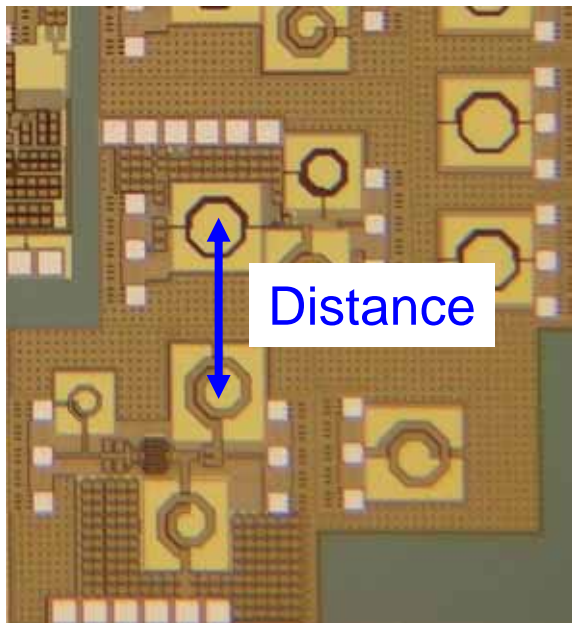
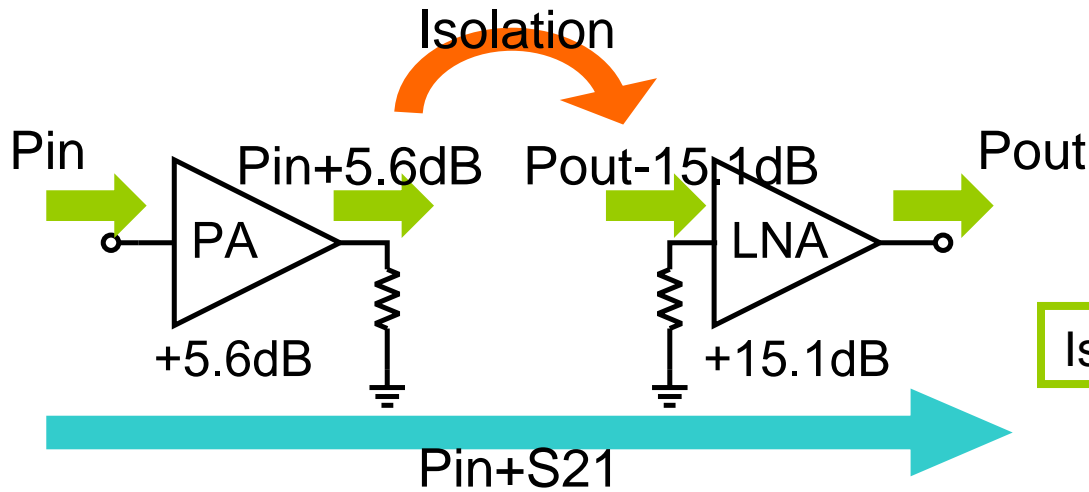
LNA



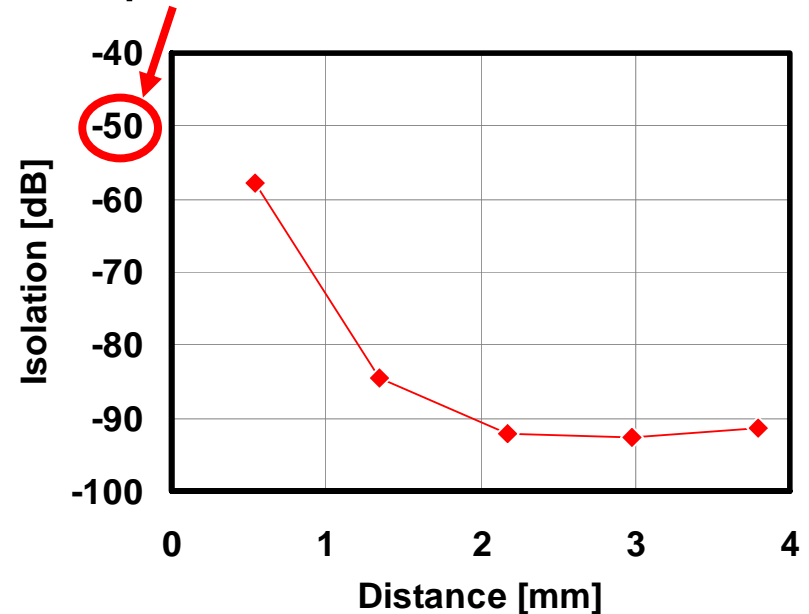
S21 @5GHz=15.1dB

Txリーク測定結果

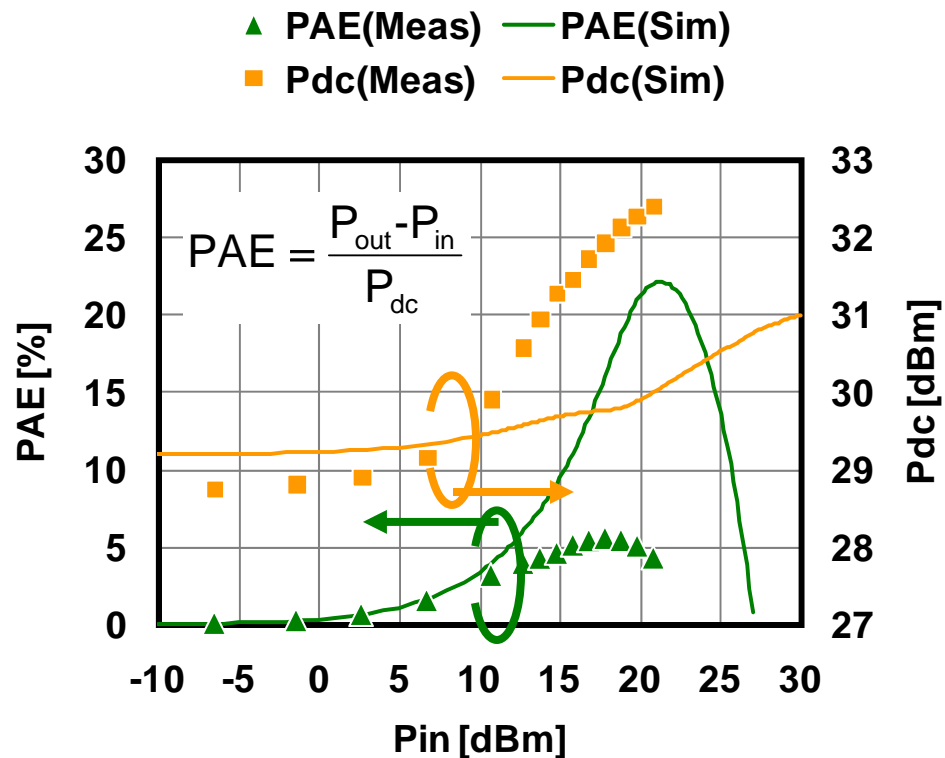
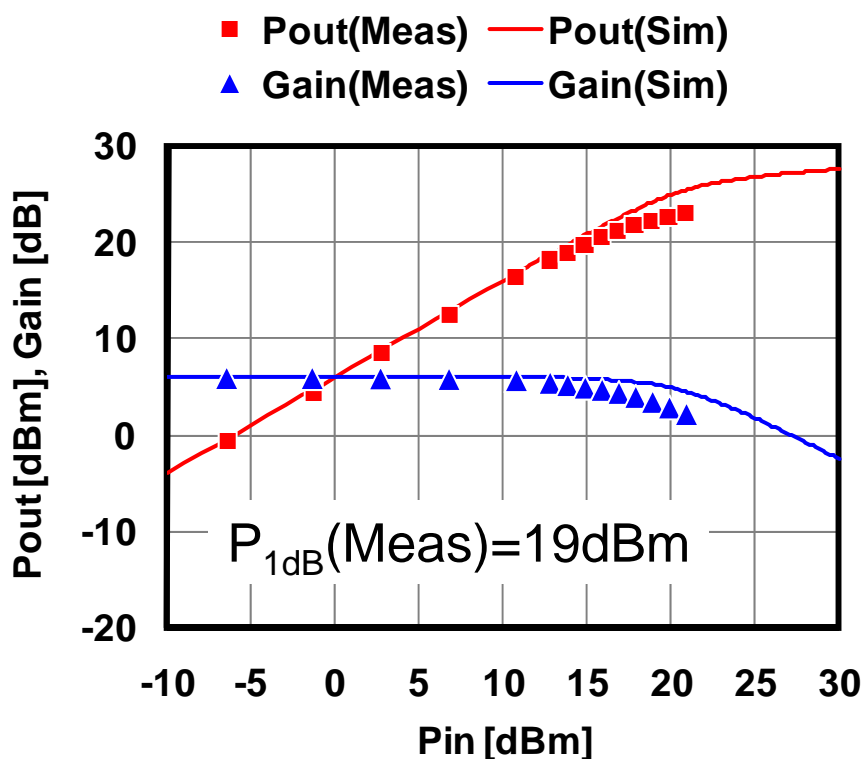




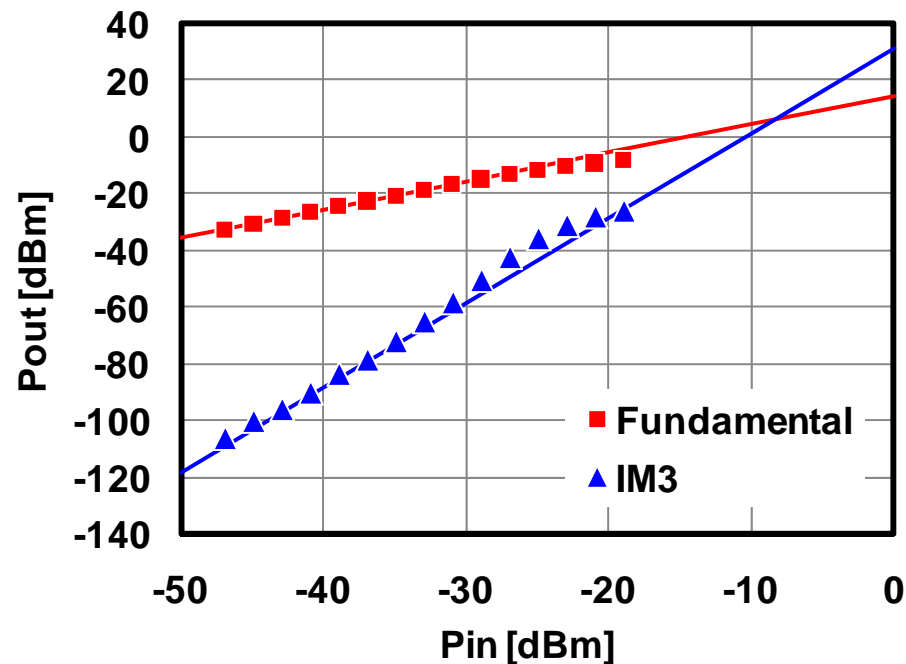
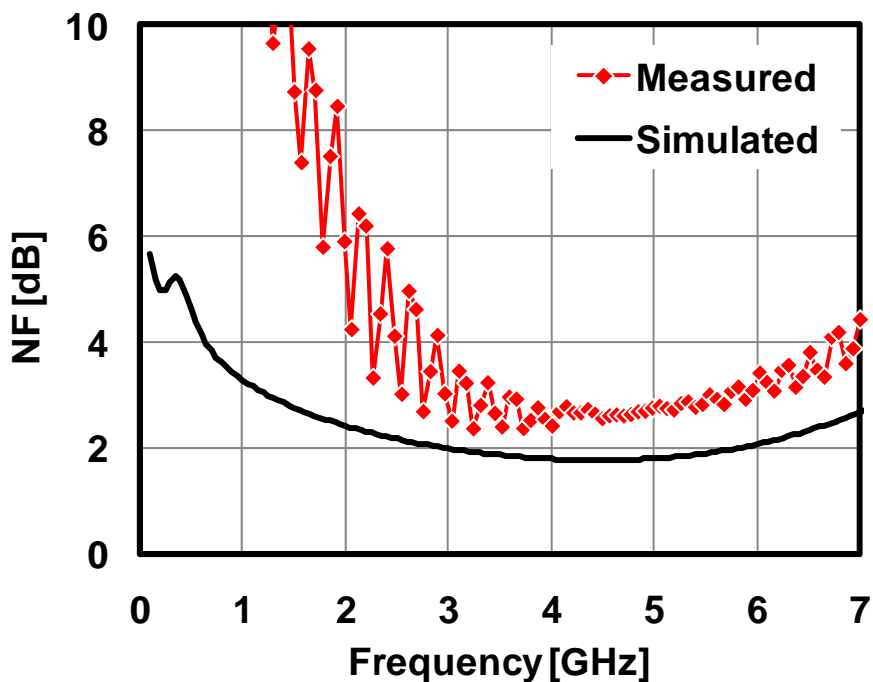
Duplexer Isolation



- PAとLNAを同一チップ上に集積するとTxリークの増加が懸念される
- 0.18 μm CMOSプロセスを用いて5GHzのPA,LNAを作製し、アイソレーションを評価した
- 同一チップ上PA,LNA間のアイソレーションはデュプレクサによるアイソレーションよりも大きいので、チップ上のTxリークは問題にならないことがわかった



NF@5GHz = 2.7dB



PA

V_{DD}	3.3V
Frequency	5GHz
Area	$1.0 \times 1.0\text{mm}^2$
Gain	5.6dB
$P_{1\text{dB}}$	19dBm
PAE_{max}	5.6%

LNA

V_{DD}	1.8V
Frequency	5GHz
Area	$0.7 \times 1.0\text{mm}^2$
Gain	15.1dB
NF	2.7dB
IIP3	-8dBm
Pdc	14.6mW