

# デジタルRF技術の基礎

東京工業大学

大学院理工学研究科

松澤 昭

# 内容

---

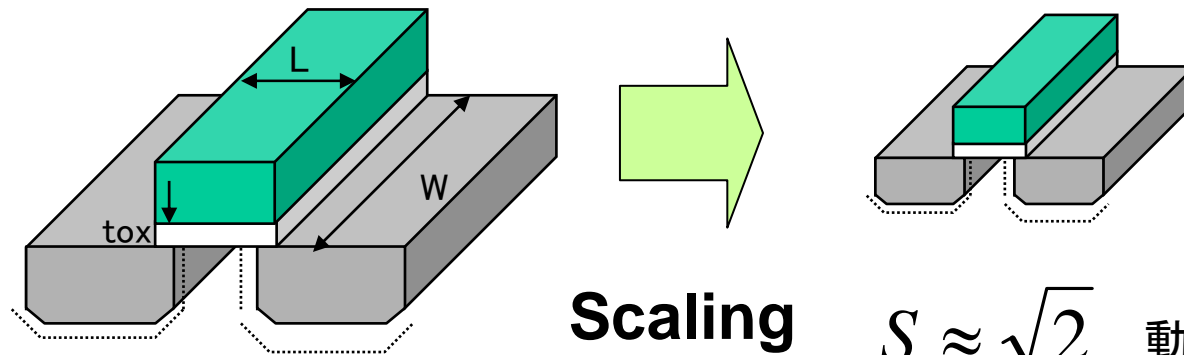
- CMOSの微細化とアナログの課題
- デジタル中心のRF-CMOS回路
- DRP: Digital Radio Processing
- デジタルRF技術の基礎
- まとめ

# CMOSの微細化とアナログの課題

デジタルRF技術のコンセプトの背景には  
CMOSの微細化に伴うアナログ回路の問題の深刻化がある

# デジタル回路におけるスケーリング則

デジタル回路においてはデバイスの各パラメータを一定比率で縮小することにより回路の速度が向上し、低電力・低コストが達成される。



$$S \approx \sqrt{2} \quad \text{動作電圧も} 1/S \text{にする}$$

デバイスと回路のパラメータ	Scaling Factor
寸法: L, W, Tox	1/S
不純物濃度	S
電圧	1/S
電界	1
電流	1/S
回路遅延時間	1/S
消費電力(デバイス1つあたり)	1/S <sup>2</sup>

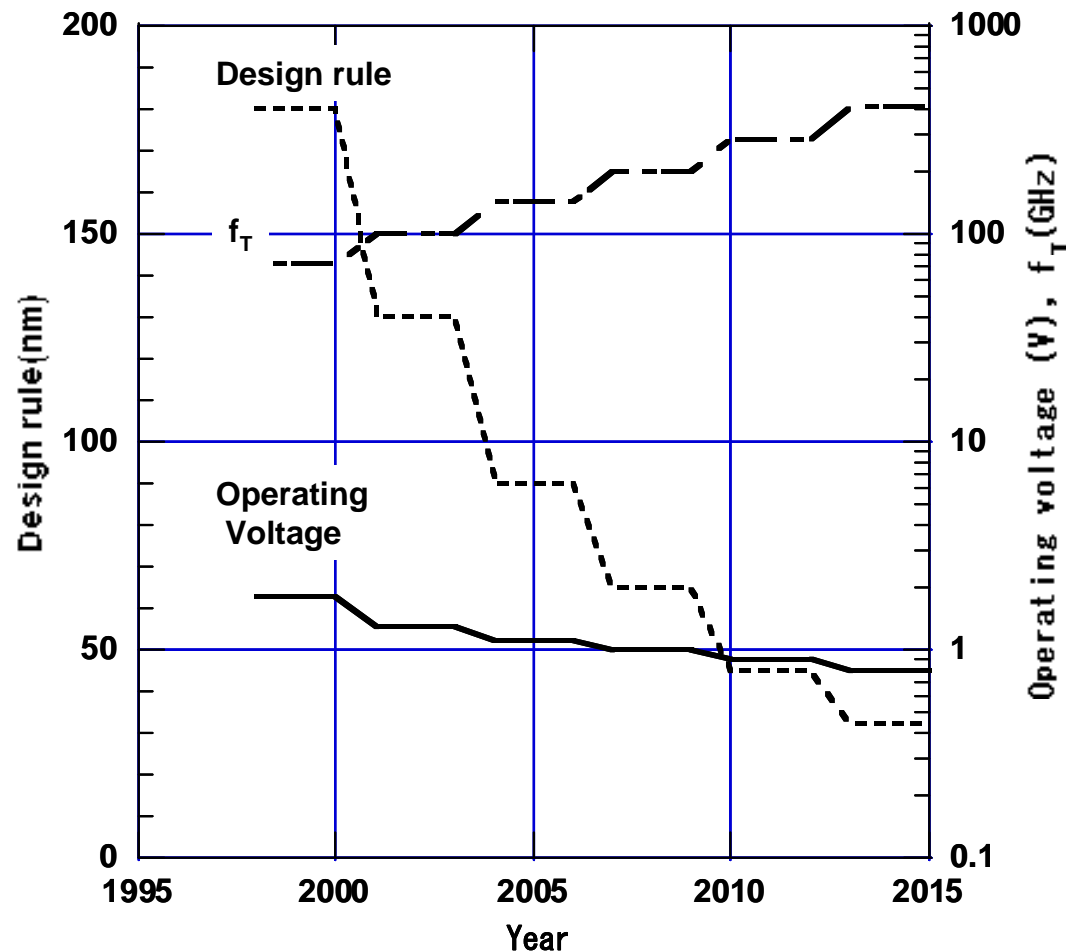
微細化・低電圧化により、

- ・高密度化(低コスト)
- ・高速化
- ・低消費電力

が同時に達成される

# 微細化と $f_T$ 動作電圧の予測

微細化によりCMOSの $f_T$ は200GHzを超え、60GHzのミリ波応用まで可能にしている  
電源電圧は1V近辺であり、大幅には下がらない



$$f_T \approx \frac{v_s}{2\pi L}$$

$v_s$ : キャリアの飽和速度  
 $L$ : チャネル長

# 利得低下:パイプライン ADCの課題

現在最も良く使用されているパイプライン型ADCは今多くの課題がある。

高分解能のADCには高利得のOPアンプが必要だが、微細化に伴い困難になった。

$$G_{DC} (dB) > 6N + 10$$

$$10b : 70 dB$$

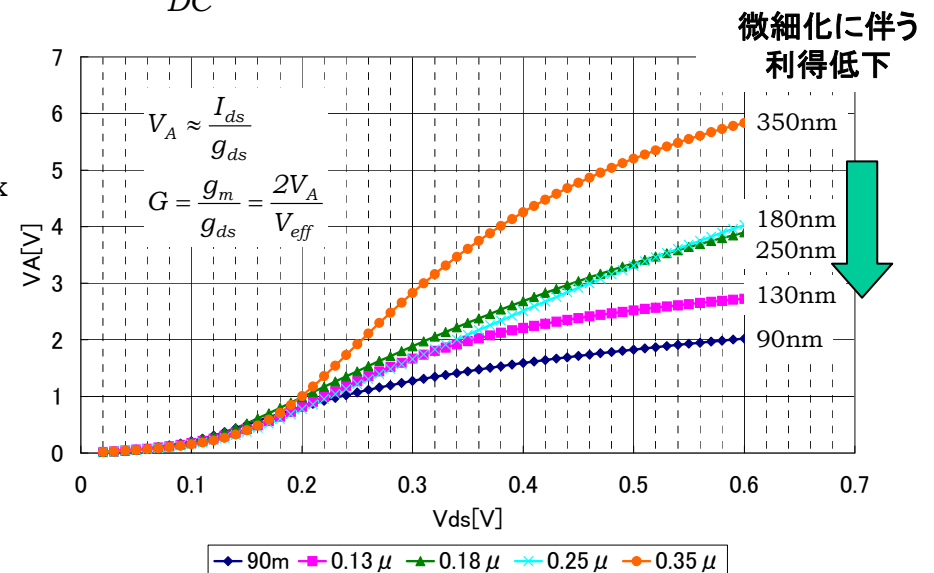
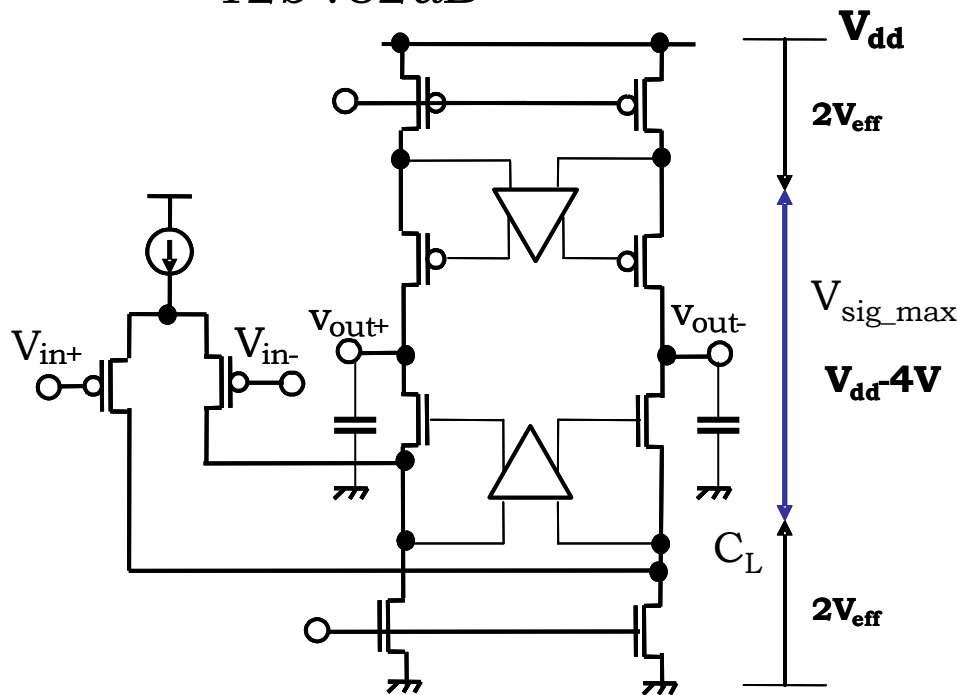
$$12b : 82 dB$$

Sub-100nm CMOS

$$G_{DC} \approx \left( \frac{V_A}{V_{eff}} \right)^n \approx \left( \frac{1}{0.15} \right)^n \approx 16dB \times n$$

$$n < 5$$

$$G_{DC} < 80dB$$



# 容量の課題: 信号系容量と寄生容量

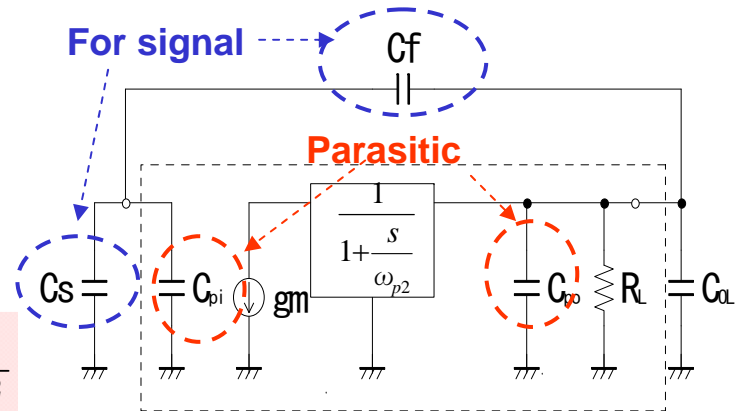
スケーリングにより寄生容量は減るが、  
低電圧化に伴い信号系容量は増大する。

$$C_o \geq 1.66 \times 10^{-19} \left( \frac{2^N}{V_{sig}} \right)^2 \quad V_{sig} = 2(V_{dd} - 4V_{eff})$$

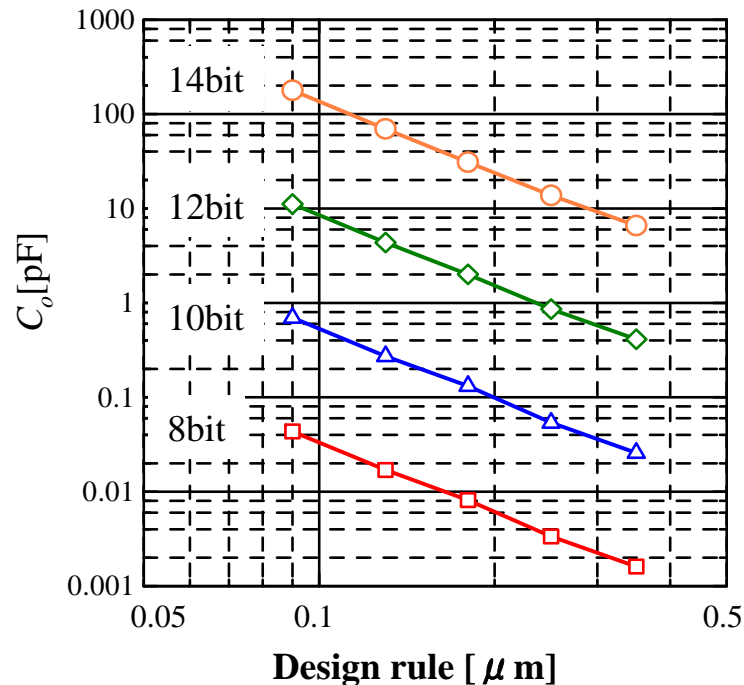
$$C_o \propto \left( \frac{2^N}{V_{sig}} \right)^2$$

$$V_{eff} = 0.15V$$

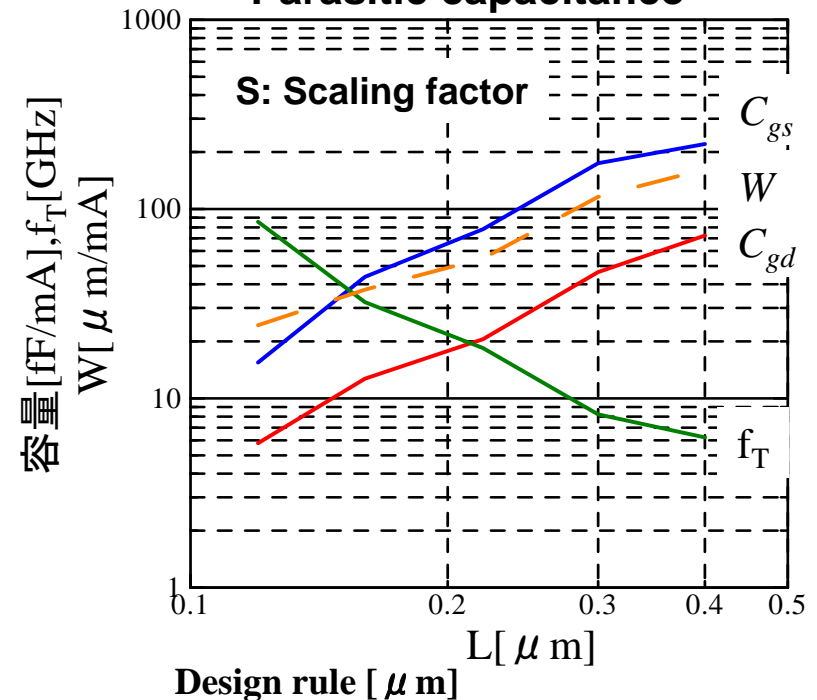
$$C_p \propto \frac{1}{S^2}$$



Required capacitance for signal

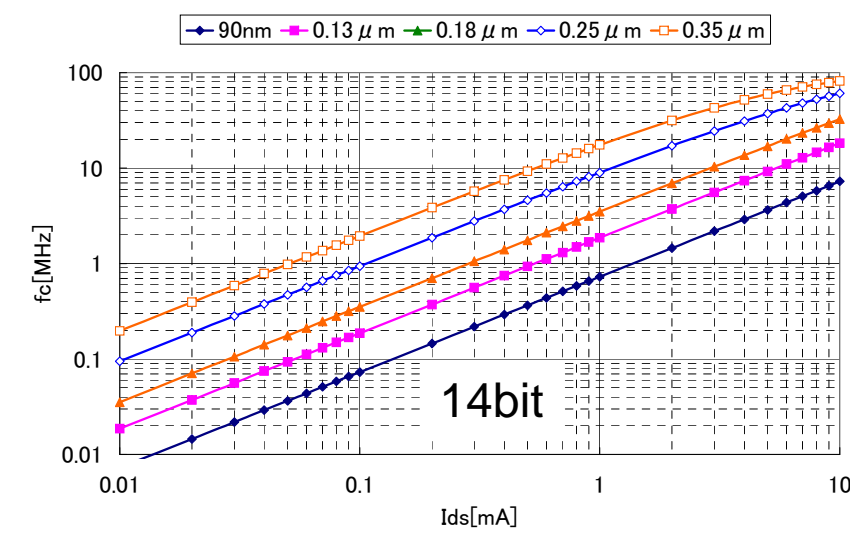
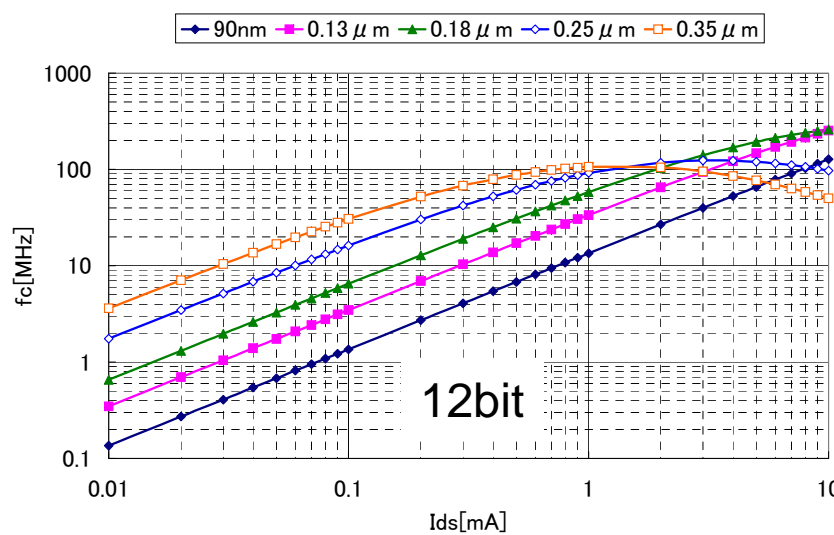
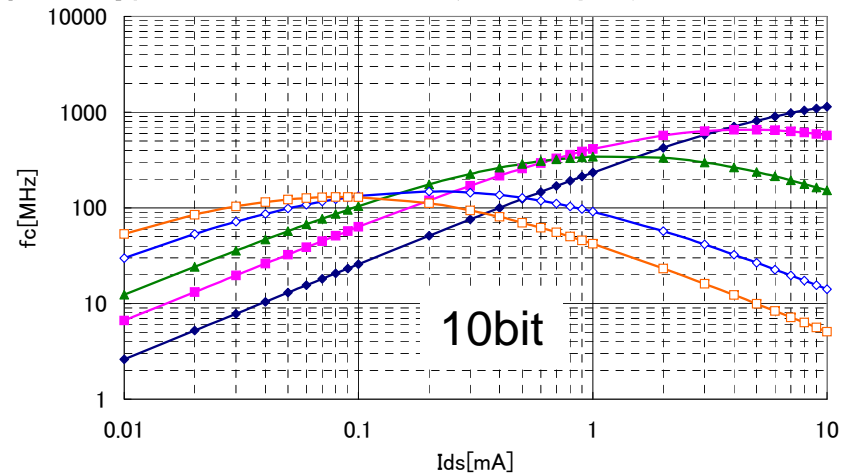
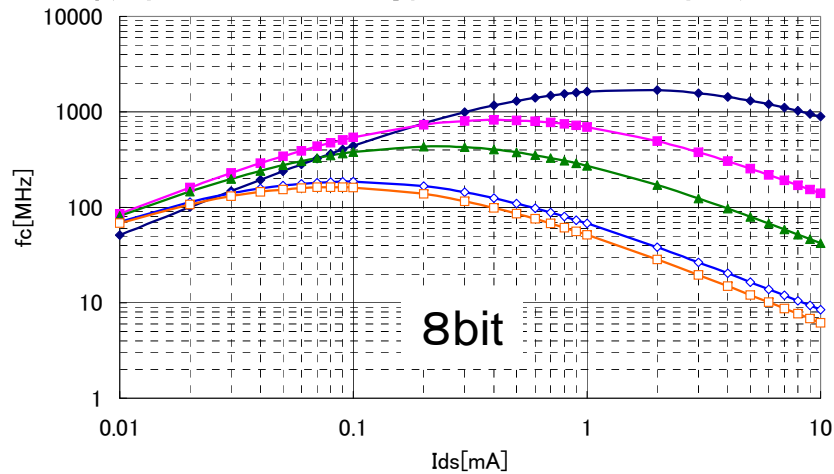


Parasitic capacitance



# パイプライン型ADCの性能

微細化は低分解能ADCには有効だが高分解能ADCでは必ずしも有効ではない

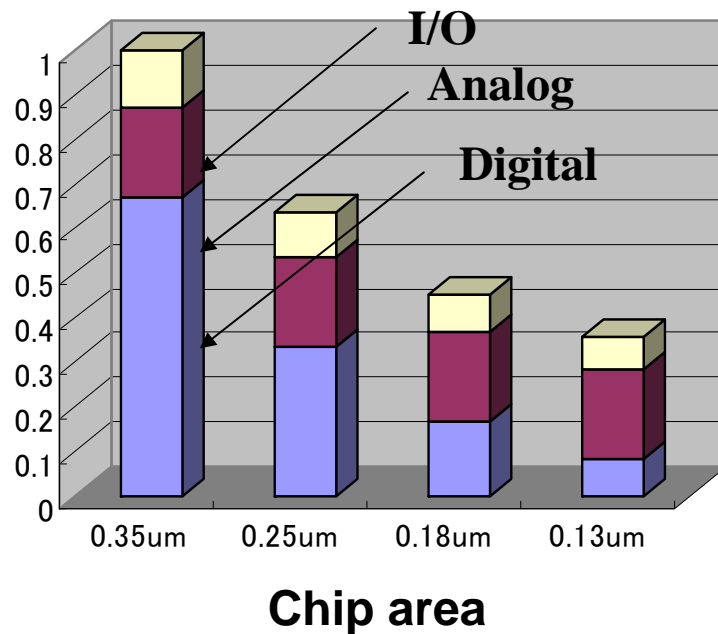




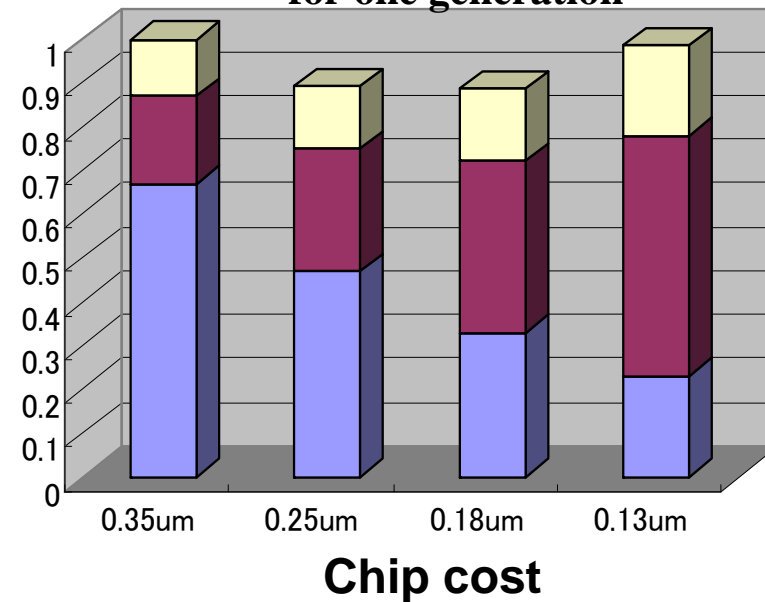
# 微細化に伴うアナログ回路コストの上昇

アナログ回路がデジタル回路のように微細化に応じて面積削減ができなければ、微細化に伴いコストアップを生じる。

面積の大きなアナログ回路は退場すべき



(0.35um : 1) Wafer cost increases 1.3x for one generation



Akira Matsuzawa, "RF-SoC- Expectations and Required Conditions,"  
IEEE Tran. On Microwave Theory and Techniques, Vol. 50, No. 1, pp. 245-253, Jan. 2002

# RF CMOS LSIのトレンド

Analog & RF CMOS は Digitally assisted RF CMOSに置き換えられる。

Wireless LAN, 802.11 a/b/g  
0.25um, 2.5V, 23mm<sup>2</sup>, 5GHz

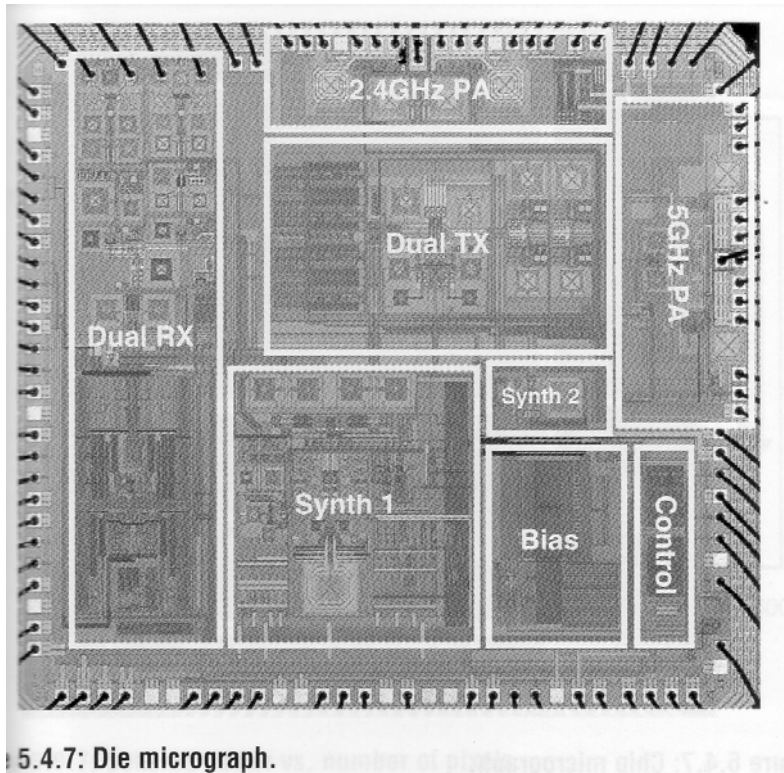


Figure 15.4.7: Die micrograph.

M. Zargari (Atheros), et al., ISSCC 2004, pp.96

Discrete-time Bluetooth  
0.13um, 1.5V, 2.4GHz

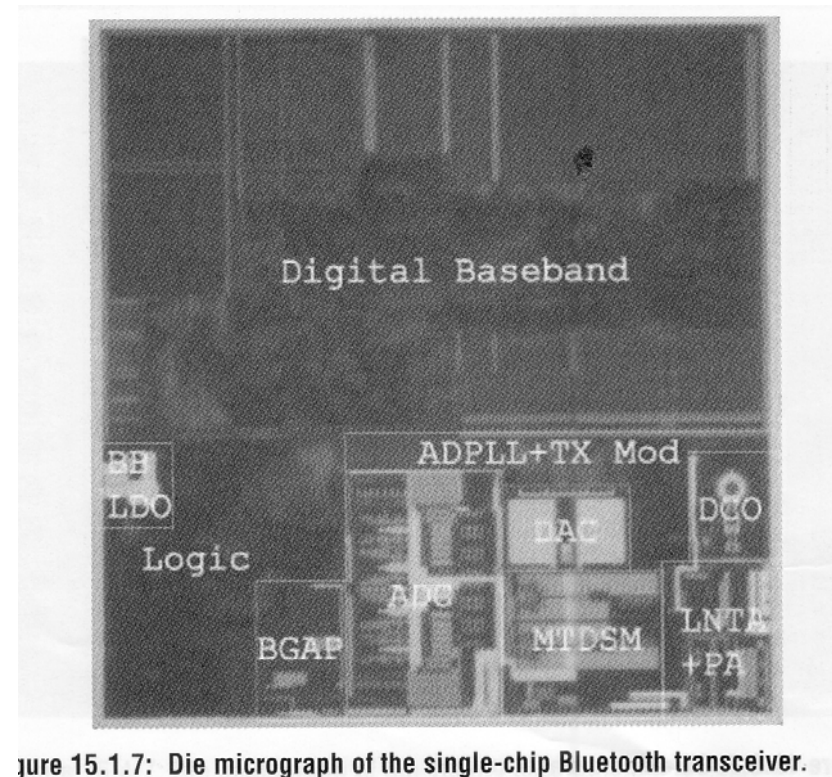


Figure 15.1.7: Die micrograph of the single-chip Bluetooth transceiver.

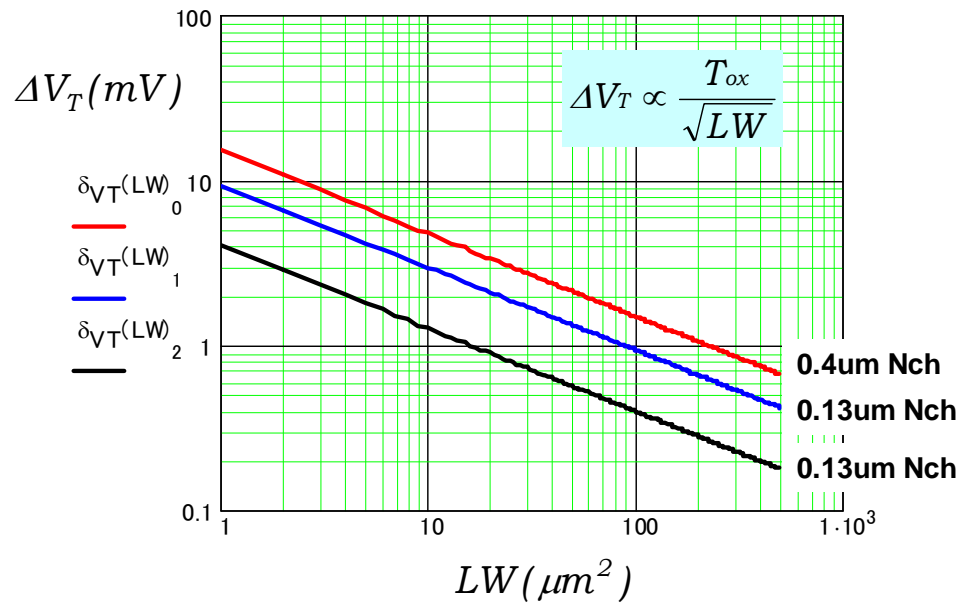
K. Muhammad (TI), et al., ISSCC2004, pp.268

# アナログの基本的性質:ミスマッチと面積

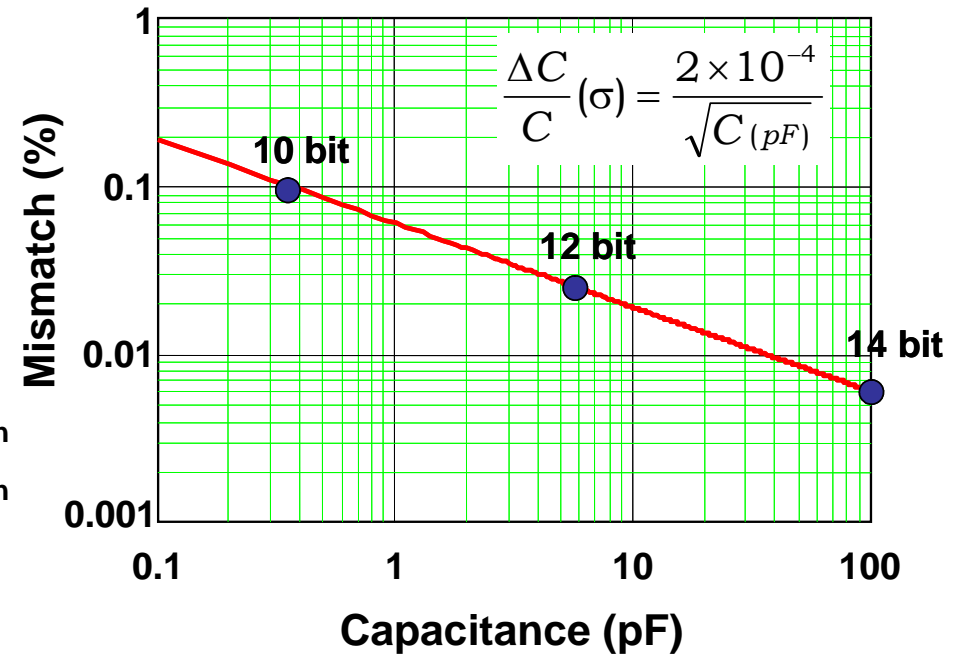
ミスマッチは面積の平方根に反比例する

$$\text{Mismatch} \propto \frac{1}{\sqrt{\text{Area}}}$$

$V_T$  mismatch vs. gate size

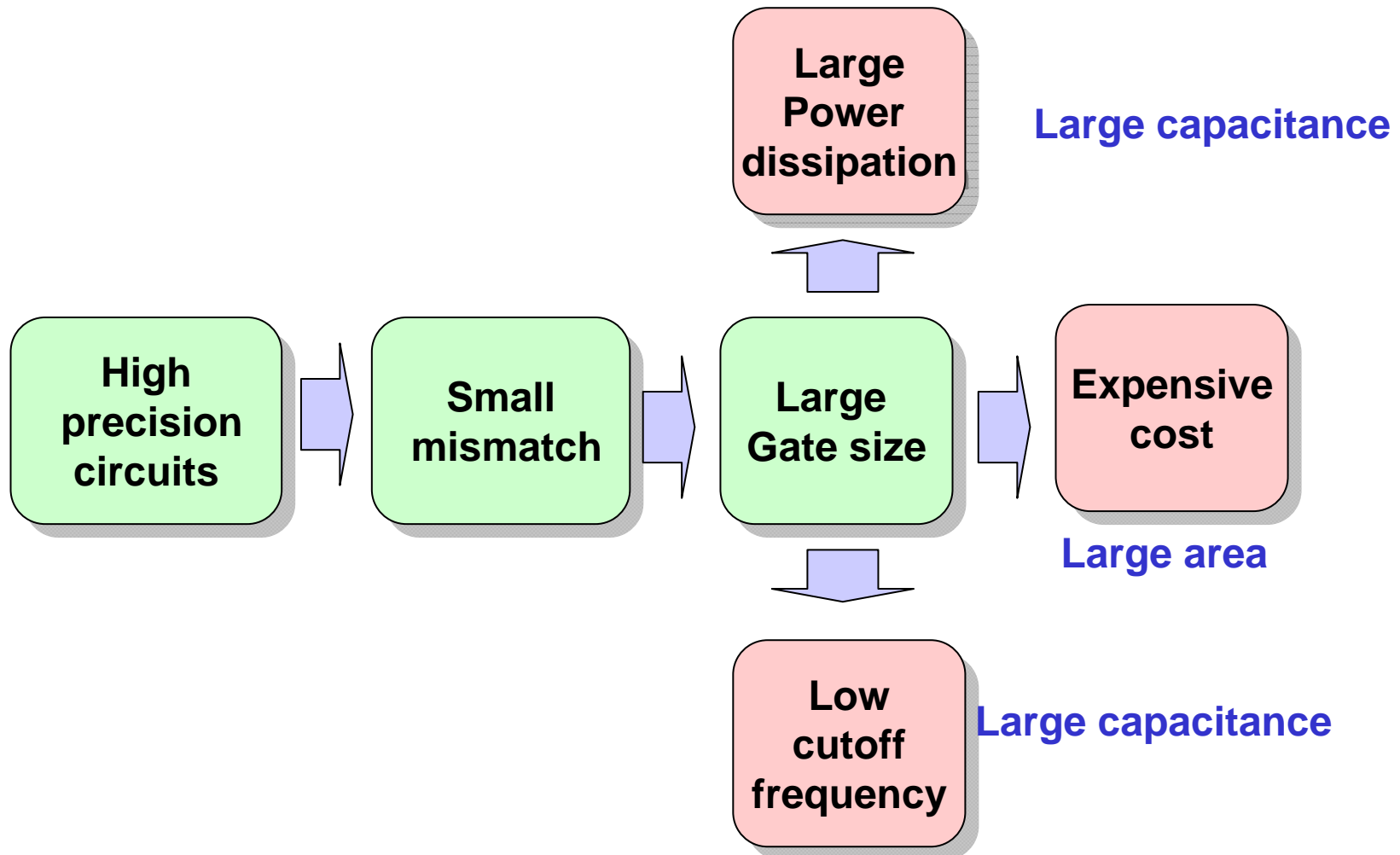


Capacitor mismatch vs. capacitance



# アナログ技術の基本課題

高精度回路を実現しようとするすると大面積になり、消費電力やコストが上昇し、高周波特性が劣化する。



# デジタルアシスト技術のパイオニア

14b DACは精度の確保のために大面積化していたが、これでは消費電力も増大する。

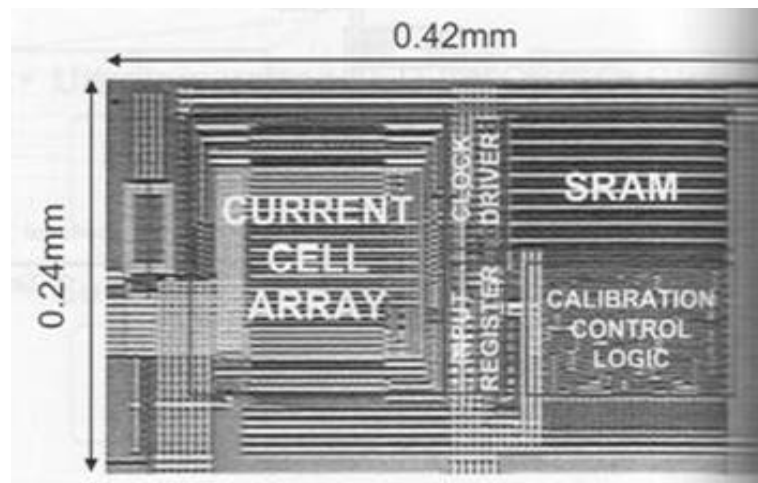
アイオワ大は発想の転換をし、微細ルールで小面積、低電力の14b DACを開発。  
精度劣化はデジタル補償で解決した。

14b 100MS/s DAC

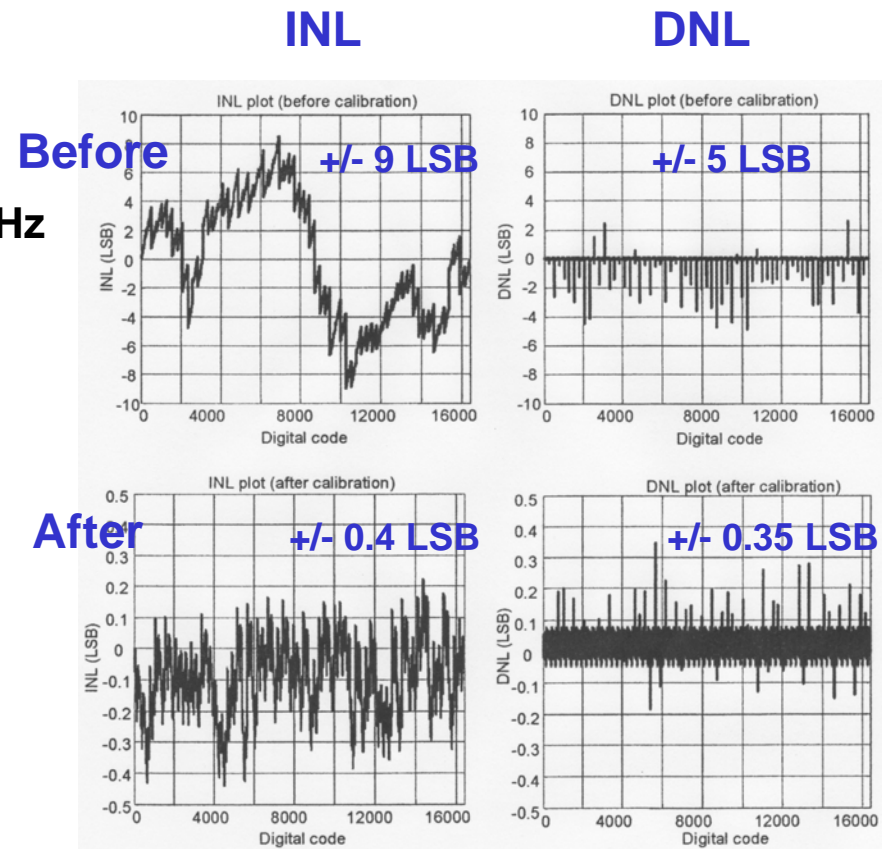
1.5V, 17mW, 0.1mm<sup>2</sup>, 0.13um

SFDR=82dB at 0.9MHz, 62dB at 42.5MHz

Area: 1/50 Pd: 1/20



Y. Cong and R. L. Geiger,  
Iowa state university, ISSCC 2003

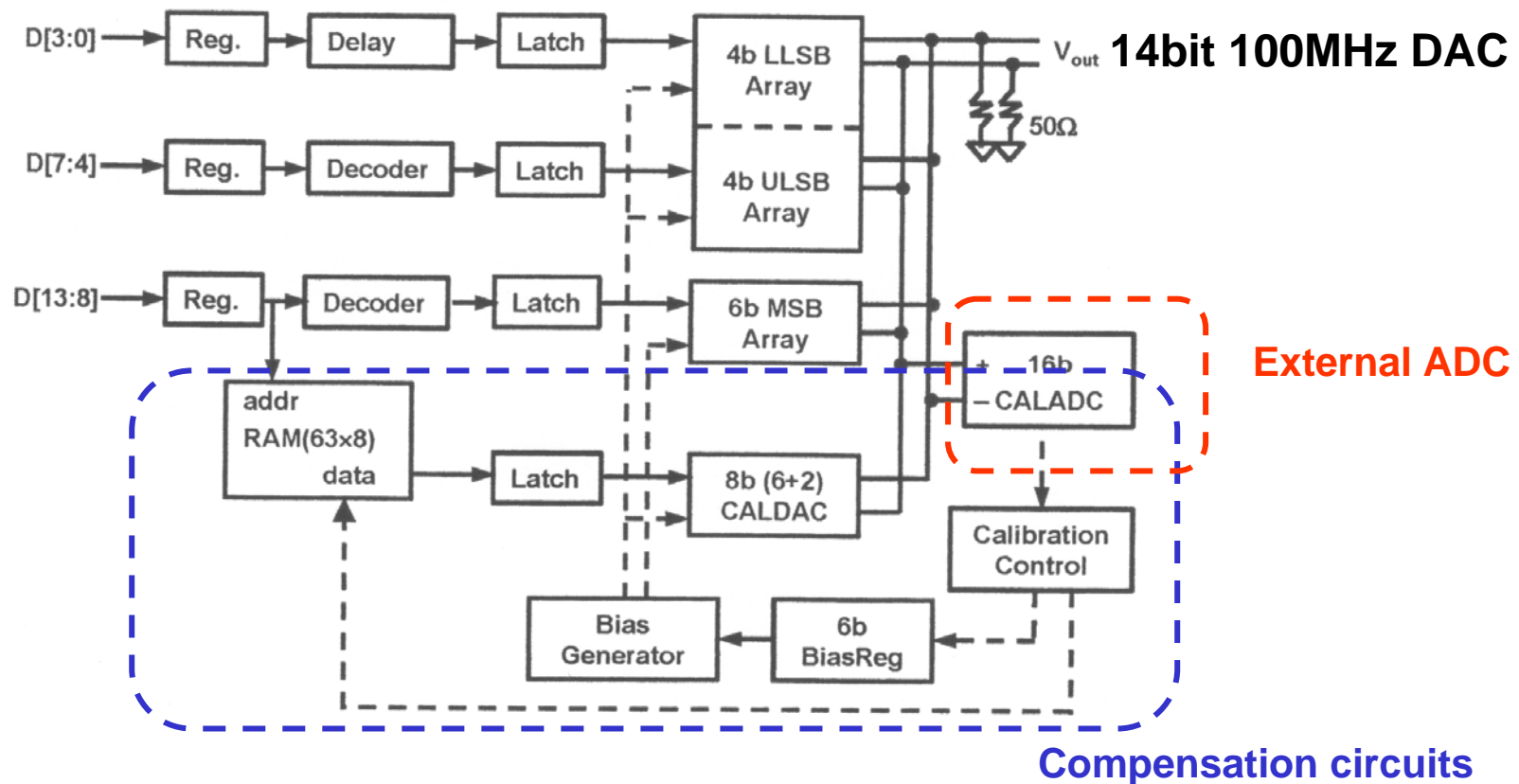


14bit DAC

# デジタル補償技術を用いたDACの構成

外部ADCを用いてDACの精度を測定、CAL DACで補償。

しかし、高精度外部ADCが必要なのはただけない。



Y. Cong and R. L. Geiger,  
Iowa State University, ISSCC 2003

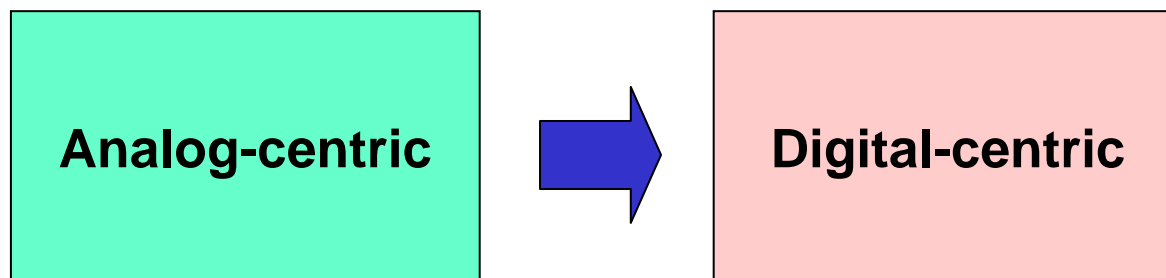
# デジタルを中心としたRF-CMOS回路

## CMOS AM/FMチューナの開発例

資料提供：(株)新潟精密

# RF CMOS LSIの技術の方向

高性能化、低コスト化、安定で単純な回路。  
外付け部品や調整箇所のお少なさやテスト容易化がポイント。  
デジタル信号処理技術とADCが重要。



<b>Signal processing</b>	Analog circuits Analog processing +External component	<b>DSP+ADC</b> <b>+ Small and robust analog ckts.</b>
<b>Adjustment</b>	External	<b>Digital on chip, no external</b>
<b>External components</b>	Large #	<b>No or less</b>



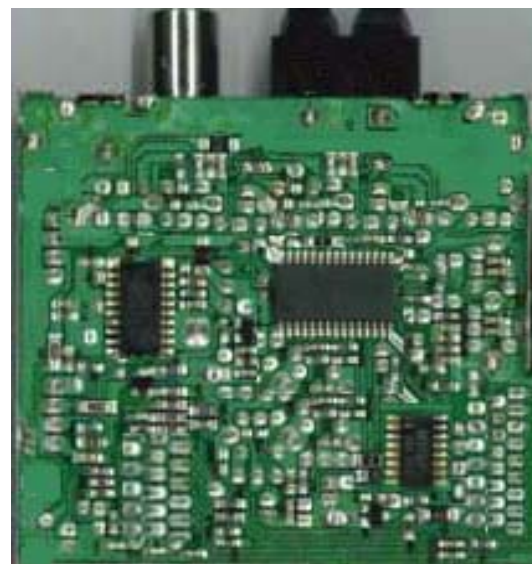
# 現在の FM/AM チューナー

現在のFM/AMチューナーは多くの外部部品と調整箇所を必要とする。

Large # of products, but not expensive product.  
More efforts for the cost reduction are still needed.



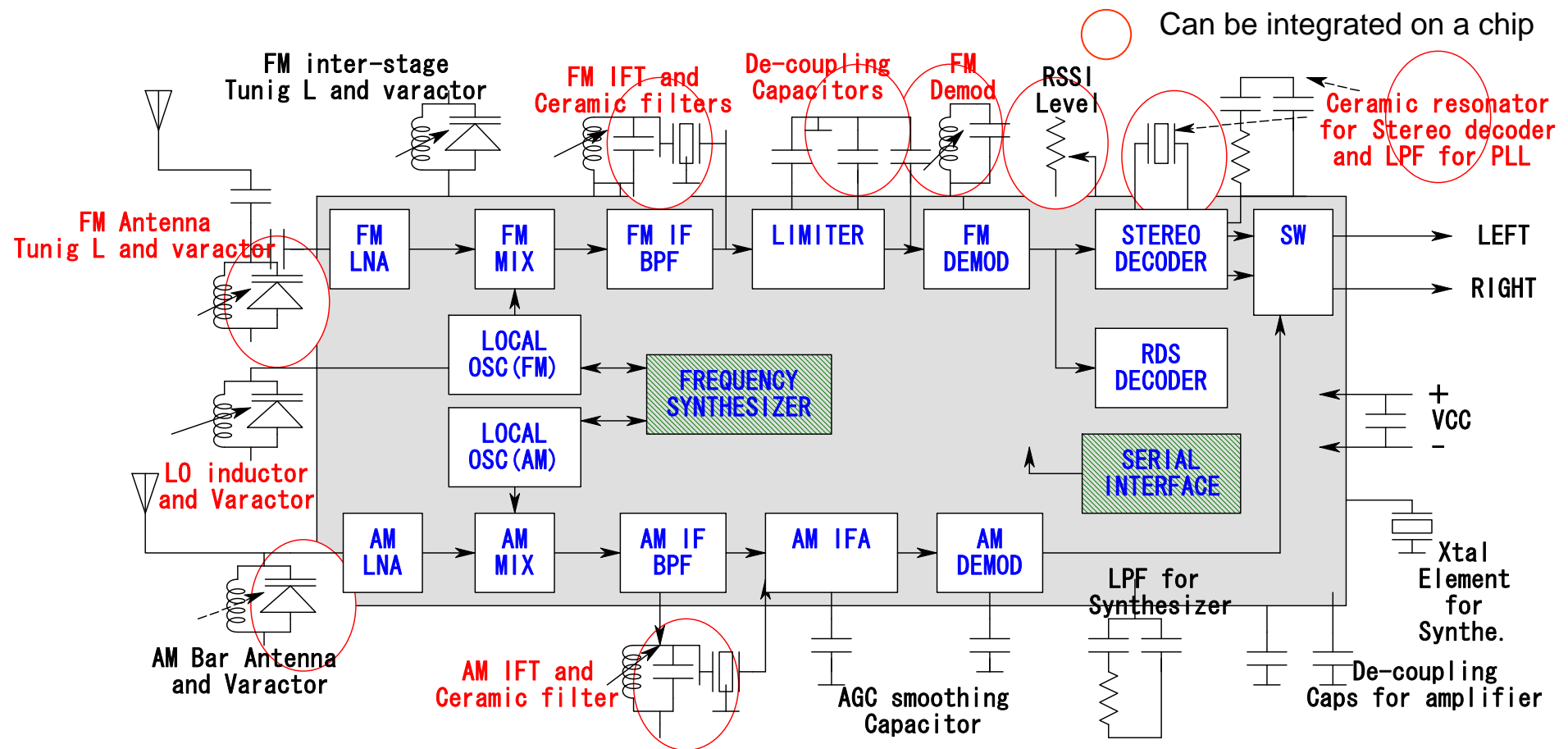
Bipolar IC = 1 (RF)  
CMOS IC = 2 (PLL, RDS)  
External Components=187



AM/FM Tuner for home use  
12 adjustment points

# アナログ中心の RFCMOS LSI

最初のCMOS LSIはアナログ回路技術を用いて  
多くの外部部品をオンチップ化した、、、、



# アナログ中心の RFCMOS LSIに用いた技術

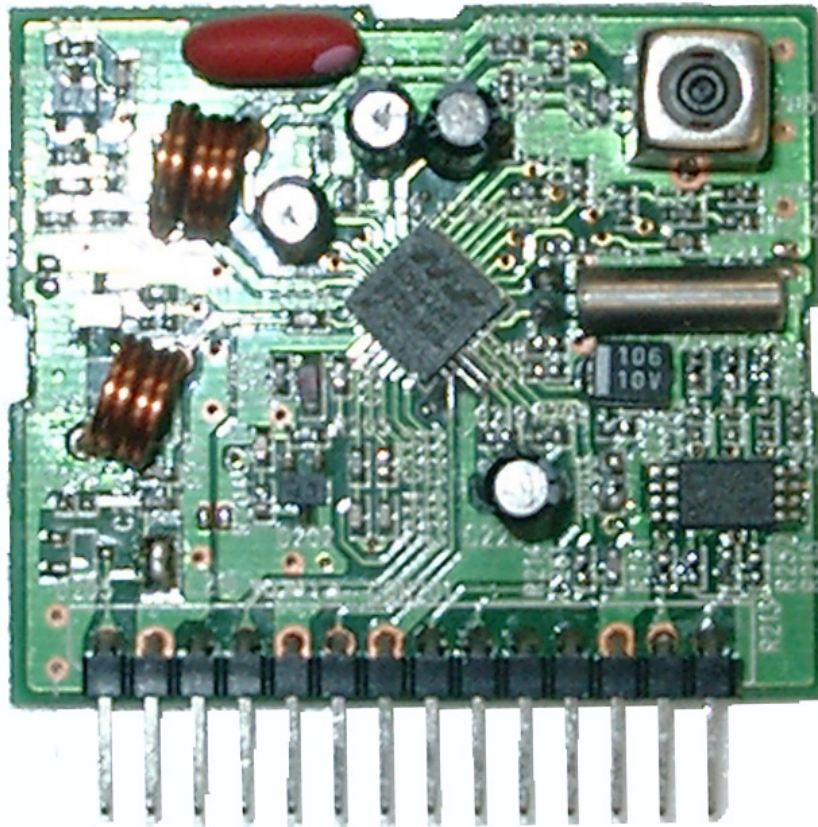
アナログ技術のみでは性能が不十分な上にPVTばらつきの影響が大きく多くの外部部品が残った。

Parts	Methods for on-chip	Problems
AM/FM IF BPF	1. Low IF( a few hundred KHz) 2.Gm-C BPF with auto alignment, SCF	1.poor selectivity(-45dB), 2. SCF Switch noise 3. Center frequency shift by DC offset 4. Poor image rejection ratio (25 to 35dB)
FM Demodulator	Pulse count FM detector	Poor THD (0.5%)
Stereo Decoder	Multi-vibrator VCO, SCF filter	Large variation of free-run frequency Still need external LPF for PLL
RSSI Level adj.	Signal detector with DC compensation	Can't cover all process corner
Varactor	MOS varactor	Too much sharp C-V curve, distorted signal
AGC smoother	Time division charge and discharge	Needs large capacitor for low audio frequency
Capacitors	Stages Direct connection, use small value coupling capacitor	High impedance required, Difficult for low frequency

# アナログ中心のCMOS チューナーの結果

---

確かにCMOS化は達成したが、外付け部品や調整箇所が多く、しかも性能が不安定かつ不十分なため、ユーザーにとってもベンダーにとっても魅力はなかった。

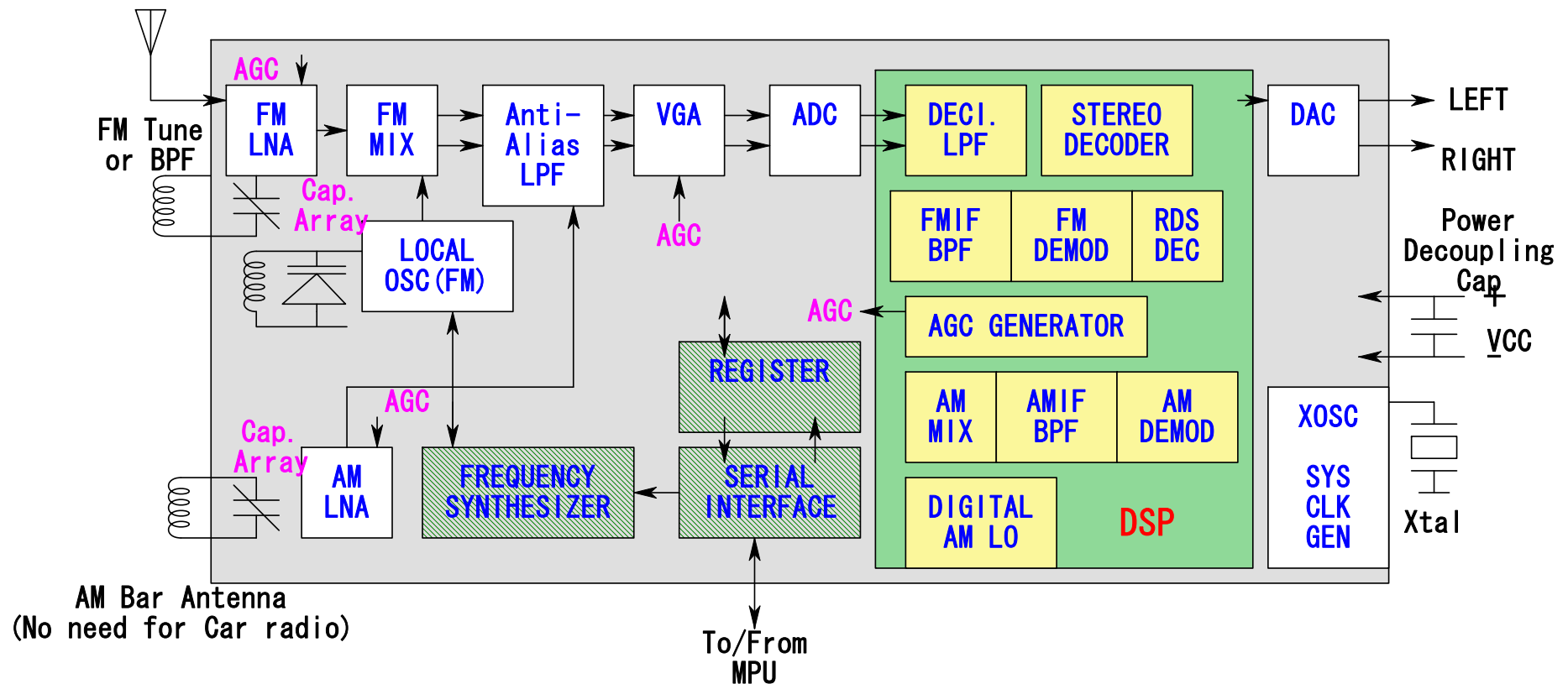


External components 187→ 69

# デジタル中心のCMOSチューナーの構成

アーキテクチャをデジタル中心のものに変更した

できるだけ早くADCLし、あとはDSPで処理する



# デジタル中心のRFCMOS技術

---

**Lower frequency** AM: 522 KHz to 1710 KHz  
SW: 2.3MHz to 26MHz  
FM: 87.5 to 108 MHz

**Larger Inductance and capacitance** → **Digital filter, Mixer, PLL  
GHz OSC with divider**

**Serious 1/f noise** → **PMOS**

**Larger signal dynamic range** AM: 14 dBuV to 126 dBuV  
FM: 0 dBuV to 126 dBuV

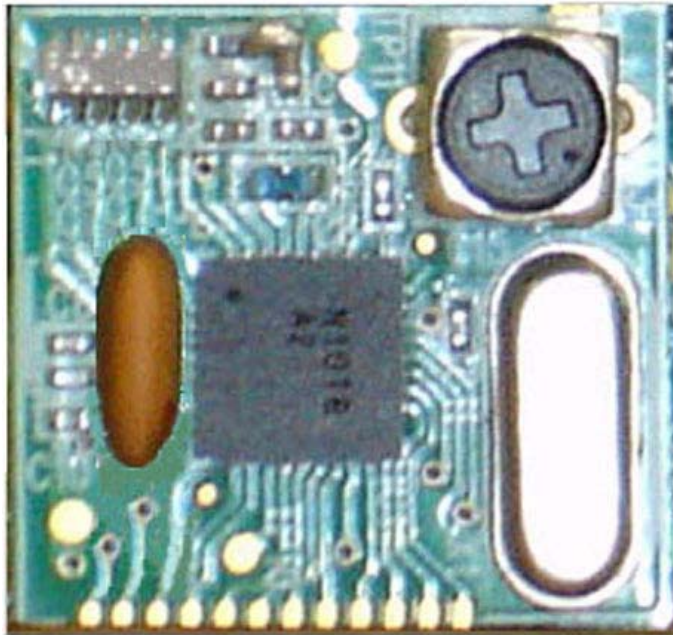
**Sharp and fine filter** → **Digital Signal processing  
With high resolution ADC  
IF Freq. changed from  
10.7 MHz to several 100 KHz**

**High linearity ckt.** → **High resolution ADC  
Switch mixer  
Watching desired and undesired signals**

# デジタル中心のCMOSチューナーの結果

---

十分な性能を達成、外部部品は11個まで減少、  
外部調整箇所はゼロになった。



**Full CMOS one-chip solution**

**# of external components are 11**

**No adjustment points**

**Sensitivity: FM: 9dBuV, AM: 16dBuV**

**Selectivity: FM/AM >65dB**

**SNR: FM: 63dB, AM: 53dB**

**Stereo sep: 55dB**

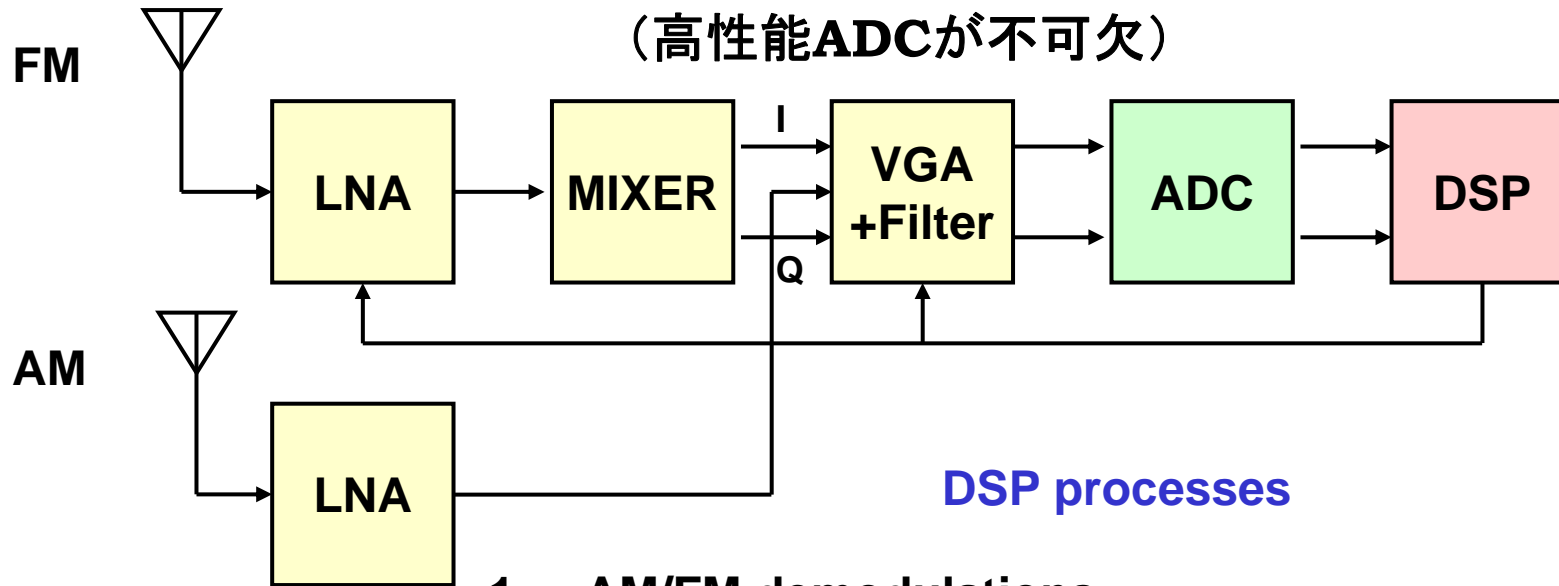
**Image ratio: FM: 65dB, AM: Infinity**

**Distortion: FM: 0.09%, AM=0.25%**

# 信号パス

DSPが殆どの信号処理を受け持つ

(高性能ADCが不可欠)



1. AM/FM demodulations
2. Stereo decoder
3. AM mixer
4. Channel select filter
5. Support for image reject
6. Watch the signal level and control gain of each stage
7. Parameter control and adjustment with MCU

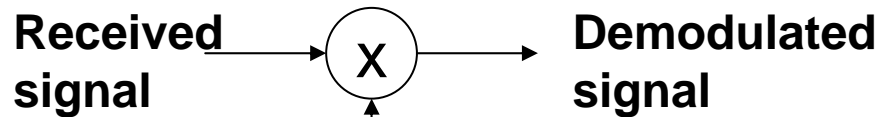


# AM/FM 信号の復調

AM/ FM 信号は数値演算で復調可能である

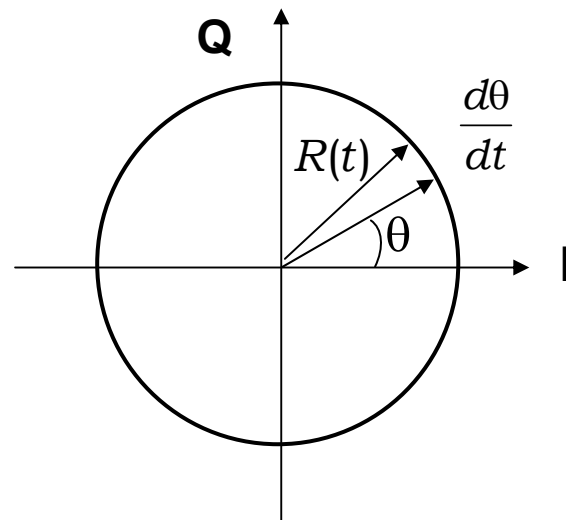
1) AM demodulation

$$\underline{[1 + S(t)] \cdot \exp(j\omega_c t)} \times \underline{\exp(-j\omega_c t)} = 1 + S(t)$$



2) FM demodulation

$$R(t) \exp\left(\Delta j\omega t + jK_d \int m(\tau) d\tau\right)$$



$\Delta\omega$  : Frequency offset

$R(t)$  : Amplitude variation

$m(\tau)$  : Baseband signal to be recovered

$$\theta = \Delta\omega t + K_d \int m(\tau) d\tau$$

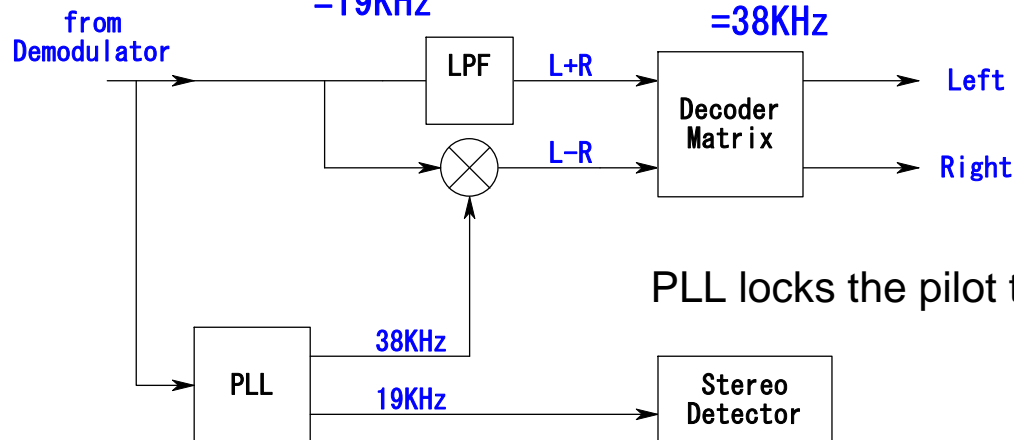
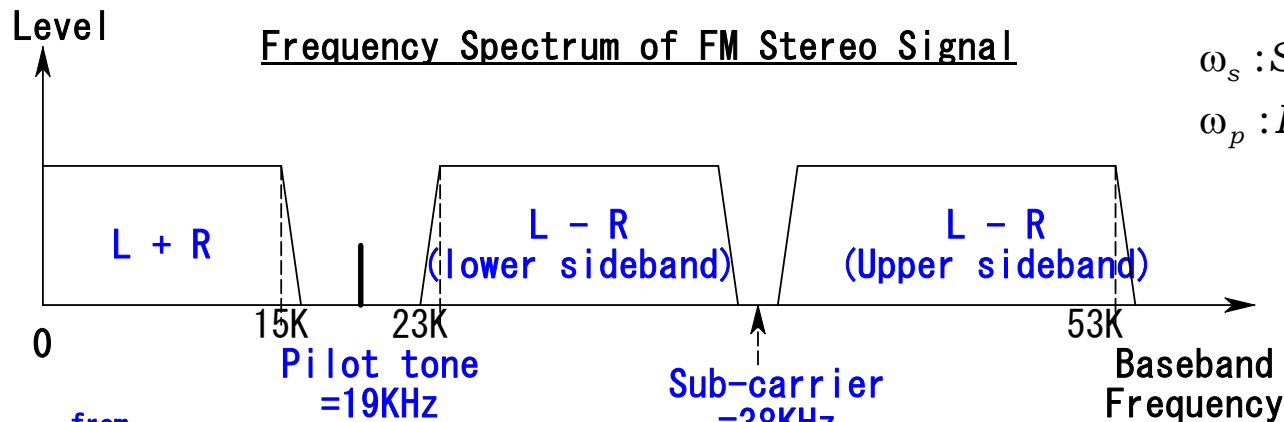
$$\frac{d\theta}{dt} = \Delta\omega + K_d m(t)$$

$m(t)$  can be demodulated

# ステレオ信号の復調

ステレオ信号も デジタルPLL, mixer, filter で復調可能である

$$S(t) = (L + R) + (L - R)\cos\omega_s t + K \cos\omega_p t$$



$$(L + R) + (L - R) = 2L$$

$$(L + R) - (L - R) = 2R$$

PLL locks the pilot tone and generates 38KHz for sub-carrier

# low IF 受信機におけるイメージ除去

イメージ信号は位相を90度回転すれば除去可能なはずであるが、、

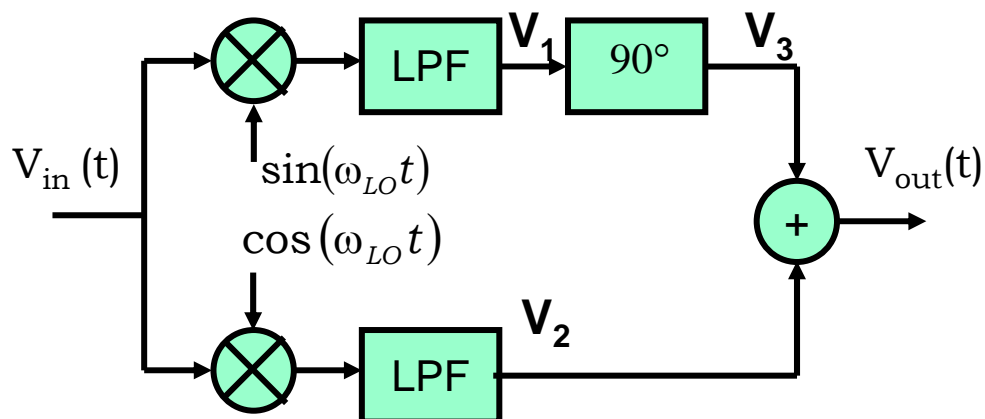


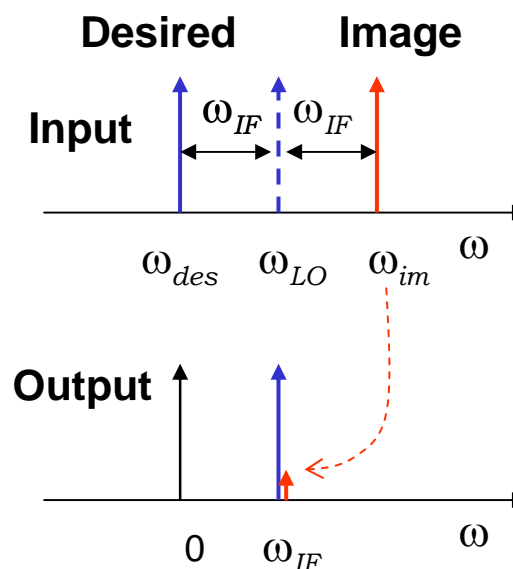
Image rejection mixer

$$V_1(t) = -\frac{V_{des}}{2} \sin(\omega_{des} - \omega_{LO})t + \frac{V_{im}}{2} \sin(\omega_{LO} - \omega_{im})t$$

$$V_2(t) = \frac{V_{des}}{2} \cos(\omega_{des} - \omega_{LO})t + \frac{V_{im}}{2} \cos(\omega_{LO} - \omega_{im})t$$

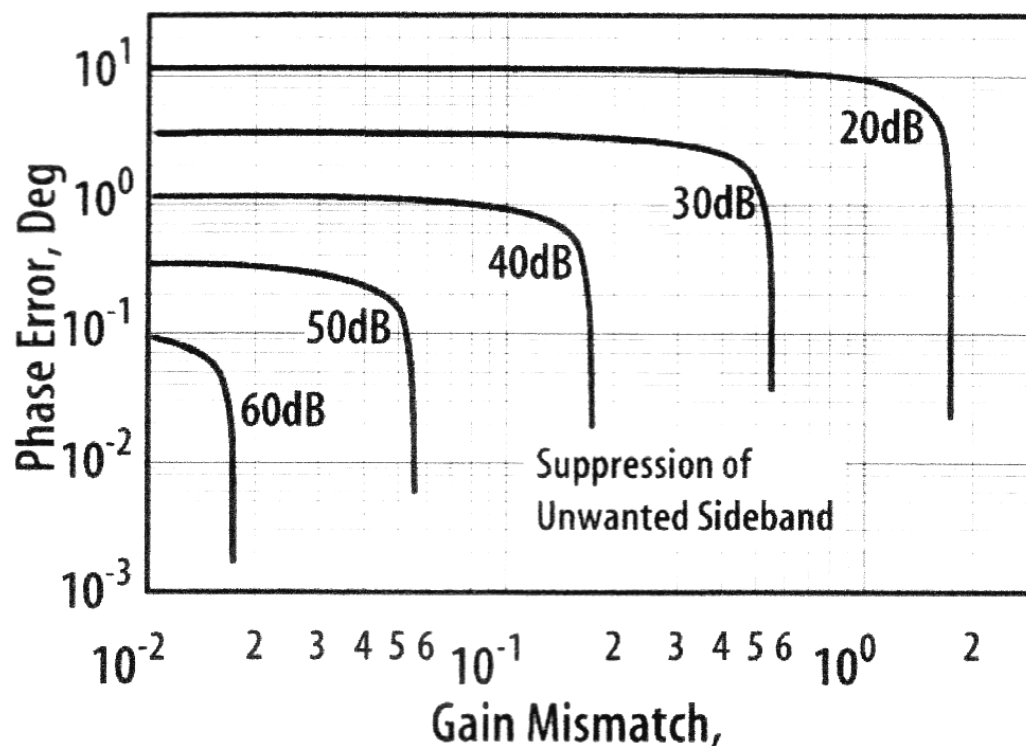
$$V_1(t) \rightarrow 90^\circ \text{ shift} = V_3(t) = \frac{V_{des}}{2} \cos(\omega_{des} - \omega_{LO})t - \frac{V_{im}}{2} \cos(\omega_{LO} - \omega_{im})t$$

$$V_{out}(t) = V_{des} \cos(\omega_{des} - \omega_{LO})t$$



# 要求される利得と位相精度

60dBの達成には 0.1 deg and 0.01%の位相・利得のマッチングが必要  
アナログ方式では35dB程度が限度



Conventional IRR: 35dB

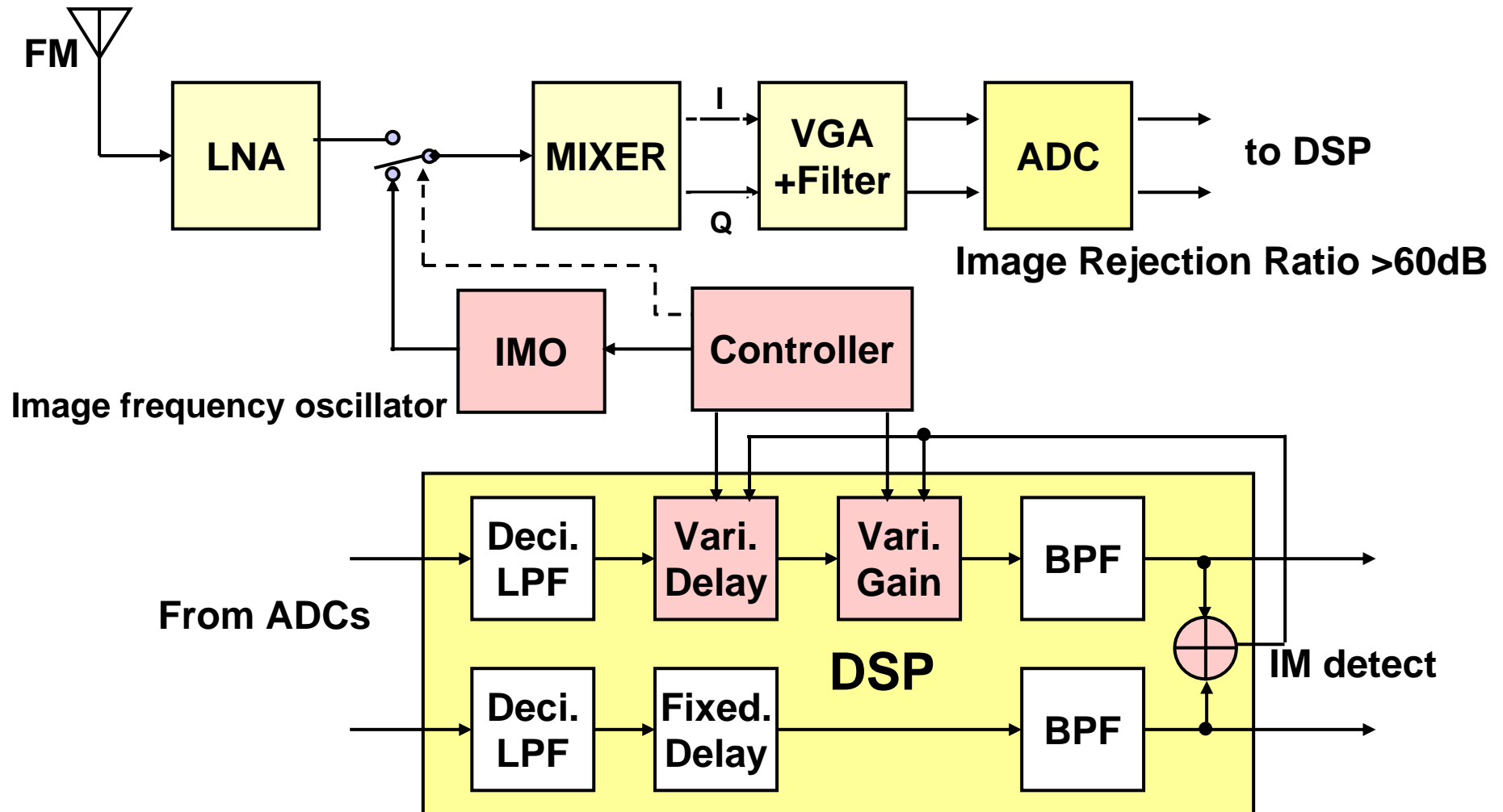
IRR: Image rejection ratio

$$IRR \approx \frac{\left(\frac{\Delta G}{G}\right)^2 + (\Delta\theta)^2}{4}$$

A. Rofougaran, et al.,  
IEEE J.S.C. Vol.33, No.4,  
April 1998. PP. 515-534.

# デジタルイメージ除去

イメージのダミー信号を発生させ、DSP中の遅延と利得を調整して、最小に持って行く  
これにより60dBのイメージ除去比を達成した。



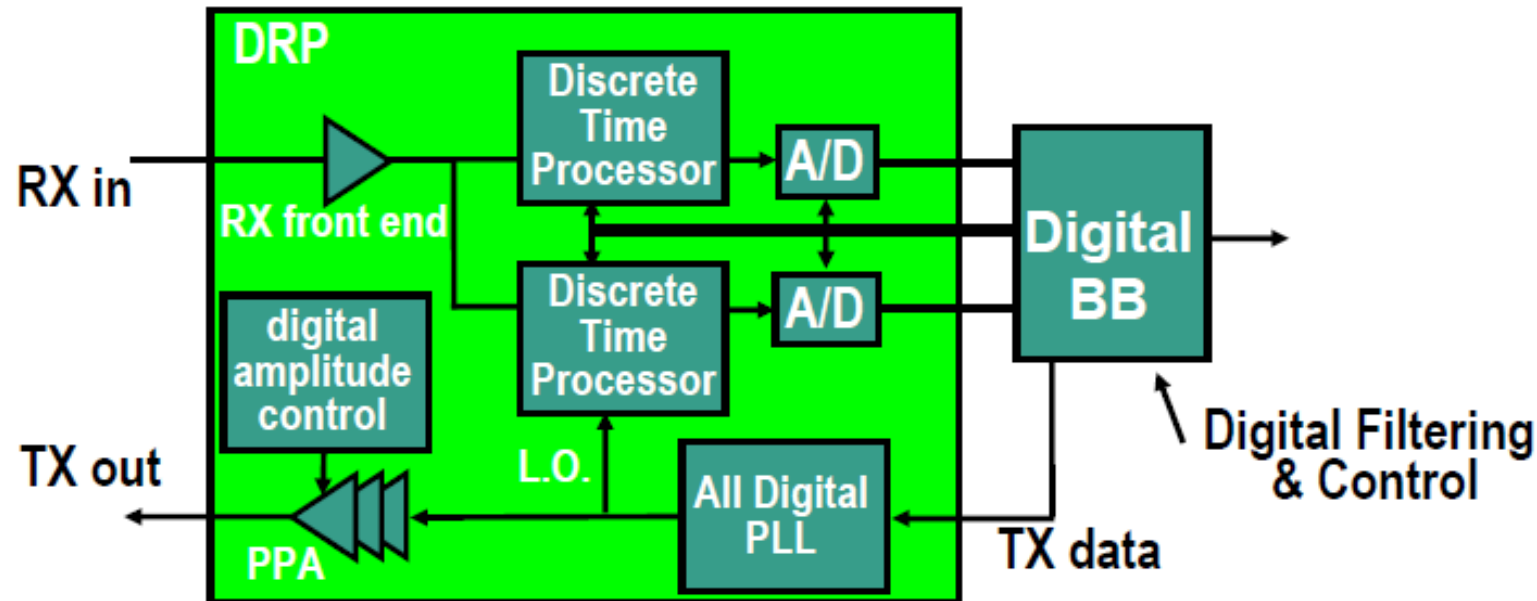
# DRP: Digital RF Processing

**TIから提案された、今後のRFCMOSLSIの基本コンセプト**

R.B. Staszewski, K. Muhammad, D. Leipold, Chih-Ming Hung, Yo-Chuol Ho, J.L. Wallberg, C. Fernando, K. Maggio, R. Staszewski, T. Jung, Jinseok Koh, S. John, Irene Yuanying Deng, V. Sarda, O. Moreira-Tamayo, V. Mayega, R. Katz, O. Friedman, O.E. Eliezer, E. de-Obaldia and P.T. Balsara, "All-Digital TX Frequency Synthesizer and Discrete-Time Receiver for Bluetooth Radio in 130-nm CMOS," IEEE Journal of Solid-State Circuits, Vol. 39, No. 12, pp. 2278-2291, December 2004.

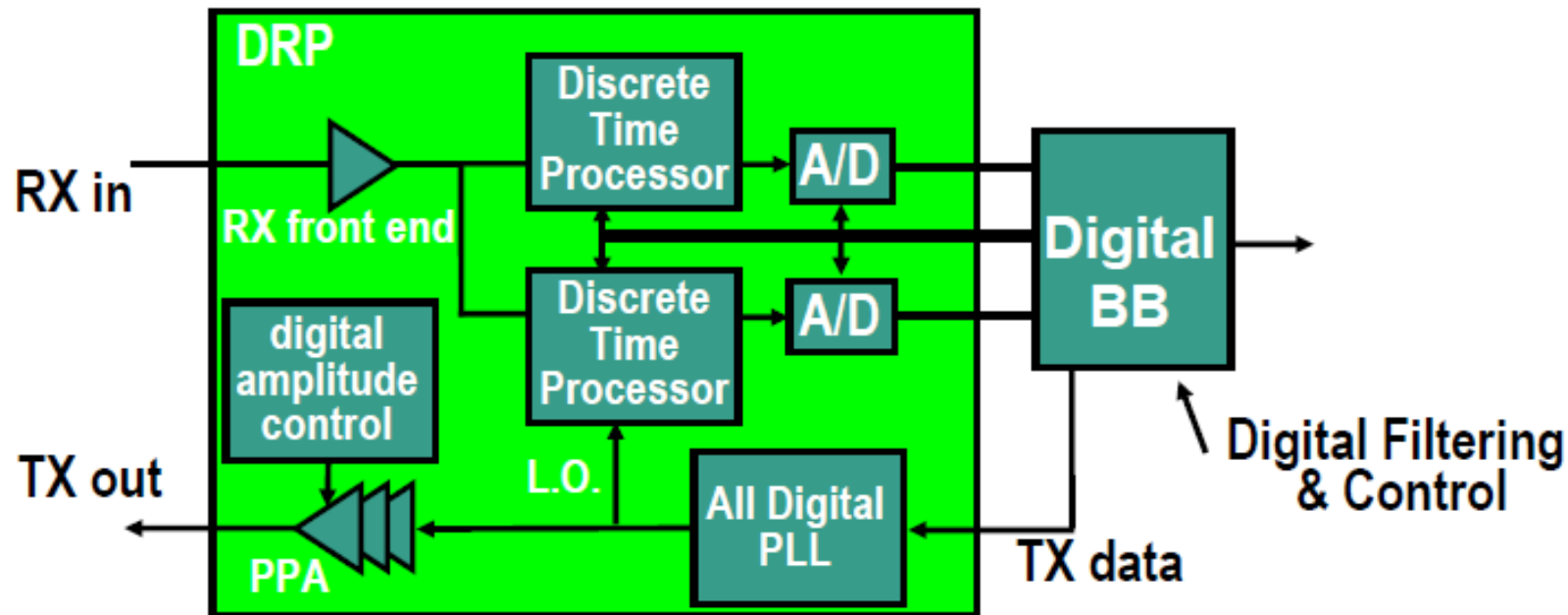
Courtesy Dr. R. B. Staszewski, TI

# DRP approach for transceivers



- **Minimize analog and RF circuitry**
  - Self-calibrate remaining analog (with dedicated processor)
  - Relax passive requirements as much as possible
- **Digital approach speeds debug and development**
- **Self-test and calibration made possible**
- **Production yield dominated by silicon defect density**

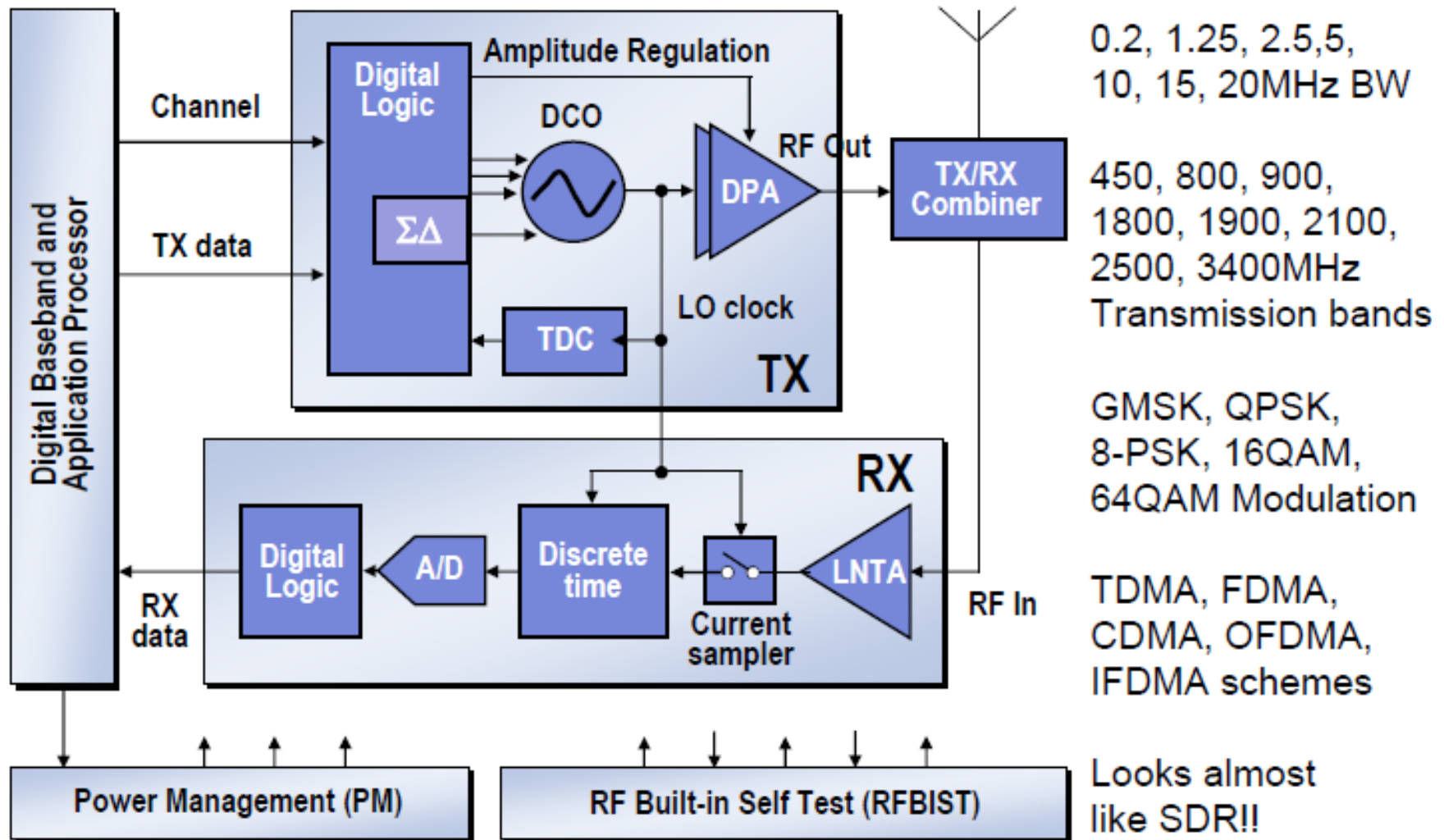
# DRP approach for transceivers



- **Move functions to domains of CMOS-process strengths**
  - Operate in fine time resolution, avoid fine voltage resolution
  - Inductor area could be equal to ~100K gates (use digital!)
  - Use switched cap techniques – excellent matching in DSM CMOS (not sensitive to process variations)
  - Logic and switched cap circuits can work well at low voltage

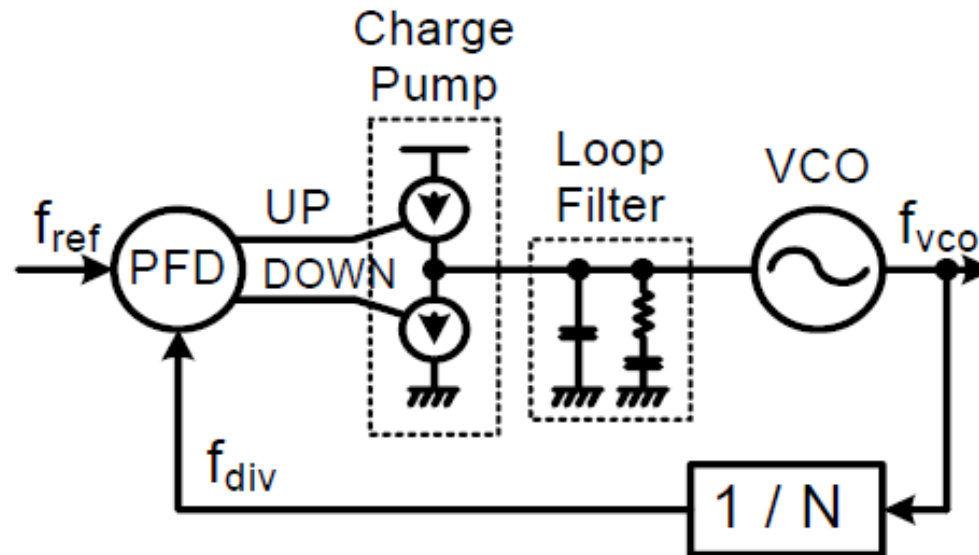


# DRP Architecture



# PLLの課題

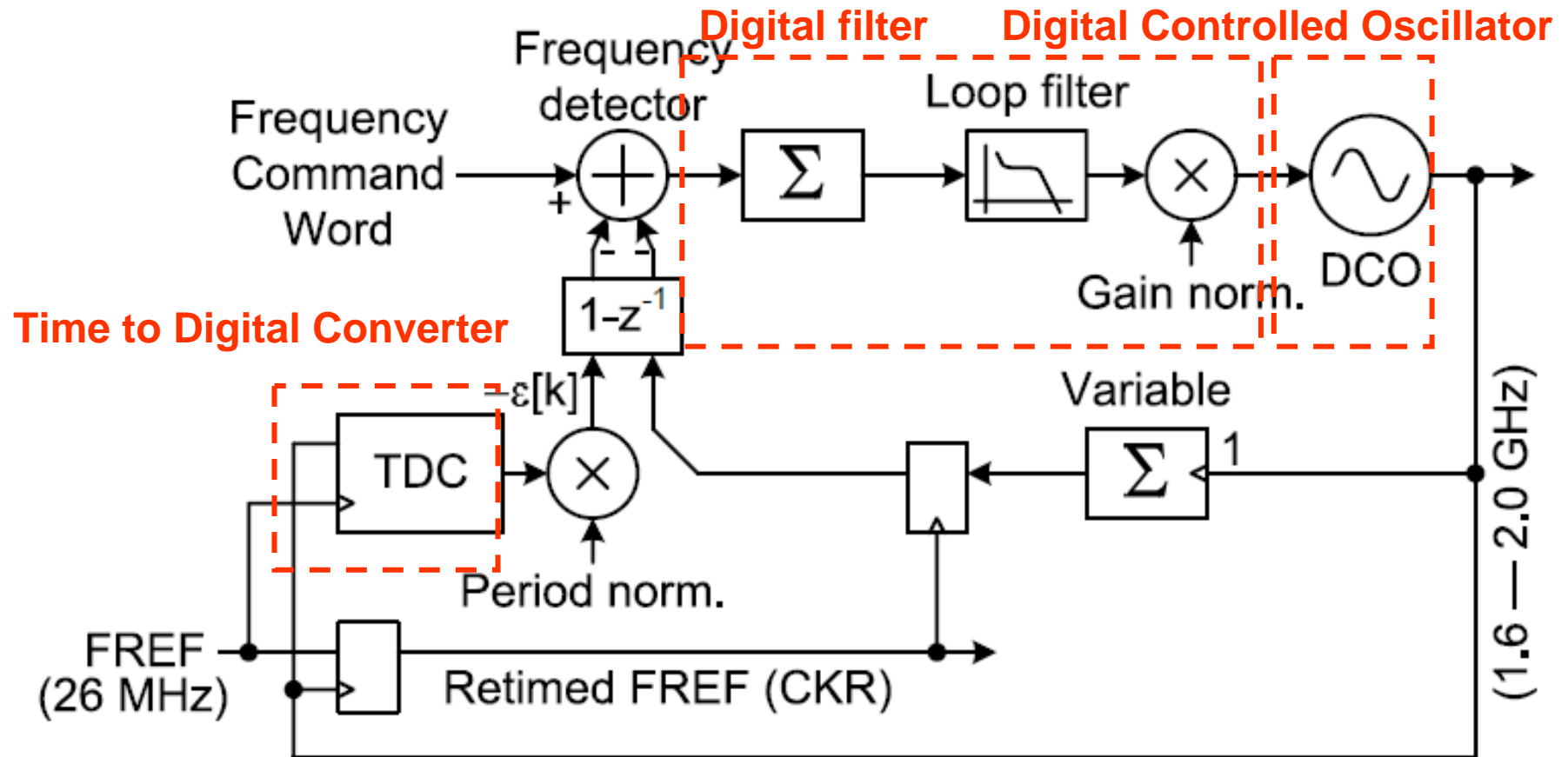
PLLはチャージポンプやループフィルタなどのアナログ回路部分がネックになる



- Many analog functions = multiple noise sources
- Varactors in VCO are sensitive (high tuning factor, i.e. KVCO)
- Loop filter may be large, leaky capacitors (for open loop “freeze”), variances in passives...
- Hard to calibrate
- Lock times can be long ( $>100\mu\text{sec}$ )

# All-Digital PLL

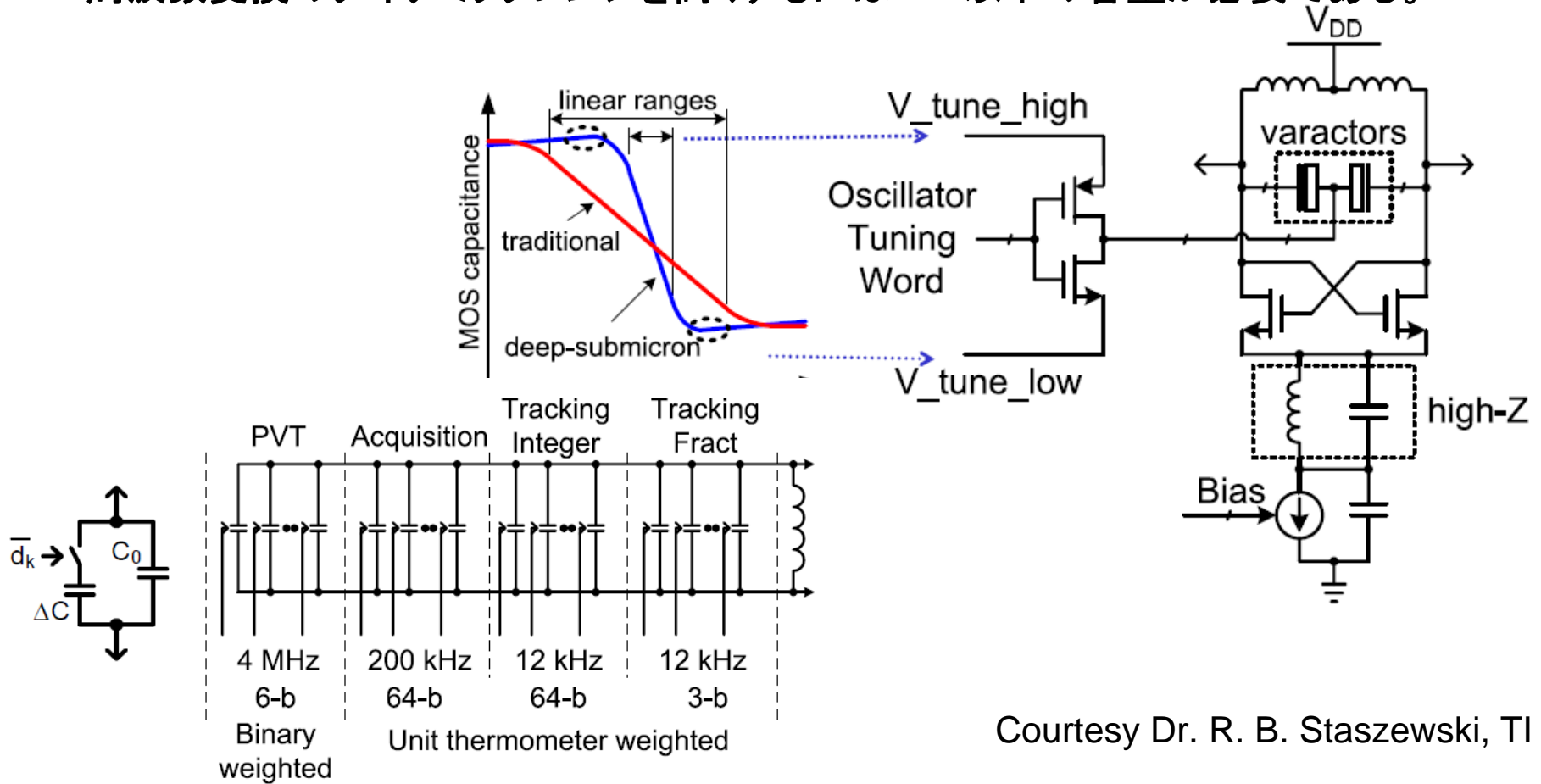
アナログ部分をデジタルに置き換える



References [2], [3] - R. Bogdan Staszewski et al.

# デジタル制御発振器

バラクタのデジタル制御によりAM/PM変換は減少するであろうが  
周波数変換のダイナミックレンジを高くするには1fF以下の容量が必要である。



Courtesy Dr. R. B. Staszewski, TI

High-speed dithering and dynamic element matching are used to achieve high resolution (LSB = ~1.5Hz).

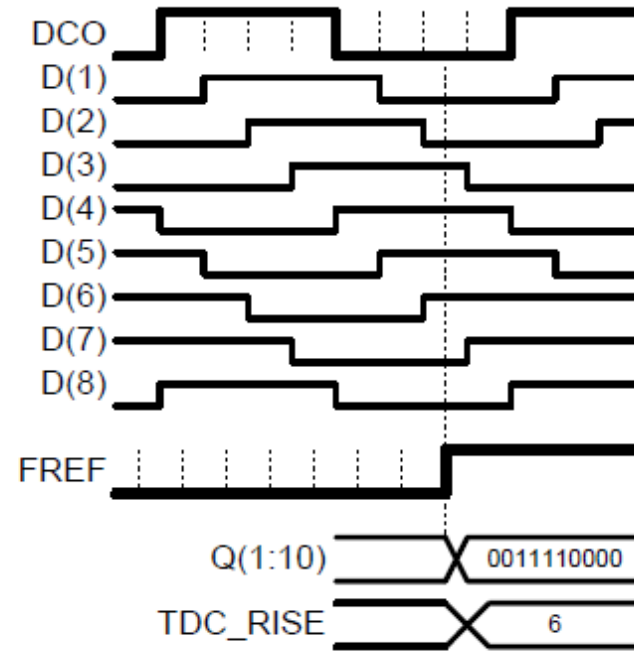
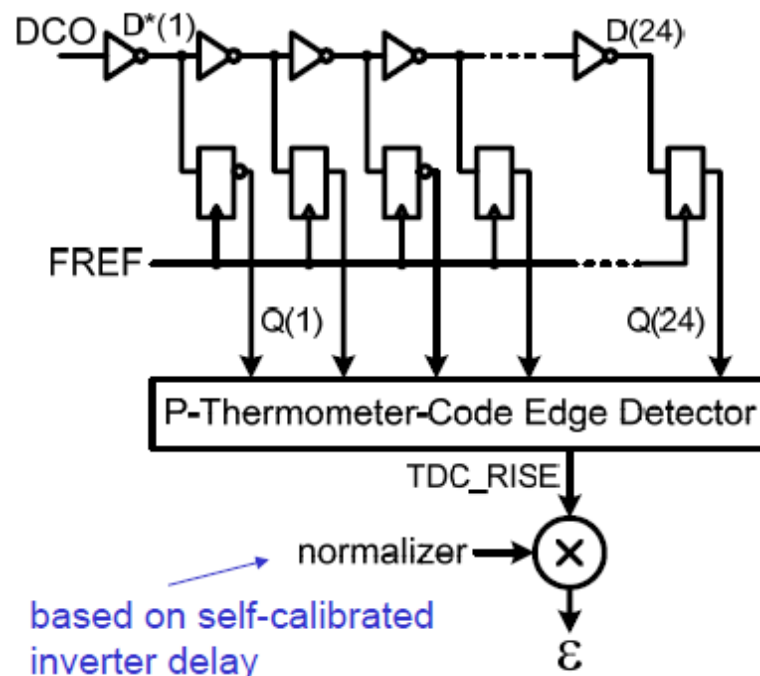
ディザとDEM (Dynamic Element Matching) が用いられている

# TDC: Time-to-Digital Converter

電圧方向の情報よりも時間方向の情報を用いた方が良いのでは？という発想

Issue: more small delay will be required.

- ◆ Quantized phase detector with resolution of about 20 ps
- ◆ DCO clock passes through the inverter chain
- ◆ Delayed outputs are sampled by FREF

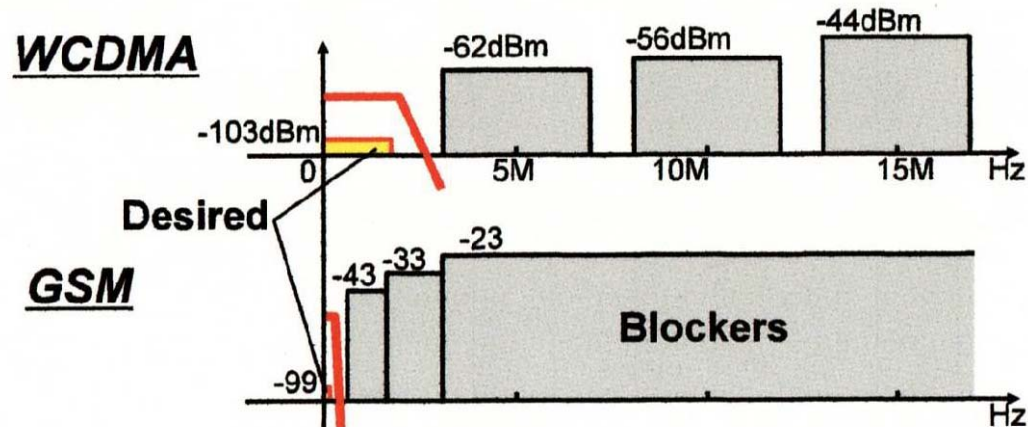


# SDR: Software Defined Radio

SDR: 様々な無線規格に1つのハードウェアで対応する必要がある。

このシステムの鍵は性能可変が容易なフィルタの実現である

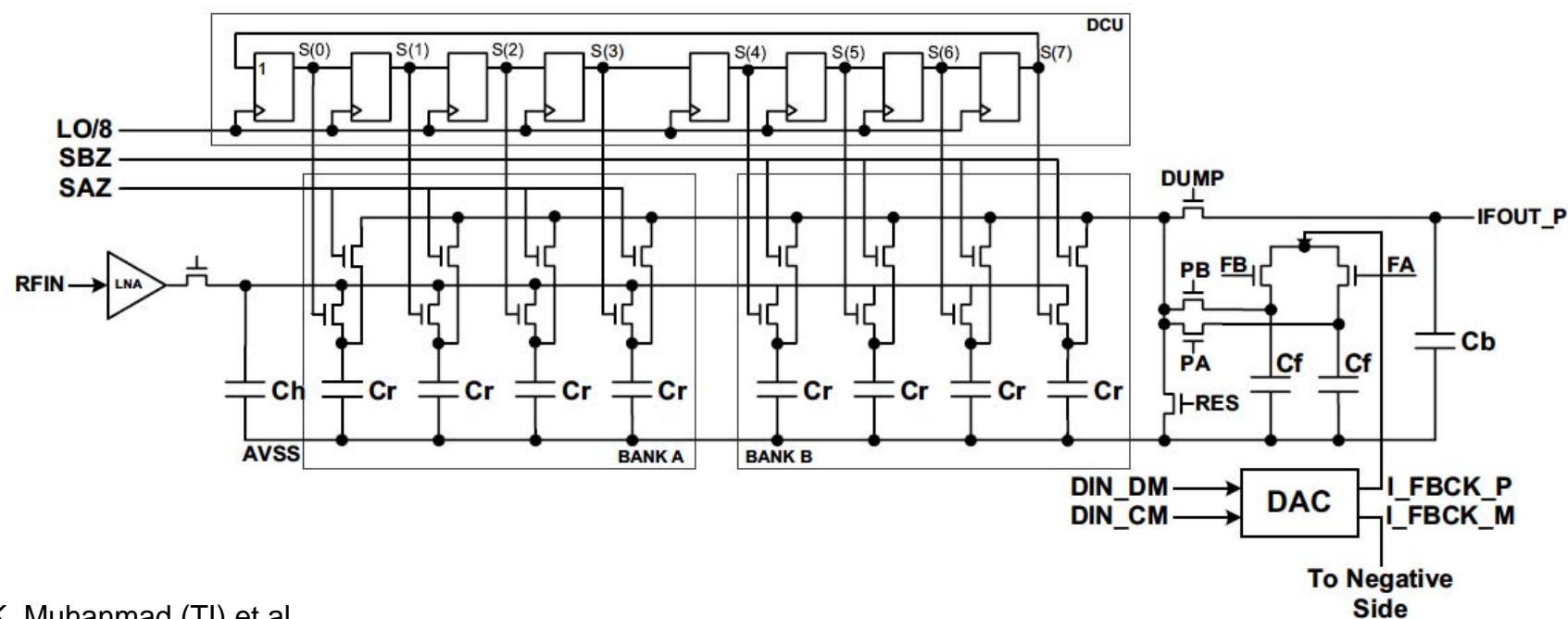
## Introduction



M. Kitsunezuka, S. Hori, and T. Maeda, "A Widely-Tunable Reconfigurable CMOS Analog Baseband IC for Software-Defined Radio," Digest of ISSCC, pp.66-67, San Francisco, Feb. 2008.

# サンプリングミキサー

標本化回路はそれ自体ミキサー作用を持つが、容量アレーを用いて演算を行うことによりフィルター特性を持たせることができる。(離散時間信号処理のRF応用)  
スイッチと容量という準受動回路で実現できるので、微細化に向いており、低電力である。



K. Muhamad (TI) et al.

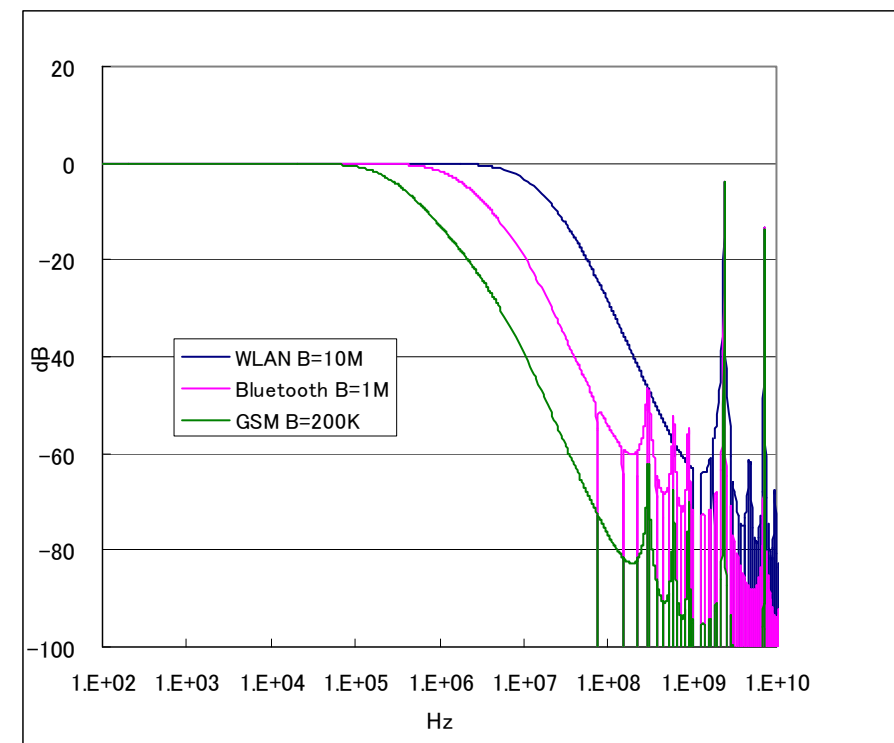
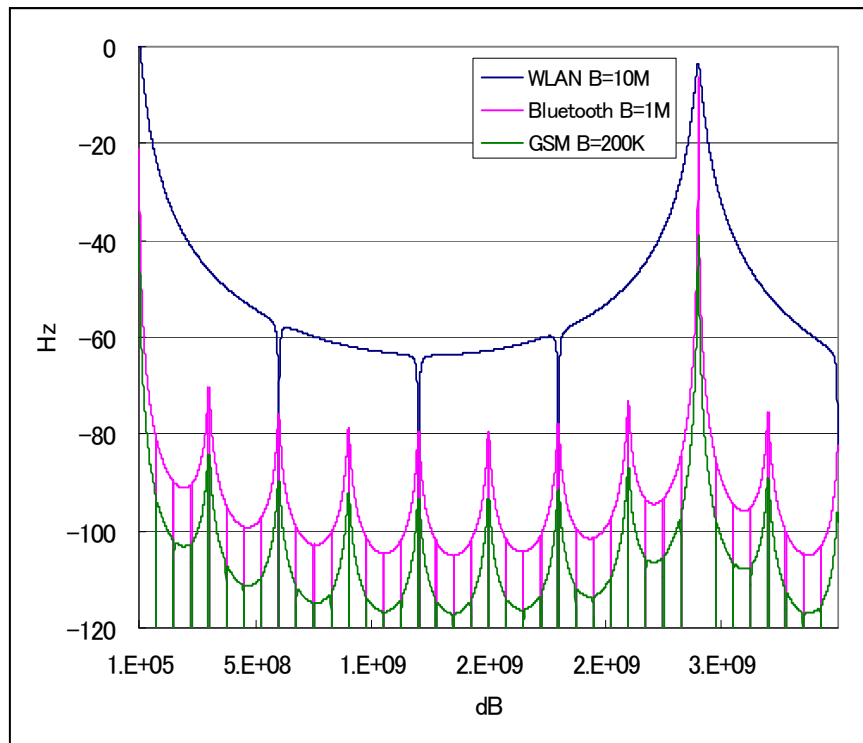
“All-Digital TX Frequency Synthesizer and Discrete-Time Receiver for Bluetooth Radio in 130-nm CMOS”

(JSSC Vol.39, No.12, pp. 2278-2291, Dec. 2004)

# フィルター特性の実現

RF信号に対するフィルター特性を得ることができる

容量比や平均化回数などを変えることによりフィルター特性を可変にできる





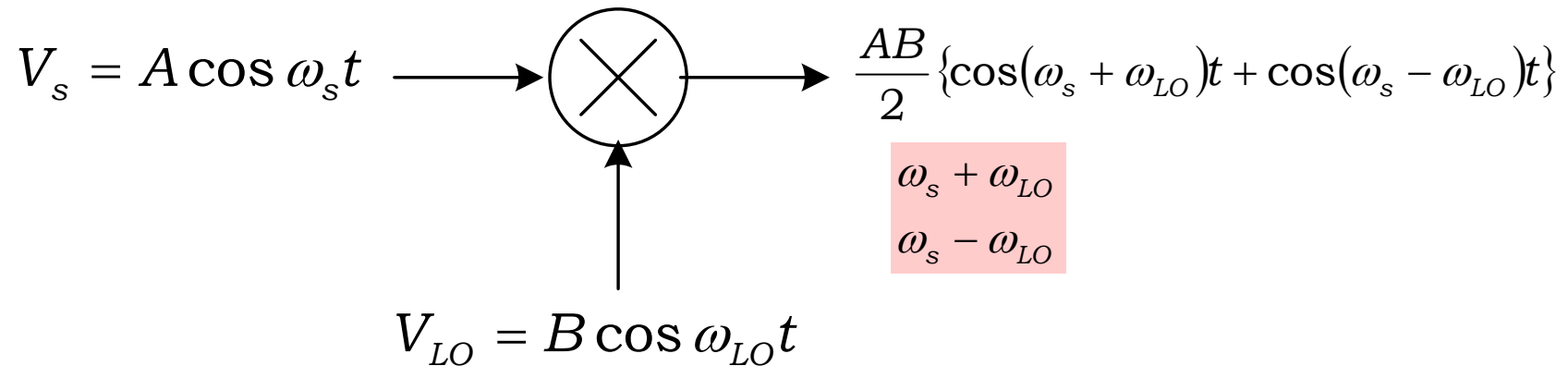
# デジタルRF技術の基礎

離散時間処理：サンプリングミキサーを例題として  
 $\Delta \Sigma$  変調技術：  
量子化効果： 完全デジタルPLL

# ミキサ

正弦波信号を掛け算すれば周波数変換ができる

周波数和の成分と周波数差の成分が現れる

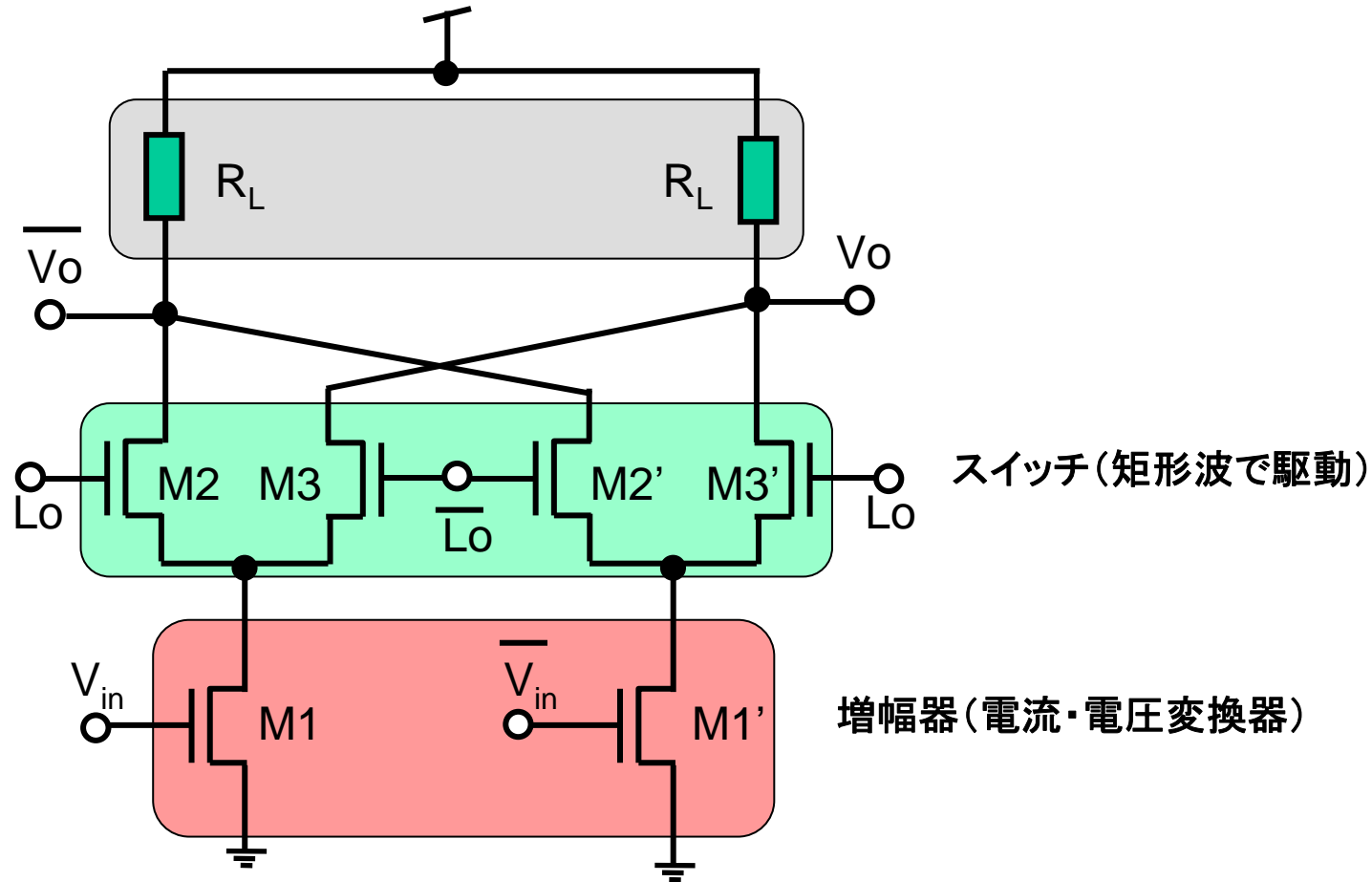


$$\cos \omega t = \frac{1}{2} (e^{j\omega t} + e^{-j\omega t})$$

$$\begin{aligned} V_s \times V_{LO} &= A \cos \omega_s t \times B \cos \omega_{LO} t \\ &= \frac{AB}{4} (e^{j\omega_s t} + e^{-j\omega_s t}) (e^{j\omega_{LO} t} + e^{-j\omega_{LO} t}) \\ &= \frac{AB}{4} \{ e^{j(\omega_s + \omega_{LO})t} + e^{j(\omega_s - \omega_{LO})t} + e^{-j(\omega_s - \omega_{LO})t} + e^{-j(\omega_s + \omega_{LO})t} \} \\ &= \frac{AB}{2} \{ \cos(\omega_s + \omega_{LO})t + \cos(\omega_s - \omega_{LO})t \} \end{aligned}$$

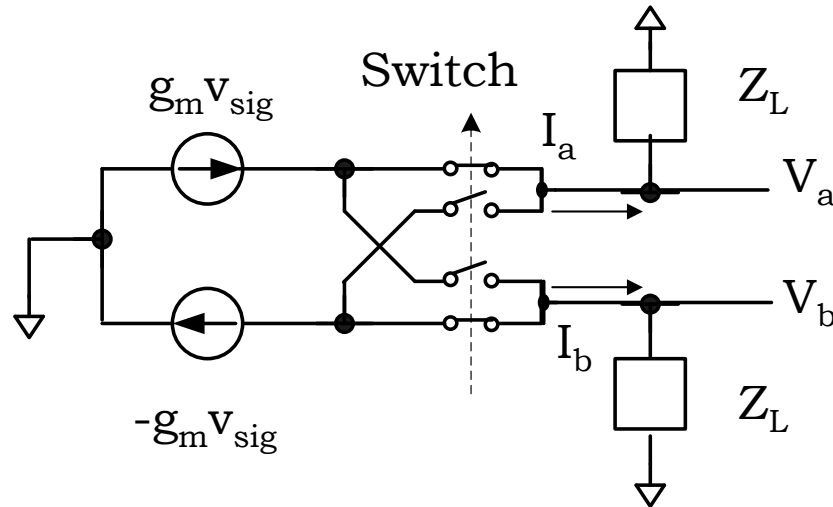
# 実際のミキサー

実際のミキサーはスイッチで電流経路を切り替えることで実現する



ギルバートセルを用いたダブルバランス型ミキサー

# ダブルバランスミキサーの伝達関数



$$I_a(t) = S_{wa}(t) \cdot g_m v_{sig}(t)$$

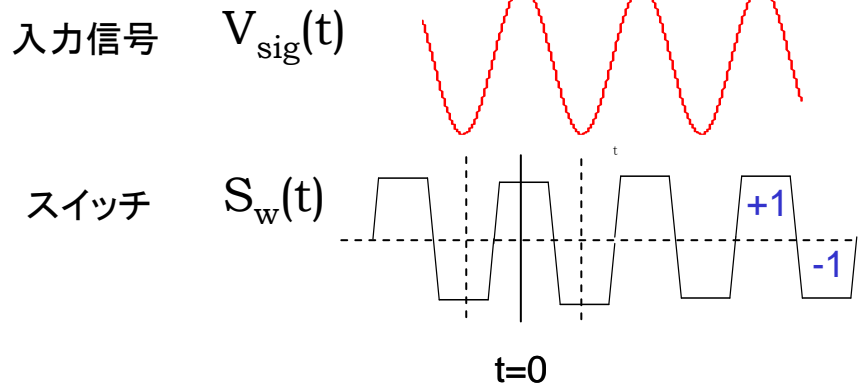
$$I_b(t) = -S_{wb}(t) \cdot g_m v_{sig}(t)$$

$$V_a(t) = I_a(t) \cdot Z_L$$

$$V_b(t) = I_b(t) \cdot Z_L$$

$S_w(t)$ は周波数 $f_{sw}$ の矩形波とすると

(フーリエ級数の係数を求める)



$$c_n = \frac{1}{T} \int_{-T/2}^{T/2} g(t) e^{-j2\pi n t / T} dt = \frac{2 \sin\left(\frac{\pi n}{2}\right)}{\pi n}$$

$$g(t) = 2 \sum_{n=1}^{\infty} \frac{\sin\left(\frac{\pi n}{2}\right)}{\frac{\pi n}{2}} \cos(2\pi n f_{LO} t)$$

# 周波数変換特性

$$S_w(t) = 2 \sum_{n=1}^{\infty} \frac{\sin\left(\frac{\pi n}{2}\right)}{\frac{\pi n}{2}} \cos(2\pi n f_{LO} t) \quad V_{sig}(t) = A \cos(\omega_s t + \theta) \quad \text{と仮定すると}$$

高い周波数が十分減衰するとして無視すると

$$S_w(t) \cdot V_{sig}(t) = A \cos(\omega_s t + \theta) \cdot \left\{ 2 \sum_{n=1}^{\infty} \frac{\sin\left(n \frac{\pi}{2}\right)}{n \frac{\pi}{2}} \cos(n \omega_{LO} t) \right\}$$

$$S_w(t) \cdot V_{sig}(t) \approx 2A \sum_{n=1}^{\infty} \frac{\sin\left(n \frac{\pi}{2}\right)}{n\pi} \{ \cos((\omega_s - n\omega_{LO})t + \theta) \}$$

$$= 4A \sum_{n=1}^{\infty} \frac{\sin\left(n \frac{\pi}{2}\right)}{n\pi} \cos(\omega_s t + \theta) \cos(n\omega_{LO} t)$$

$$= 2A \sum_{n=1}^{\infty} \frac{\sin\left(n \frac{\pi}{2}\right)}{n\pi} \{ \cos((\omega_s + n\omega_{LO})t + \theta) + \cos((\omega_s - n\omega_{LO})t + \theta) \}$$

$$n = 1: \frac{2A}{\pi} \cos((\omega_s - \omega_{LO})t + \theta)$$

$$n = 2: 0$$

$$n = 3: -\frac{2A}{3\pi} \cos((\omega_s - 3\omega_{LO})t + \theta)$$

$$n = 4: 0$$

$$n = 5: \frac{2A}{5\pi} \cos((\omega_s - 5\omega_{LO})t + \theta)$$

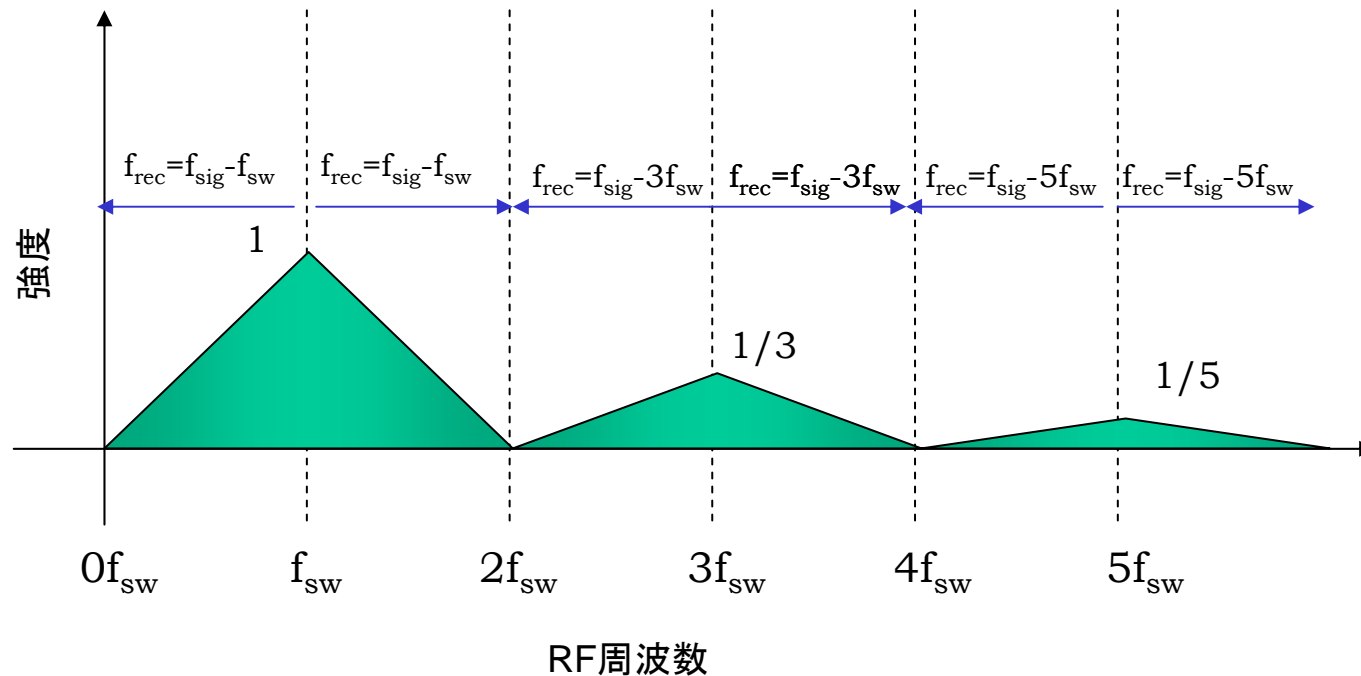
# ミキサの折れ返し特性

スイッチは $(N+1)f_{LO}$ の周波数近傍の信号をベースバンド信号に変換する

$$S_w(t)V_{sig}(t) \approx \frac{2}{\pi} A \left\{ \cos((\omega_s - \omega_{LO})t + \theta) - \frac{1}{3} \cos((\omega_s - 3\omega_{LO})t + \theta) + \frac{1}{5} \cos((\omega_s - 5\omega_{LO})t + \theta) \right\}$$

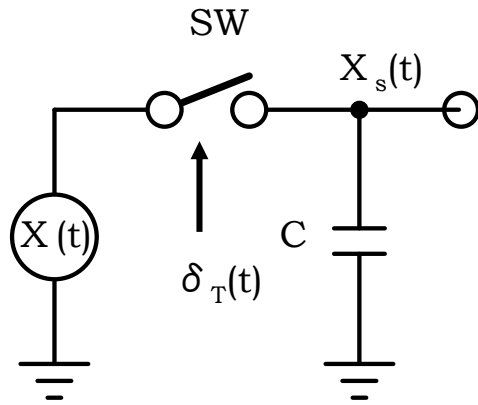
$$\frac{2}{\pi} \approx 0.64, \left(\frac{2}{\pi}\right)^2 \approx 0.4$$

周波数の変換を行う  
DCおよび $2Nf_{sw}$ は通過しない



# 標本化

一定時間で、瞬時電圧を抜き取れば標本化できる。  
標本化も周波数変換作用がある。

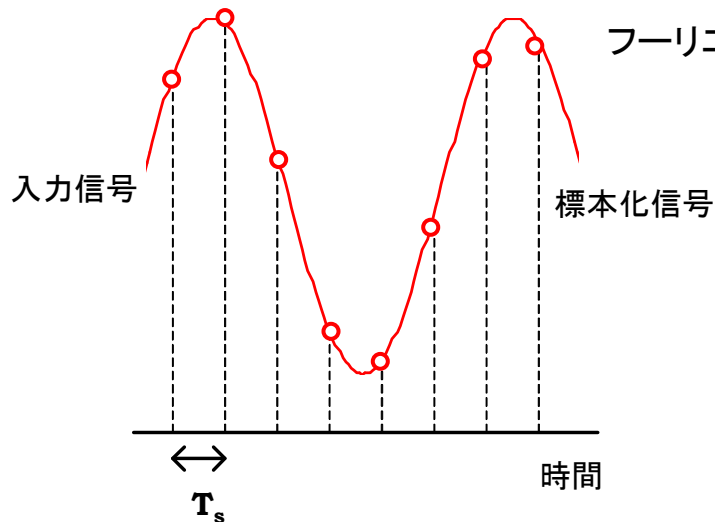


$$x_s(t) = x(t)\delta_T(t)$$

$$\delta_T(t) = \sum_{n=-\infty}^{\infty} \delta(t - nT_s)$$

フーリエ係数は  $C_n = \frac{1}{T_s} \int_{-\frac{T_s}{2}}^{\frac{T_s}{2}} \delta_T(t) e^{-jn\omega_s t} dt = \frac{1}{T_s} \int_{-\frac{T_s}{2}}^{\frac{T_s}{2}} \delta(t) e^{-jn\omega_s t} dt = \frac{1}{T_s}$

フーリエ級数は  $\delta_T(t) = \frac{1}{T_s} \sum_{n=-\infty}^{\infty} e^{jn\omega_s t}$



周波数領域での解析のためにフーリエ変換を用いて

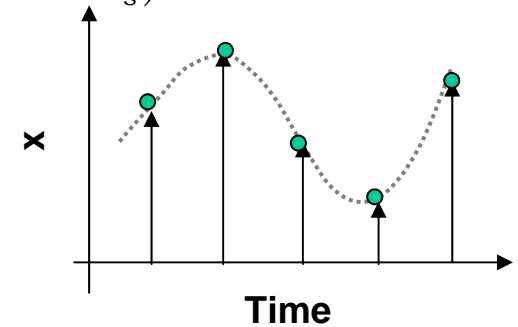
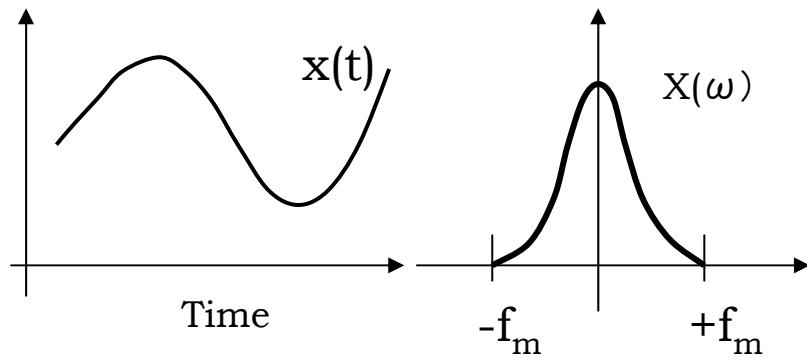
$$\begin{aligned} \delta_s(\omega) &= \int_{-\infty}^{\infty} \delta_T(t) e^{-j\omega t} dt = \frac{1}{T_s} \int_{-\infty}^{\infty} \sum_{n=-\infty}^{\infty} e^{jn\omega_s t} e^{-j\omega t} dt = \frac{1}{T_s} \sum_{n=-\infty}^{\infty} \int_{-\infty}^{\infty} e^{j(n\omega_s - \omega)t} dt \\ &= \frac{2\pi}{T_s} \sum_{n=-\infty}^{\infty} \delta(\omega - n\omega_s) = \omega_s \sum_{n=-\infty}^{\infty} \delta(\omega - n\omega_s) \end{aligned}$$

# 標本化

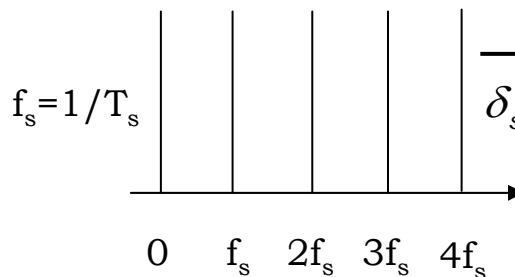
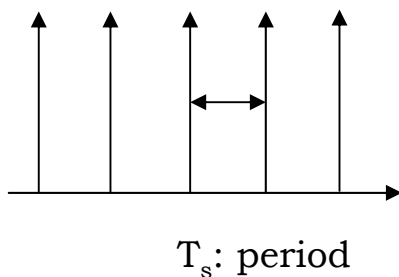
標本化により周波数変換が行われる。  
 $n f_s$  近傍の周波数成分は全てベースバンドに折れ返す。

時間領域での積は周波数領域の畳み込み積分になる

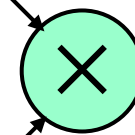
$$\begin{aligned}
 X_s(\omega) &= \frac{1}{2\pi} [\delta_s(\omega) * X(\omega)] \\
 &= \frac{1}{2\pi} \int_{-\infty}^{\infty} \left[ \omega_s \sum_{n=-\infty}^{\infty} \delta(u - n\omega_s) \right] X(\omega - u) du \\
 &= \frac{1}{T_s} \sum_{n=-\infty}^{\infty} X(\omega - n\omega_s)
 \end{aligned}$$



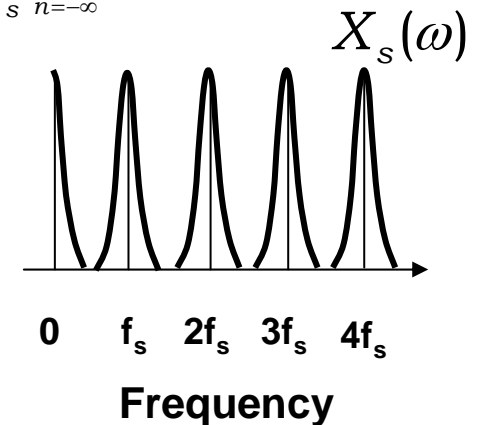
原理的には非常に高い周波数まで高効率で  
 ベースバンド信号に変換できる



$$\delta_s(\omega) = \omega_s \sum_{n=-\infty}^{\infty} \delta(\omega - n\omega_s)$$



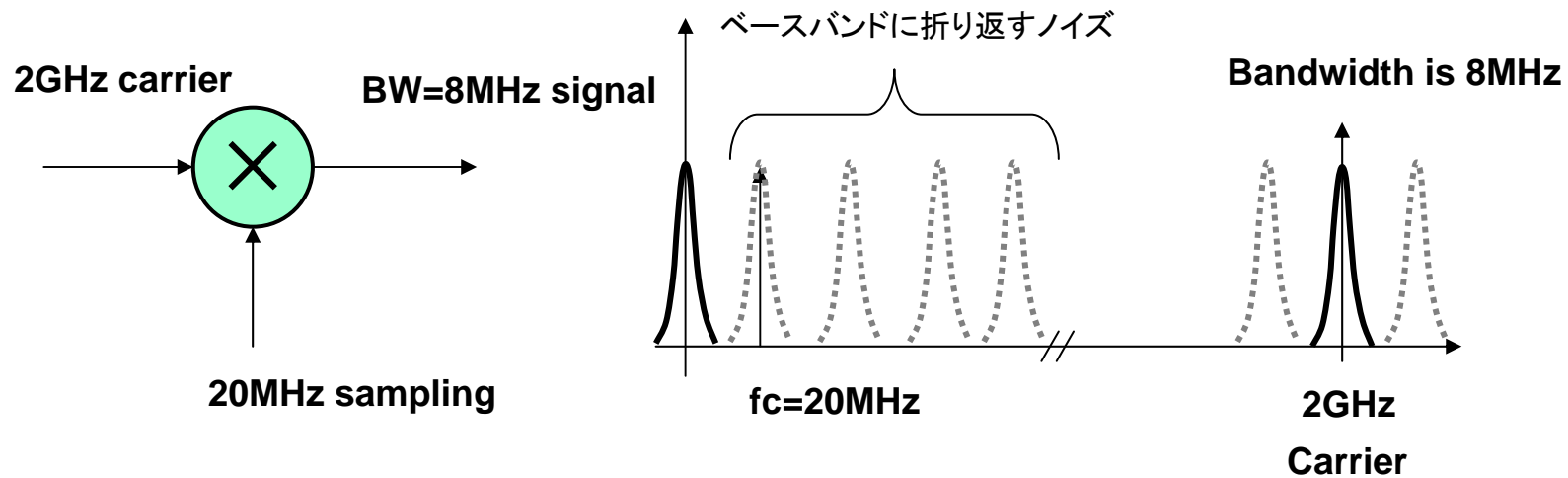
$$X_s(\omega) = \frac{1}{T_s} \sum_{n=-\infty}^{\infty} X(\omega - n\omega_s)$$





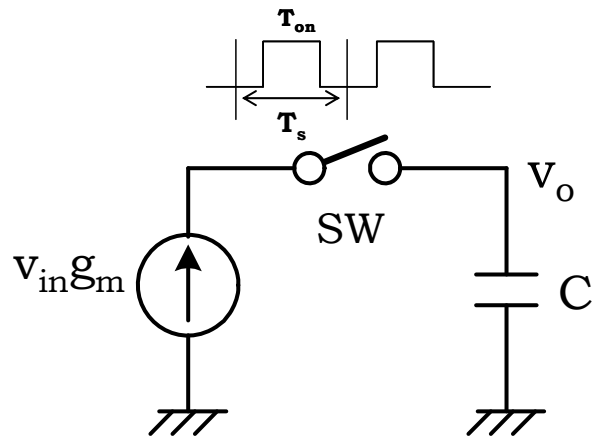
# アンダーサンプリング

サンプリングを用いれば非常に高い周波数のキャリア近傍の周波数をベースバンドに変換できる。  
しかしながらSNRは良くない。全ての $nf_s$ 近傍のノイズを拾うためである。



# 窓積分

実際のサンプリングミキサーはTAで電流に変換し、  
スイッチが閉じられている期間のみ容量に電荷を蓄積する



実際のサンプリングミキサーのサンプリング回路

電流をスイッチして電荷を容量に溜めている  
主な理由は、フィルタ形成のために  
過去の履歴を残す必要があるため。  
(電圧でサンプリングすると、過去の履歴が消える)

(負荷が抵抗の場合は通常のみキサー回路)

$$\because \int_{-\infty}^{\infty} e^{-j\omega t} dt = 2\pi\delta(\omega)$$

スイッチの周期を $T_s$ 、オン時間を $T_{on}$ とする矩形パルス  
 $g(t)$ のフーリエ級数の係数は、

$$c_n = \frac{1}{T_s} \int_{\frac{T_s}{2}}^{\frac{T_s}{2}} g(t) e^{-jn\omega_s t} dt = \frac{1}{T_s} \int_{\frac{T_{on}}{2}}^{\frac{T_{on}}{2}} e^{-jn\omega_s t} dt = \frac{T_{on}}{T_s} \frac{\sin\left(\frac{n\omega_s T_{on}}{2}\right)}{\frac{n\omega_s T_{on}}{2}}$$

$g(t)$ はフーリエ級数を用いて

$$g(t) = \sum_{n=-\infty}^{\infty} c_n e^{jn\omega_s t} = \frac{T_{on}}{T_s} + \frac{2T_{on}}{T_s} \sum_{n=1}^{\infty} \frac{\sin\left(\frac{n\omega_s T_{on}}{2}\right)}{\frac{n\omega_s T_{on}}{2}} \cos(n\omega_s t)$$

上式のフーリエ変換は

$$G(\omega) = \int_{-\infty}^{\infty} g(t) e^{-j\omega t} dt = \frac{T_{on}}{T_s} \int_{-\infty}^{\infty} \left[ 1 + 2 \sum_{n=1}^{\infty} \frac{\sin\left(\frac{n\omega_s T_{on}}{2}\right)}{\frac{n\omega_s T_{on}}{2}} \cos(n\omega_s t) \right] e^{-j\omega t} dt$$

$$= \omega_s T_{on} \left[ \delta(\omega) + \sum_{n=1}^{\infty} \frac{\sin\left(\frac{n\omega_s T_{on}}{2}\right)}{\frac{n\omega_s T_{on}}{2}} \{ \delta(\omega - n\omega_s) + \delta(\omega + n\omega_s) \} \right]$$

# 窓積分

この回路は通常のみキサーと同じ伝達関数を有するが、窓積分による周波数特性を有する

容量に蓄積される電荷 $Q_o$ は、2つの信号 $g_m v_{in}$ と $g(t)$ の積であるので、畳込み積分を用いて、

$$\begin{aligned}
 v_o(\omega) &= \frac{1}{2\pi} [g_m V_{in}(\omega) * G(\omega)] \\
 &= \frac{1}{2\pi} \int_{-\infty}^{\infty} \left[ \omega_s T_{on} \left\{ \delta(u) + \sum_{n=1}^{\infty} \frac{\sin\left(\frac{n\omega_s T_{on}}{2}\right)}{\frac{n\omega_s T_{on}}{2}} \{ \delta(u - n\omega_s) + \delta(u + n\omega_s) \} \right\} g_m V_{in}(\omega - u) du \right] \\
 &= g_m \frac{T_{on}}{T_s} \sum_{n=1}^{\infty} \frac{\sin\left(\frac{n\omega_s T_{on}}{2}\right)}{\frac{n\omega_s T_{on}}{2}} \underbrace{[V_{in}(\omega - n\omega_s) - V_{in}(\omega + n\omega_s)]}_{\text{通常のみキサーと同じ伝達関数}} \quad (\text{DC成分を無視した})
 \end{aligned}$$

窓積分効果

# 窓積分効果による妨害波の減衰

窓積分効果を用いると $3f_{LO}$ 近傍信号などの妨害波の減衰が可能になる。

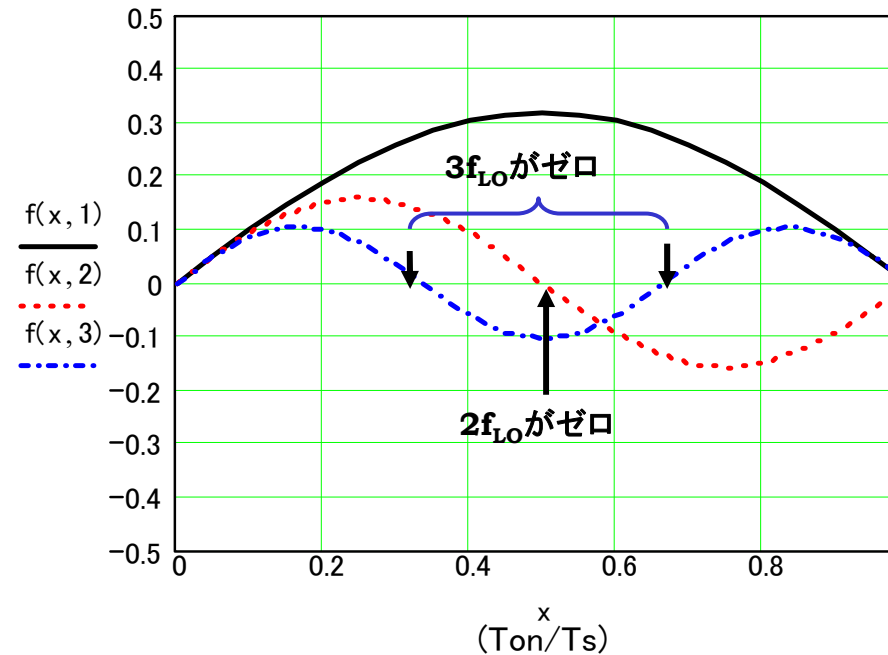
$2f_{LO}$ の項はダブルバランス型にすることでキャンセルできる。

窓積分関数

$$\frac{T_{on}}{T_s} \sum_{n=1}^{\infty} \frac{\sin\left(\frac{n\omega_s T_{on}}{2}\right)}{\frac{n\omega_s T_{on}}{2}}$$

$$\rightarrow \sum_{n=1}^{\infty} \frac{\sin(n\pi x)}{n\pi}$$

$$x = \frac{T_{on}}{T_s}$$



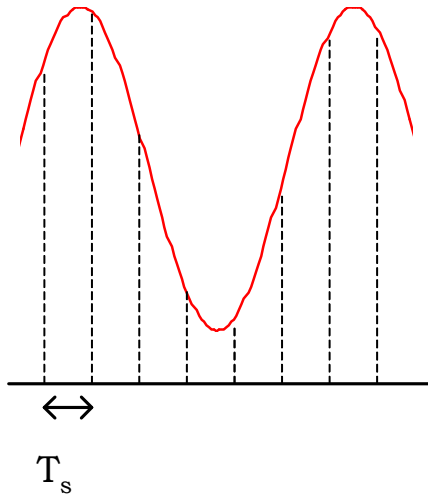
# Z変換

Z変換は標本化された信号をラプラス変換すると得られる。

$z^{-k}$  :  $k$ クロックシフトを表す

標本化された信号を $f_s(t)$ とする

標本化



標本化された信号 $f_s(t)$ をラプラス変換する

ラプラス変換された信号 $F_s(s)$ は、

$$\begin{aligned} F_s(s) &= \int_0^{\infty} f_s(t) e^{-st} dt \\ &= \int_0^{\infty} \left[ \sum_{k=0}^{\infty} f(k) \delta(t - kT_s) \right] e^{-st} dt = \sum_{k=0}^{\infty} f(k) e^{-skT_s} \end{aligned}$$

(ここで $f(k)$ は標本化された $k$ 番目の信号を表す)

$$z = e^{sT_s} \quad \text{と置くと、}$$

$$f(k) = \frac{1}{2\pi j} \oint F(z) z^{k-1} dz$$

$$F(z) = \sum_{k=0}^{\infty} f(k) z^{-k}$$

$$F(z) = f(0) + f(1)z^{-1} + f(2)z^{-2} + f(3)z^{-3} + \dots$$

# Z平面と周波数

標本化とはある周波数に対する位相回転作用であることを表している

$$z = e^{sT_s} \quad \text{において}$$

$$s = j\omega \quad \text{を代入すると、}$$

$$z = e^{j\omega T_s}$$

z平面上で単位円の軌跡を表している

$$z = e^{j2\pi \frac{f}{f_s}}$$

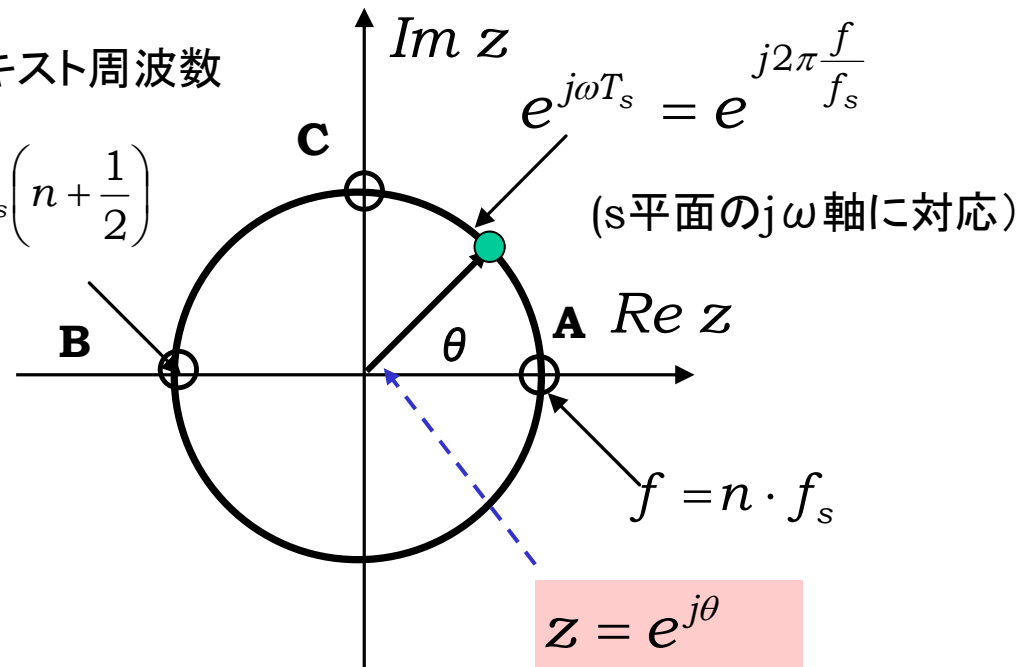
$$z = e^{(\sigma + j\omega)T_s} = e^{\sigma T_s} e^{j\omega T_s} = e^{\sigma T_s} (\cos \omega T_s + j \sin \omega T_s)$$

$\sigma > 1$ : 単位円の外側 → 発散

$\sigma < 1$ : 単位円の内側 → 収束

ナイキスト周波数

$$f = f_s \left( n + \frac{1}{2} \right)$$



$$z = e^{j\theta}$$

$$\theta = 2\pi \frac{f}{f_s}$$

# ポールとゼロ

---

---

離散時間システムの周波数特性

$$H(z) = \frac{B(z)}{A(z)} = \frac{b_M z^M + b_{M-1} z^{M-1} + \dots + b_1 z + b_0}{z^N + a_{N-1} z^{N-1} + \dots + a_1 z + a_0}, \quad N \geq M$$

ラプラス変換と同様に

$$H(z) = K \cdot \frac{(z - z_{z1})(z - z_{z2}) \dots (z - z_{zM})}{(z - z_{p1})(z - z_{p2}) \dots (z - z_{pN})}$$

零点(zero)       $z_{zi} \quad (i = 0, 1, 2, \dots, M)$

極(pole)         $z_{pi} \quad (i = 0, 1, 2, \dots, N)$

# ポール・ゼロと周波数特性

システムの周波数特性は周波数を表す単位円上の点に対する、各ポール、ゼロからのベクトルで決まる。

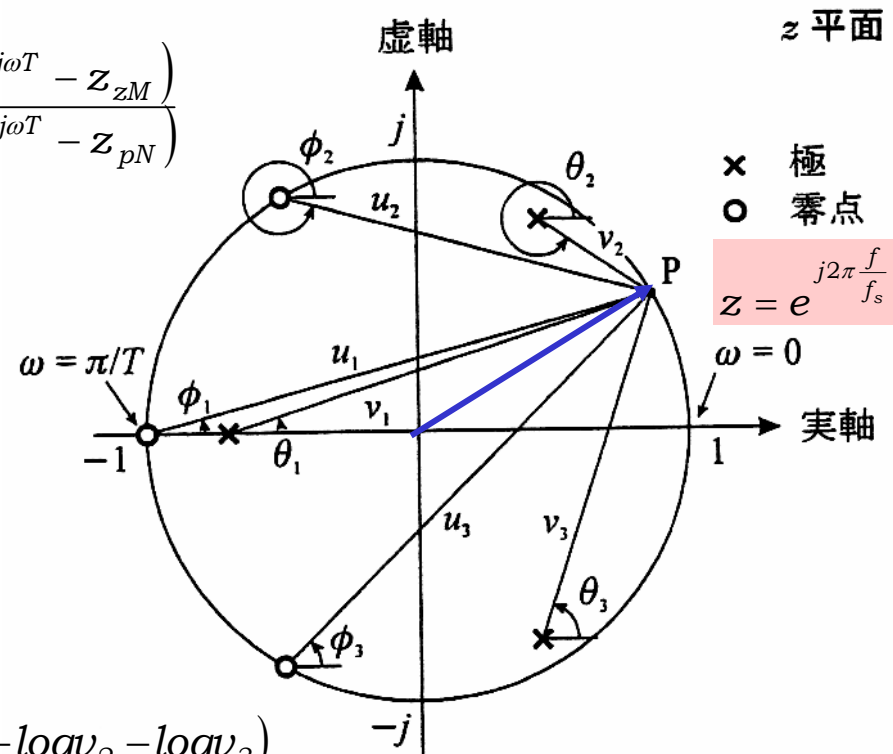
$$H(\omega) = K \cdot \frac{(e^{j\omega T} - z_{z1})(e^{j\omega T} - z_{z2}) \dots (e^{j\omega T} - z_{zM})}{(e^{j\omega T} - z_{p1})(e^{j\omega T} - z_{p2}) \dots (e^{j\omega T} - z_{pN})}$$

単位円を動く点をPとし、  
零点までの距離をそれぞれ  $u_1, u_2, u_3$ 、  
極までの距離をそれぞれ、 $v_1, v_2, v_3$  とすると

$$|H(\omega)| = \frac{u_1 \cdot u_2 \cdot u_3}{v_1 \cdot v_2 \cdot v_3}$$

$$20 \log |H(\omega)| = 20 (\log u_1 + \log u_2 + \log u_3 - \log v_1 - \log v_2 - \log v_3)$$

$$\theta(\omega) = \phi_1 + \phi_2 + \phi_3 - \theta_1 - \theta_2 - \theta_3$$

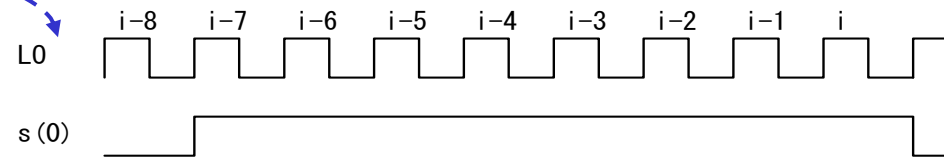
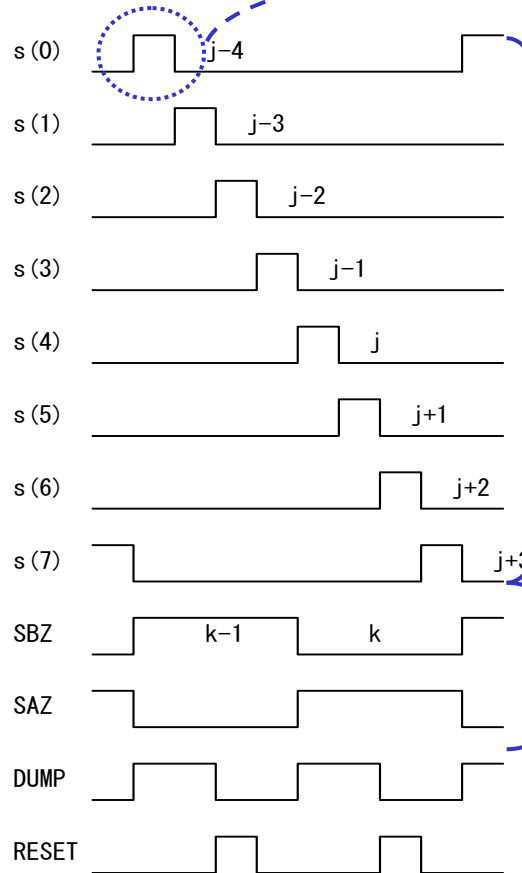




# サンプリングミキサー

## スイッチタイミングを示す

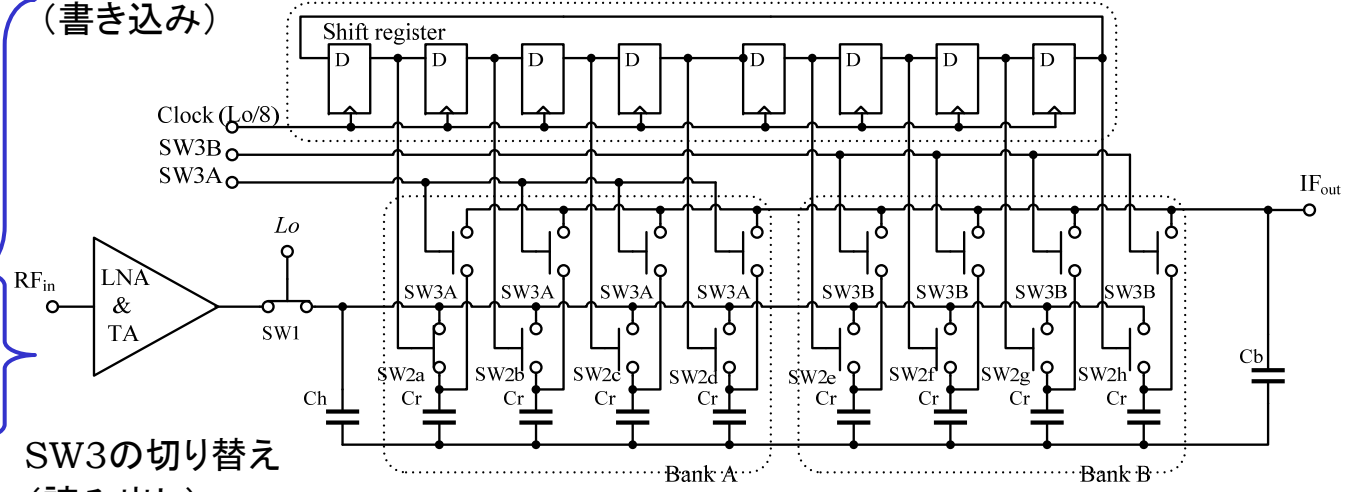
SW1はSW2が閉じているときに8回スイッチングする



SW2の切り替え  
(書き込み)

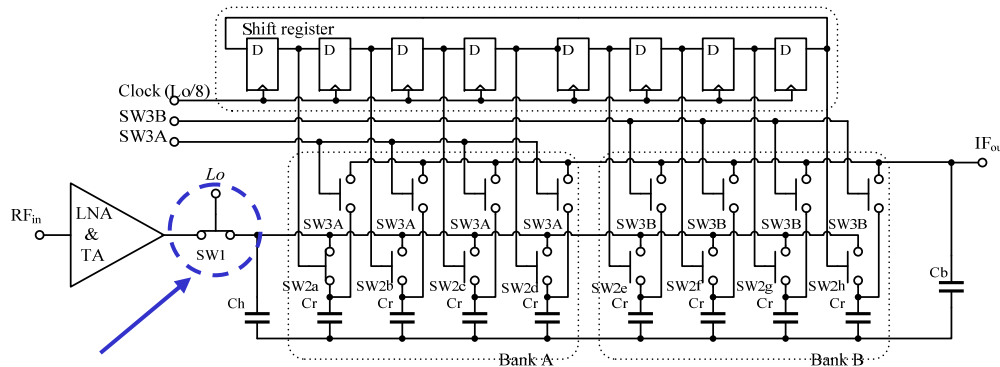
SW3の切り替え  
(読み出し)

SW2の切り替え

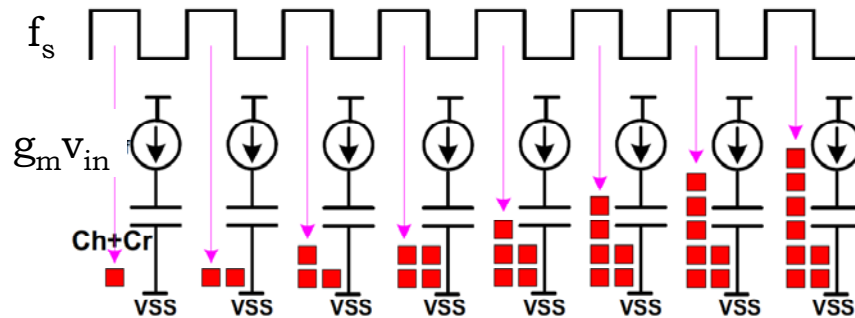


# 移動平均フィルター

N回スイッチングすることでフィルター特性が表れる。



このスイッチ



(ここで以下の級数の性質を用いた)

$$(1 + z^{-1} + z^{-2} + \dots + z^{-(N-1)})(1 - z^{-1}) = 1 - z^{-N}$$

スイッチSW<sub>1</sub>はN回ずつスイッチングを繰り返して容量C<sub>h</sub>, C<sub>r</sub>の電荷を蓄積する

N回の有限積分

$$W(z) = \sum_{n=0}^{N-1} U(z)z^{-n} = \frac{1 - z^{-N}}{1 - z^{-1}} U(z)$$

# 移動平均フィルターの周波数特性

移動平均フィルターはシャープなノッチの形成が特徴

移動平均フィルターの伝達関数は、

$$H(z) = \frac{1 - z^{-N}}{1 - z^{-1}} \quad \text{あるいは、} \quad H(z) = \frac{z^N - 1}{z^{N-1}(z - 1)}$$

周波数特性は、

$$z = e^{j2\pi \frac{f}{f_s}} \quad \text{を用いて} \quad |W(f)| = \frac{\left| \sin\left(N\pi \frac{f}{f_s}\right) \right|}{\left| \sin\left(\pi \frac{f}{f_s}\right) \right|}$$

N=8の場合は

$$H(z) = \frac{z^8 - 1}{z^7(z - 1)} \quad \text{ポールは} z=0 \text{に} 7 \text{乗根と} z=1 \text{であり}$$

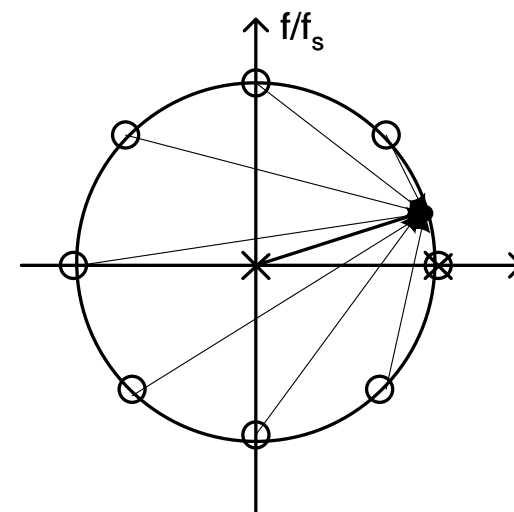
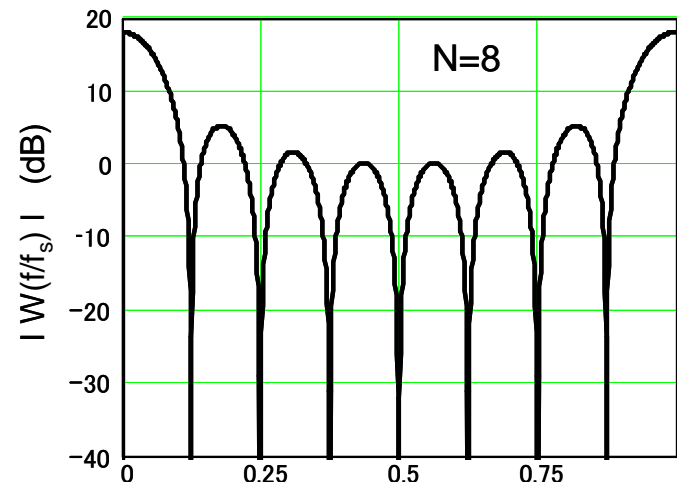
$$\text{ゼロは } e^{j\pi \frac{k}{4}} \quad (k = 0, 1, 2, \dots, 8)$$

したがって、 $z=1$ のポールにより周波数が高いほど減衰し、ゼロ近傍の周波数は著しく減衰する。

例えば  $f=f_s/8$  の周波数では

$$e^0 + e^{j\frac{\pi}{4}} + e^{j\frac{\pi}{2}} + e^{j\frac{3\pi}{4}} + e^{j\pi} + e^{j\frac{5\pi}{4}} + e^{j\frac{6\pi}{4}} + e^{j\frac{7\pi}{4}} = 0$$

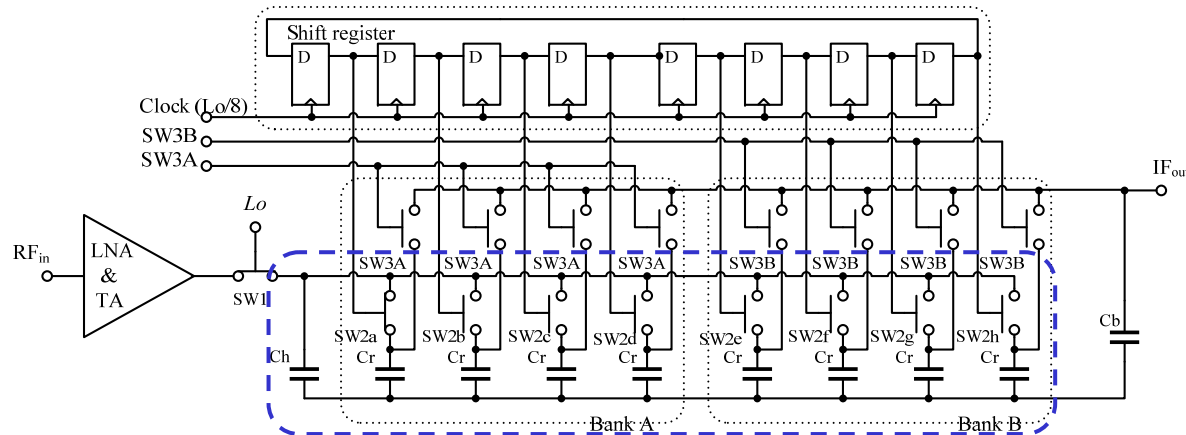
移動平均フィルターの周波数特性



移動平均フィルターのポールとゼロ

# IIRフィルター

過去の履歴を残すことで、IIRフィルターになる。



電荷は $C_h$ と $C_r$ に蓄積されるが、 $C_r$ は $N$ クロック毎に交換される。

今 $W(z)$ を容量 $C_h$ と $C_r$ の並列接続された回路に注入された電荷とすると、この容量に蓄積されている電荷 $S(z)$ は注入電荷 $W(z)$ とその1クロック前に容量 $C_h$ に蓄積されている電荷

$$aS(z)z^{-N} \text{ の和に等しいので } S(z) = aS(z)z^{-N} + W(z)$$

容量 $C_r$ は切り離されるため

これより 
$$S(z) = \frac{W(z)}{1 - az^{-N}} \quad \text{ここで、} \quad a = \frac{C_h}{C_h + C_r} \quad 1 - a = \frac{C_r}{C_h + C_r}$$

# IIRフィルターの周波数特性

IIRフィルターが1次の(ローパス)フィルター特性を決定する

$$H(z) = \frac{1}{1 - az^{-N}} \quad z = e^{j2\pi \frac{f}{f_s}}$$

を用いて

$$|H(f)| = \frac{1}{\sqrt{1 + a^2 - 2a \cos\left(N2\pi \frac{f}{f_s}\right)}}$$

$$H(z) = \frac{z^N}{z^N - a}$$

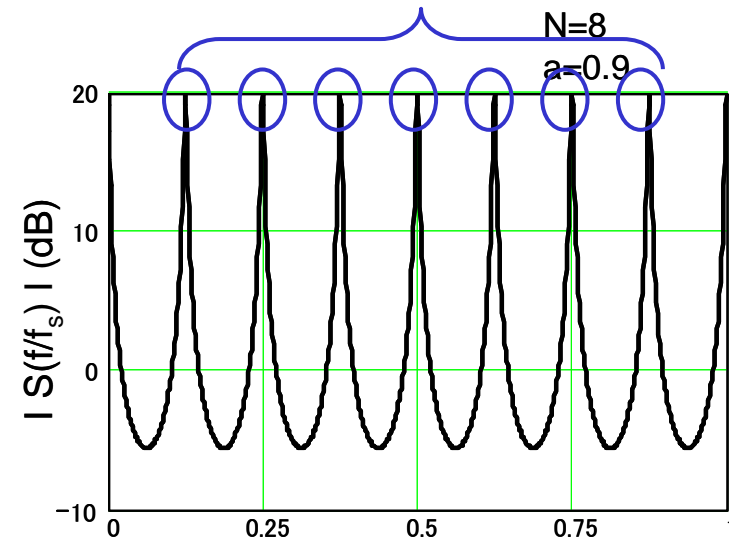
ゼロは原点に8重根となり、ポールは、

$$z_{p\_i} = \sqrt[N]{ae^{j\frac{2\pi i}{N}}} \quad (i = 0, 1, 2, \dots, N)$$

ポール近傍の周波数で最大、ポール間の周波数で最小になる

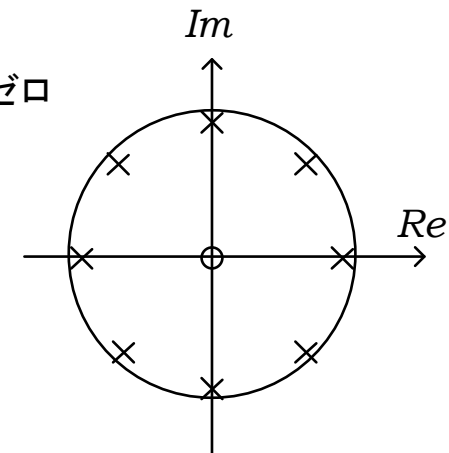
深い減衰を得るにはaを1に近くする

この通過帯は移動平均フィルターで抑圧できる



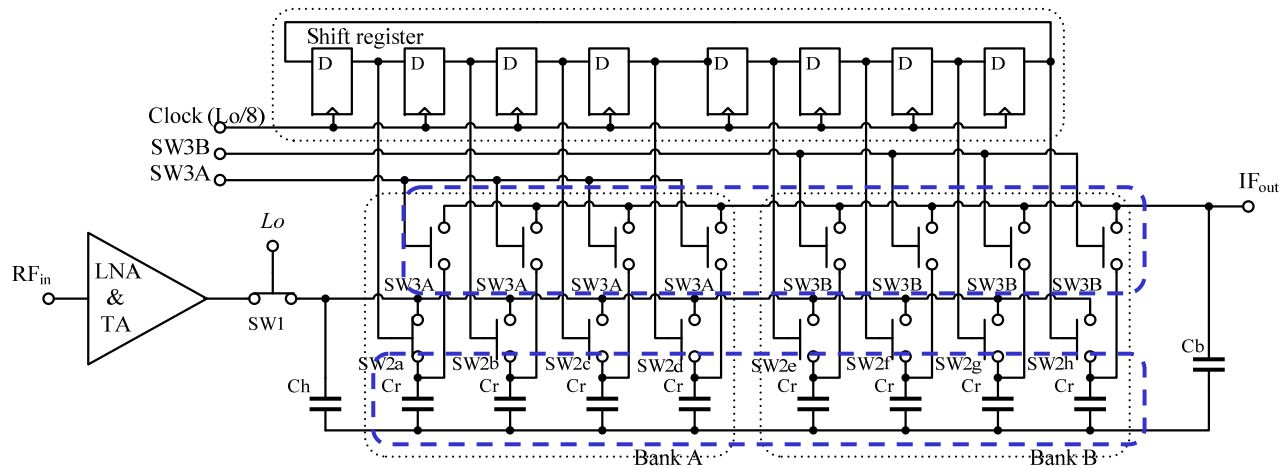
IIRフィルターの周波数特性

IIRフィルターのポールとゼロ



# Sincフィルター

容量の並列接続でSincフィルターが実現できる



容量 $C_r$ に蓄積された電荷は $M$ 個並列に接続されて読み出される。  
このときにSincフィルターを形成する。  
読み出し電荷 $T(z)$ は容量 $C_h$ の蓄積された電荷が $(1-a)S(z)$ であることから、  
以下のように表される。

$$T(z) = (1-a) \sum_{l=1}^M S(z) z^{-Nl} = (1-a) \frac{z^{-N} (1 - z^{-MN})}{1 - z^{-N}} S(z)$$

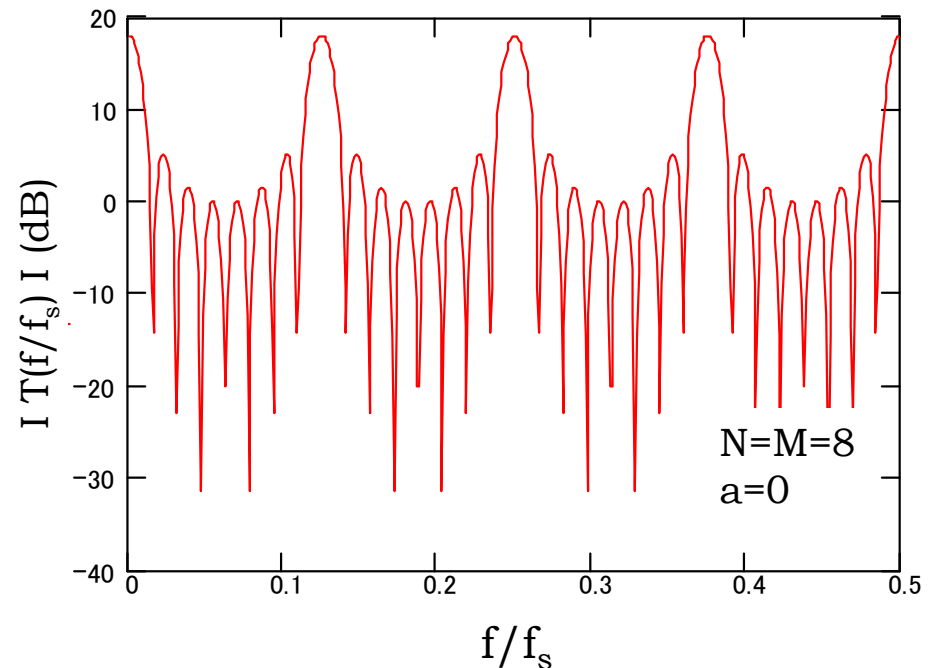
# Sincフィルターの周波数特性

$$H(z) = (1 - a) \frac{z^{-N} (1 - z^{-MN})}{1 - z^{-N}}$$

$$|H(f)| = (1 - a) \left| \frac{\sin\left(MN\pi \frac{f}{f_s}\right)}{\sin\left(N\pi \frac{f}{f_s}\right)} \right|$$

ポールは、  $z_{p\_i} = e^{j\frac{2\pi}{N}}$  . ( $i = 0, 1, 2, \dots, N$ )

ゼロは、  $z_{z\_i} = e^{j\frac{2\pi}{NM}}$  ( $i = 0, 1, 2, \dots, NM$ )

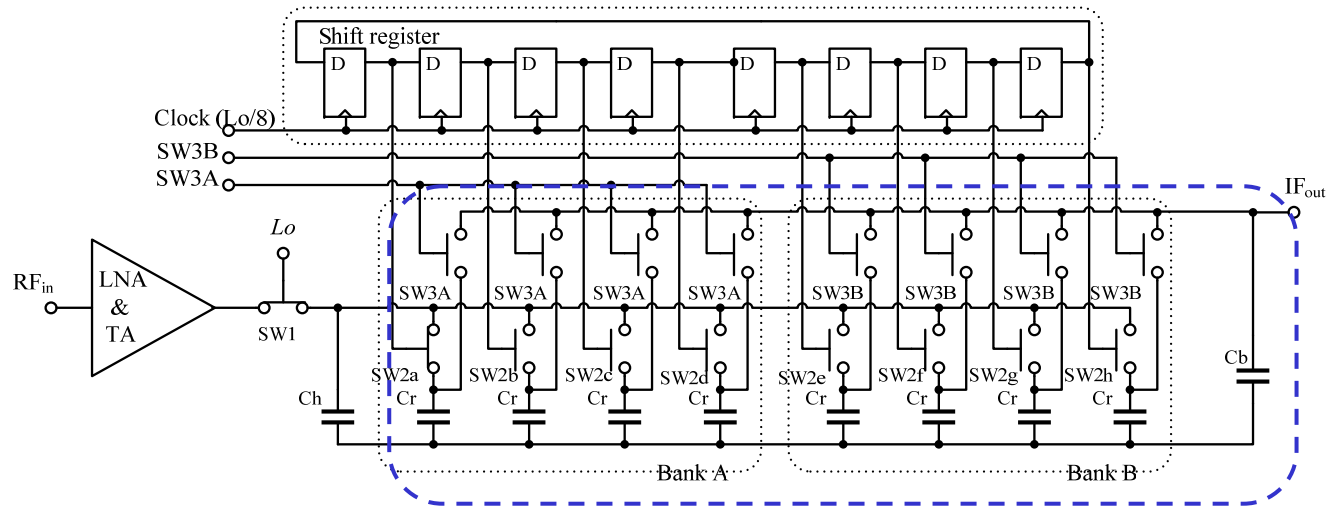


Sincフィルターの周波数特性

**Sincフィルターの通過帯がIIRフィルターの遮断帯になっていることに注意**

# 読み出し時のフィルター

読み出し時にもIIRフィルター特性が表れる



最後に容量 $C_r$ から $C_b$ への電荷転送はIIRフィルターを形成するので、

$$Y(z) = \frac{T(z)}{1 - bz^{-MN}} \quad H(z) = \frac{1}{1 - bz^{-MN}}$$

$$|Y(f)| = \frac{1}{\sqrt{1 + b^2 - 2b \cos\left(MN 2\pi \frac{f}{f_s}\right)}} \quad b = \frac{C_b}{4C_r + C_b}$$



# 全体の周波数特性

## RFフィルターとしての特性とベースバンドとしてのフィルター特性に注意

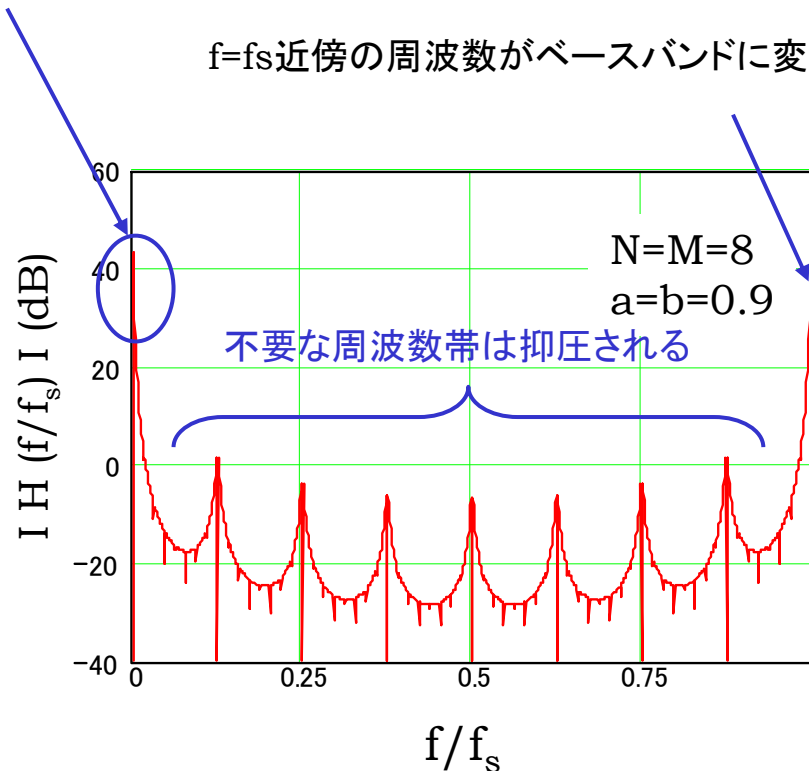
### RFフィルターとしても、ベースバンドフィルターとしても不十分

不要な周波数帯は抑圧されるがミキサー後なので  
大きな妨害波の場合はIM歪みにより除去できない

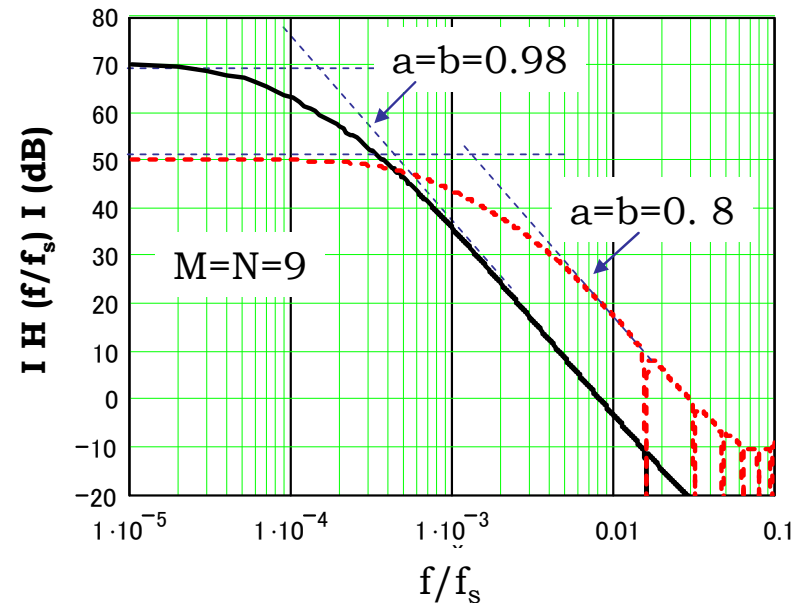
$$|H(f)| = (1-a) \frac{\left| \frac{\sin\left(N\pi \frac{f}{f_s}\right)}{\sin\left(\pi \frac{f}{f_s}\right)} \right| \left| \frac{\sin\left(MN\pi \frac{f}{f_s}\right)}{\sin\left(N\pi \frac{f}{f_s}\right)} \right|}{\sqrt{1+a^2-2a\cos\left(N2\pi \frac{f}{f_s}\right)} \cdot \sqrt{1+b^2-2b\cos\left(MN2\pi \frac{f}{f_s}\right)}}$$

DC成分は不要だが、ダブルバランス化で除去可能である

$f=f_s$ 近傍の周波数がベースバンドに変換される



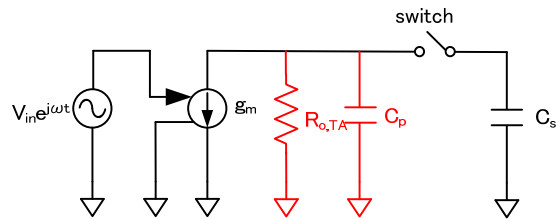
2次のLPF      BWはパラメータ変更可能



# 寄生効果

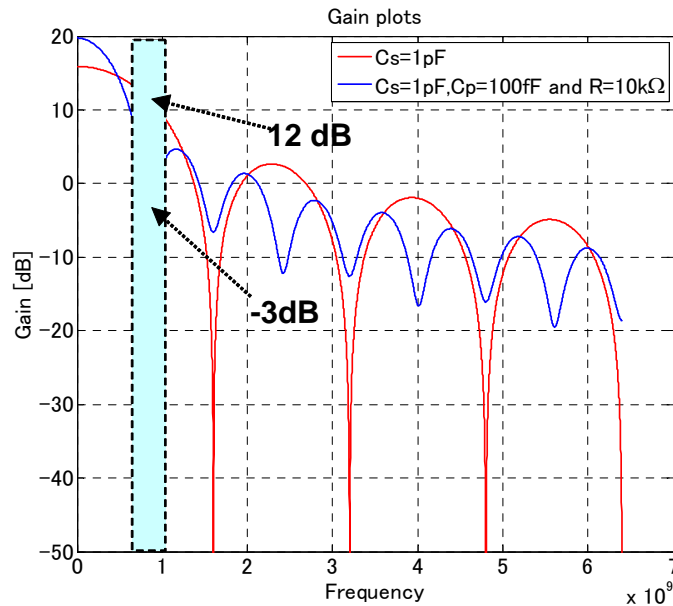
TA (Trans-conductance Amplifier)はサンプリングミキサーに不可欠な回路であるが、回路に必然的に付随する寄生容量と寄生抵抗がTA性能に重大な影響を与える。

Ning LI, Win CHAIVIPAS, Kenichi OKADA, Akira MATSUZAWA, "Analysis of CMOS Transconductance Amplifiers for Sampling Mixers", IEICE TRANS. ELECTRON., Vol. E91-C, No. 6, pp.871-878, June 2008

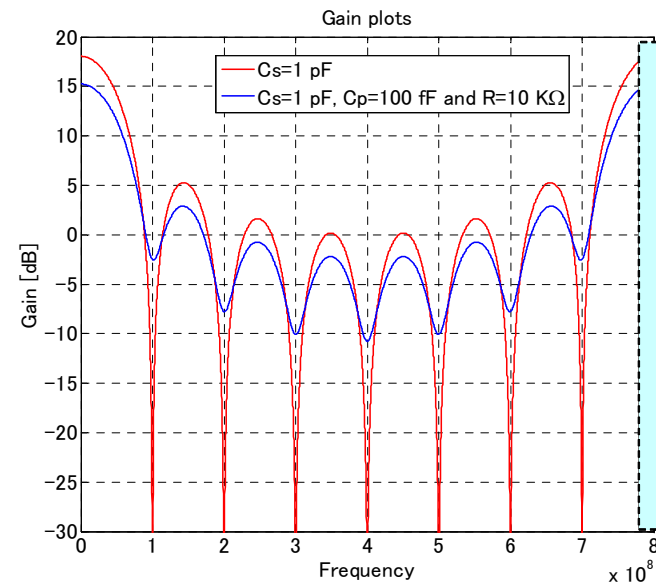


TA回路 (寄生素子を含む)

- 1) 寄生容量はスイッチオフ時に逆極性信号を蓄積するので受信信号に対し、信号を減少させる。(この例では15dBダウン)
- 2) 寄生抵抗はこの効果を緩和する働きがあるが、移動平均時に蓄積電荷を放電する働きがあるので、フィルターのノッチを浅くしてしまう。



受信波に対するミキサー利得



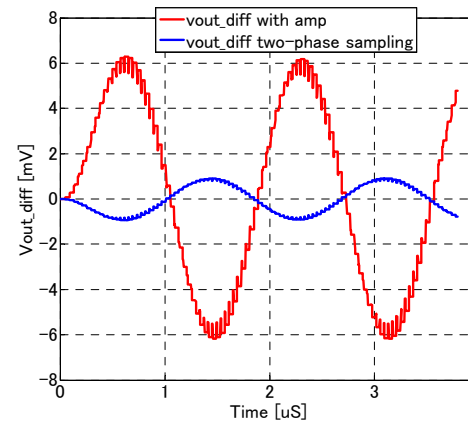
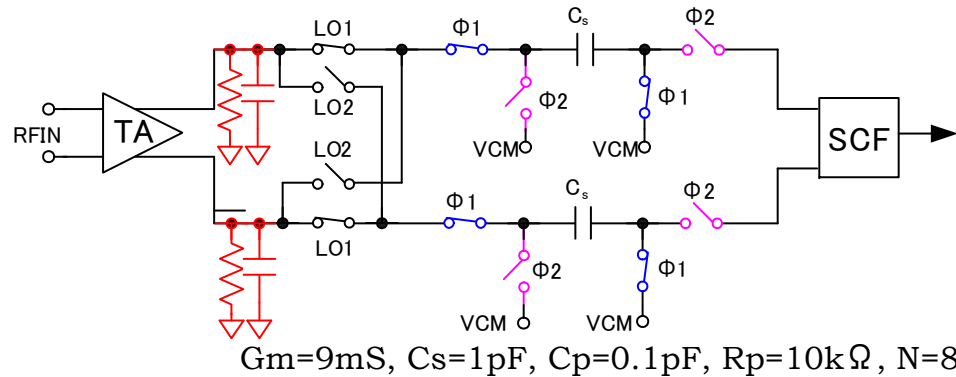
移動平均フィルター特性

# 寄生効果

(1)の回路ではN=8のときの電圧利得は17dBであるが、1フェーズ動作と殆ど変わらない。  
 寄生素子の影響が依然大きいと思われる。  
 (2)の回路では34dBであり、感度向上が可能である。

Ning LI, Win CHAIVIPAS, Kenichi OKADA, Akira MATSUZAWA,  
 "Analysis of CMOS Transconductance Amplifiers for Sampling Mixers",  
 IEICE TRANS. ELECTRON., Vol. E91-C, No. 6, pp.871-878,  
 June 2008

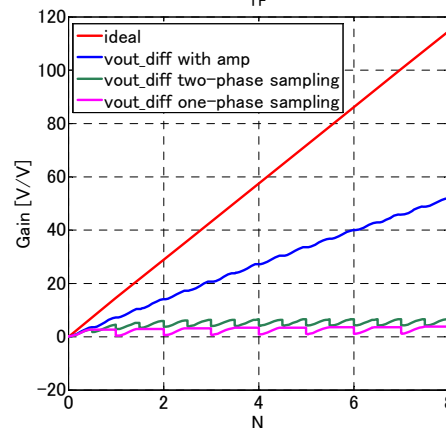
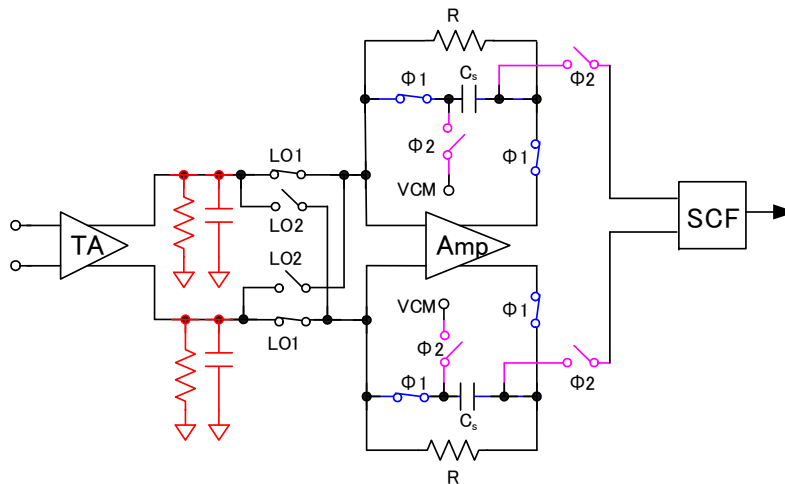
(1) Two-phase sampling



(2)の回路

(1)の回路

(2) Two-phase sampling with OpAmp



TF

Ideal 41dB

With amp

34dB ↑

Two-phases

17dB ↑

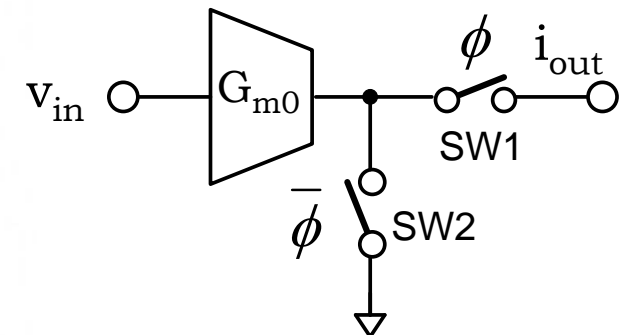
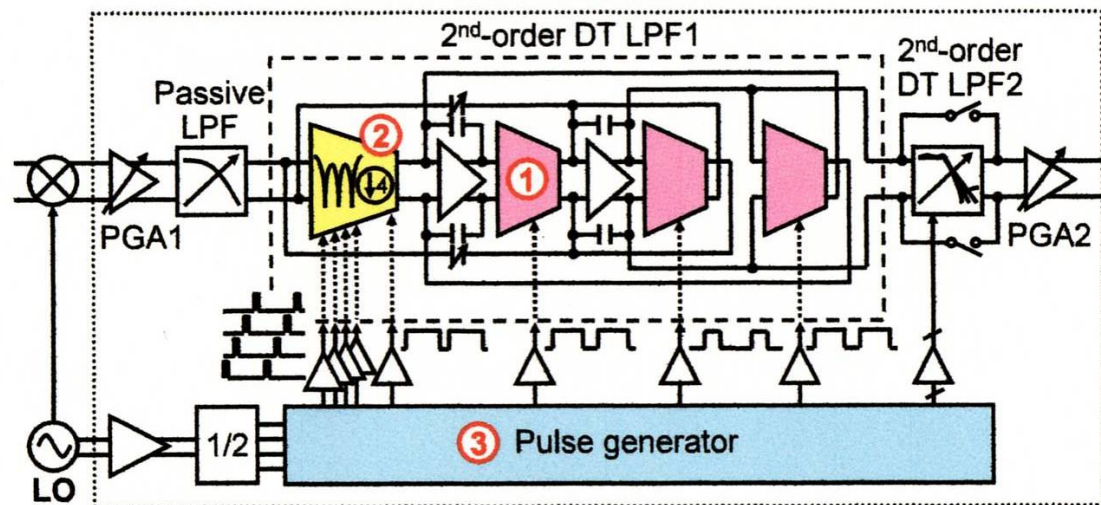
(2)の回路

(1)の回路

# CT/DTハイブリッドフィルタ

CT型のgmCフィルターをベースにして、gmセルのデューティーを可変にすることで等価的にgmを変化させたフィルター。フィルター特性が容易に可変にできる。

## Block diagram



$$G_{meff} = \frac{i_{out}}{v_{in}} = \left( \frac{T_{on}}{T_{off}} \right) G_{m0}$$

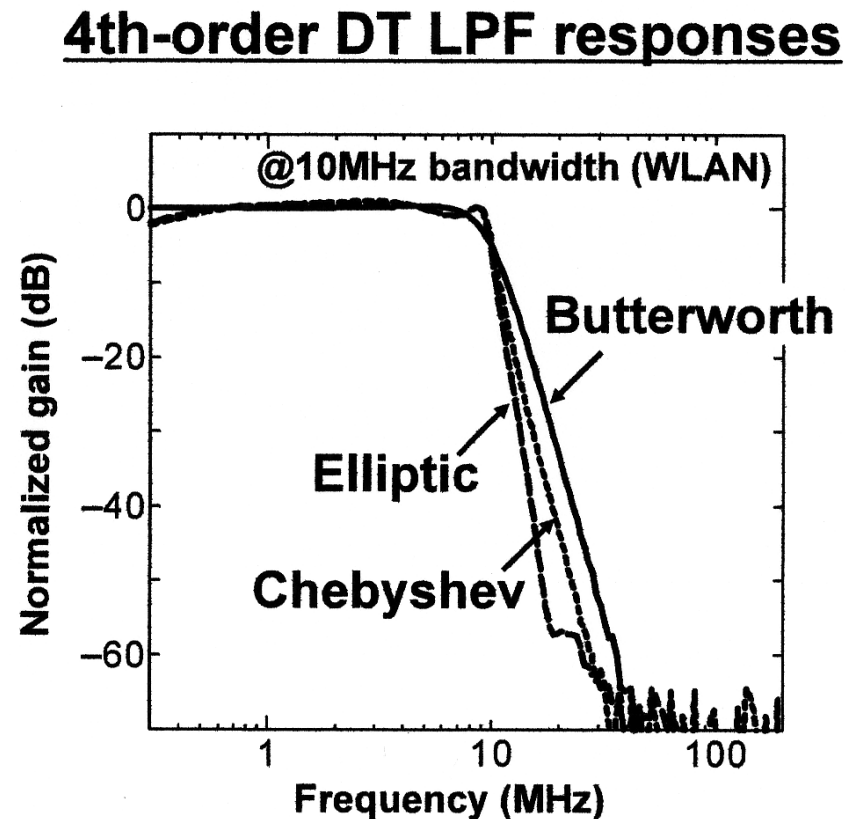
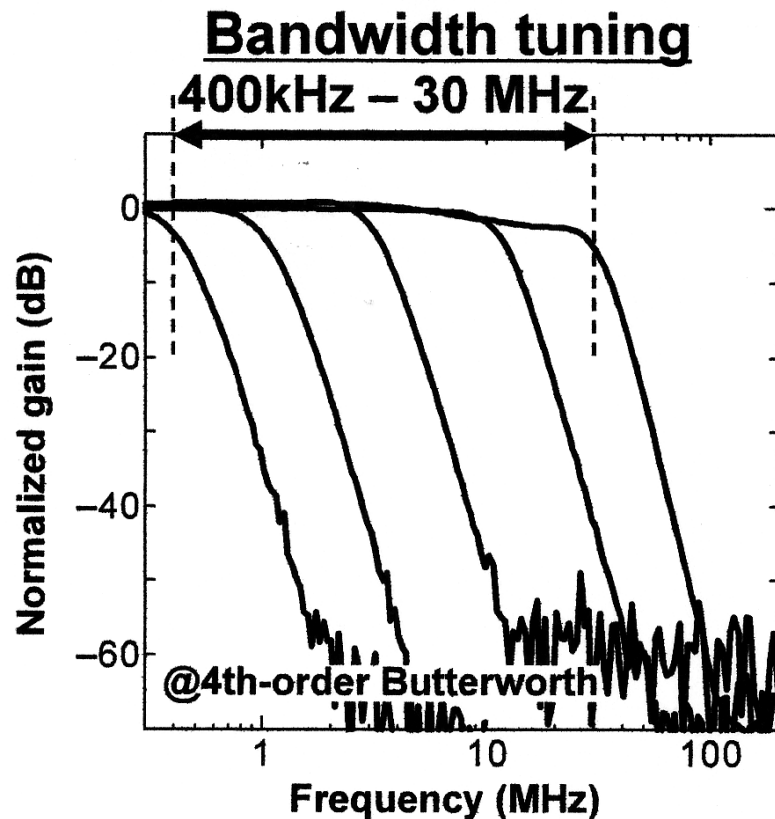
- ① Duty-cycle controlled DT transconductor
- ② 4-tap FIR filter for anti-aliasing
- ③ Variable duty-cycle pulse generator

M. Kitsunezuka, S. Hori, and T. Maeda, "A Widely-Tunable Reconfigurable CMOS Analog Baseband IC for Software-Defined Radio," Digest of ISSCC, pp.66-67, San Francisco, Feb. 2008.

# フィルター特性

非常に広い周波数可変範囲と各種フィルター特性を実現した

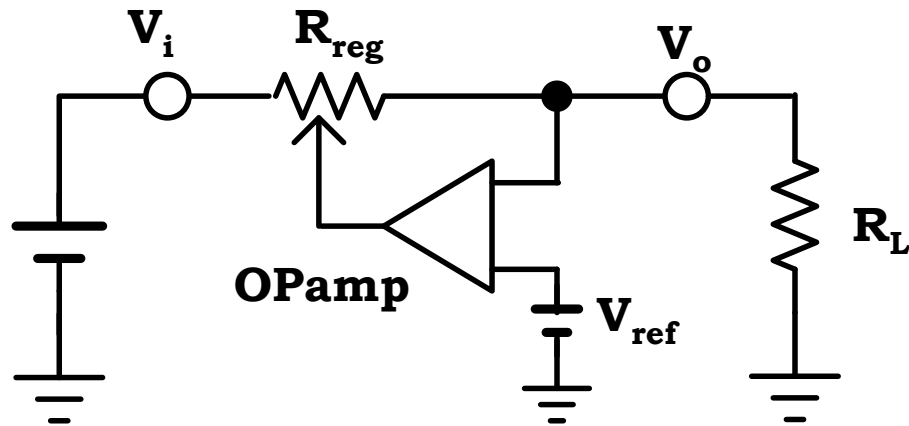
M. Kitsunozuka, S. Hori, and T. Maeda, "A Widely-Tunable Reconfigurable CMOS Analog Baseband IC for Software-Defined Radio," Digest of ISSCC, pp.66-67, San Francisco, Feb. 2008.



# Analog vs. Digital

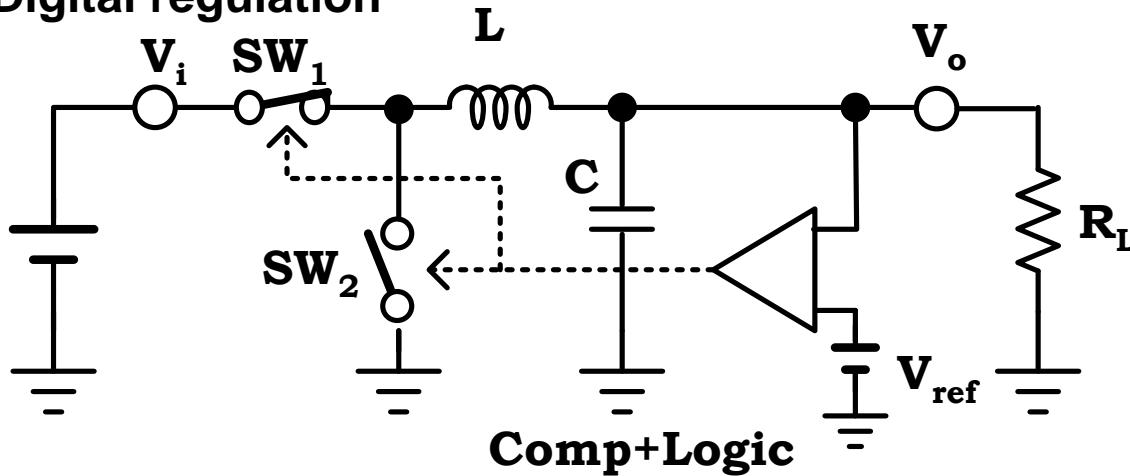
デジタル (ON, OFF) 制御は原理的にロスのない変換が可能

Analog regulation



Clean voltage,  
but low efficiency

Digital regulation



Noisy,  
but high efficiency

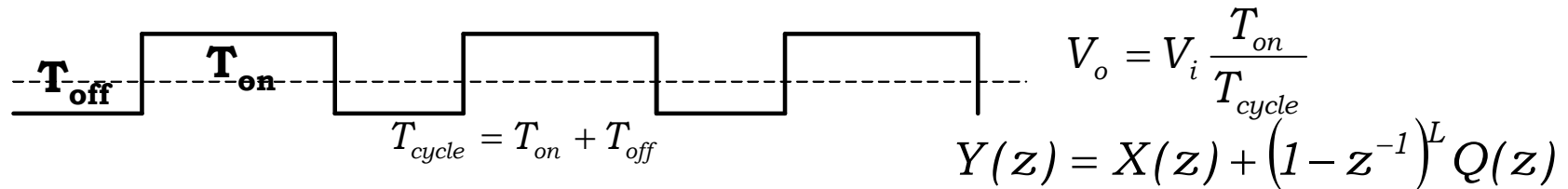
DC/DC converter  
Polar modulator

Ideally efficiency of 100% can be realized

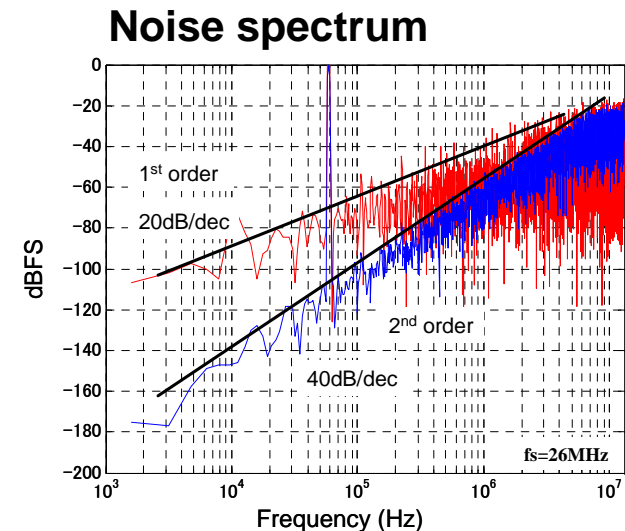
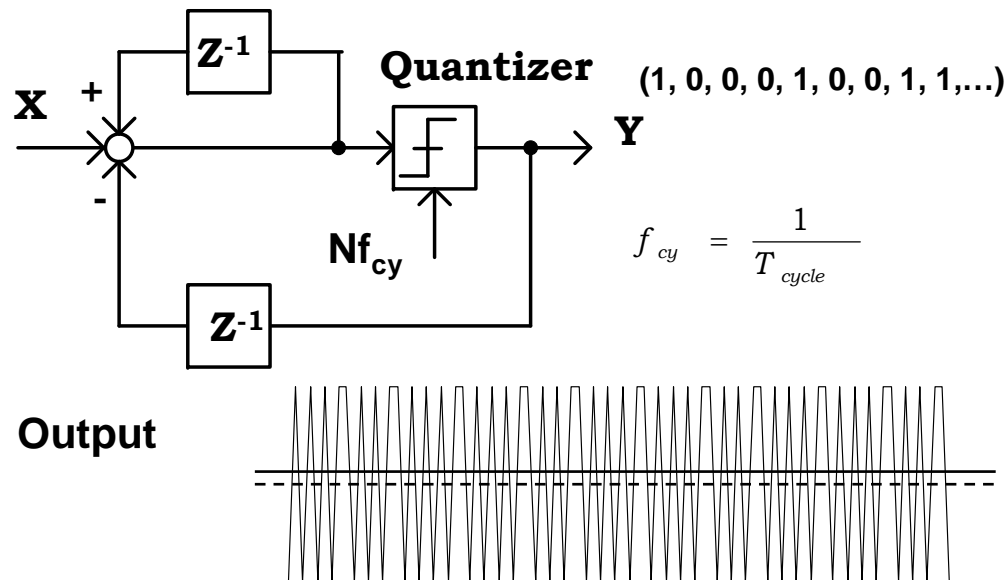
# ΔΣ 変調技術

単純なデューティ制御では大きなスプリアスが発生するが  
 ΔΣ 変調を用いるとスイッチングノイズが高域にランダムに拡散する。

Pulse width control Issues: **Large Super tones** (Fixed frequency spectrums)

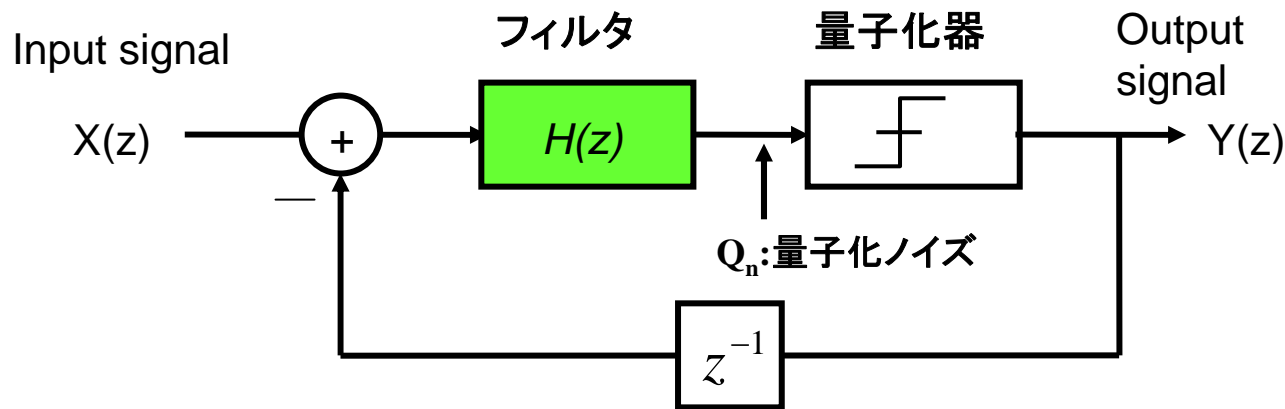


ΔΣ modulator Low frequency noise is suppressed



# ΔΣ変調器の一般的なシステム表現

ΔΣ変調器は量子化器の前にフィルタを配し、量子化出力を入力側に戻して負帰還をかけたものである。量子化ノイズは帯域外に拡散するようになり、帯域内ノイズは減少する。



$$Y(z) = \frac{H(z)}{1 + H(z)z^{-1}} X(z) + \frac{1}{1 + H(z)z^{-1}} Q_n(z)$$

STF (Signal Transfer)

NTF (Noise transfer)

Ex.

$$H(z) = \frac{1}{1 - z^{-1}} \quad STF(z) = 1, \quad NTF(z) = \underline{1 - z^{-1}}$$

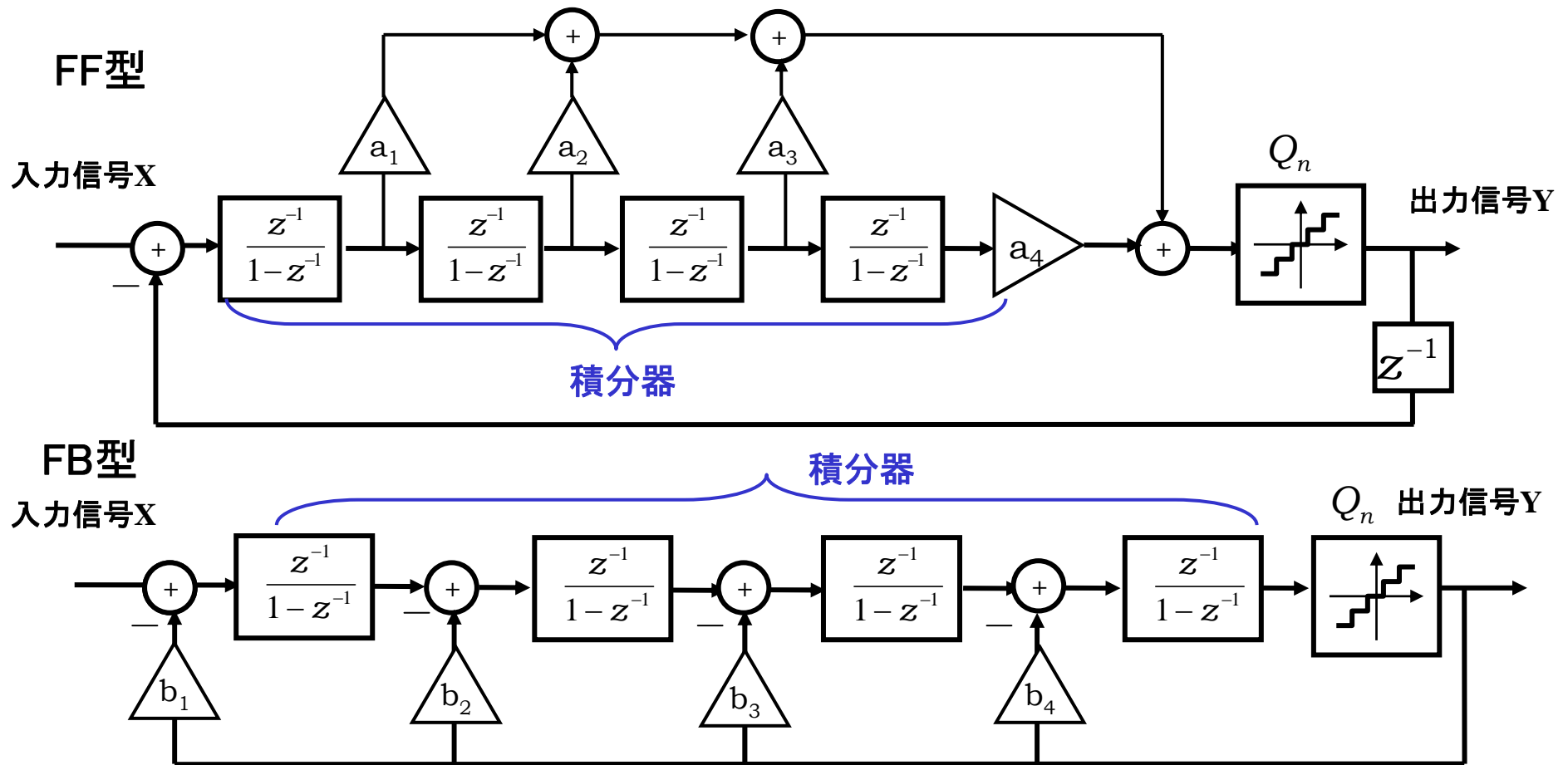
No filter

High pass filter



# 積分器の構成: FF型とFB型

位相補償にはFF型とFB型がある



# ΔΣ変調器の周波数特性

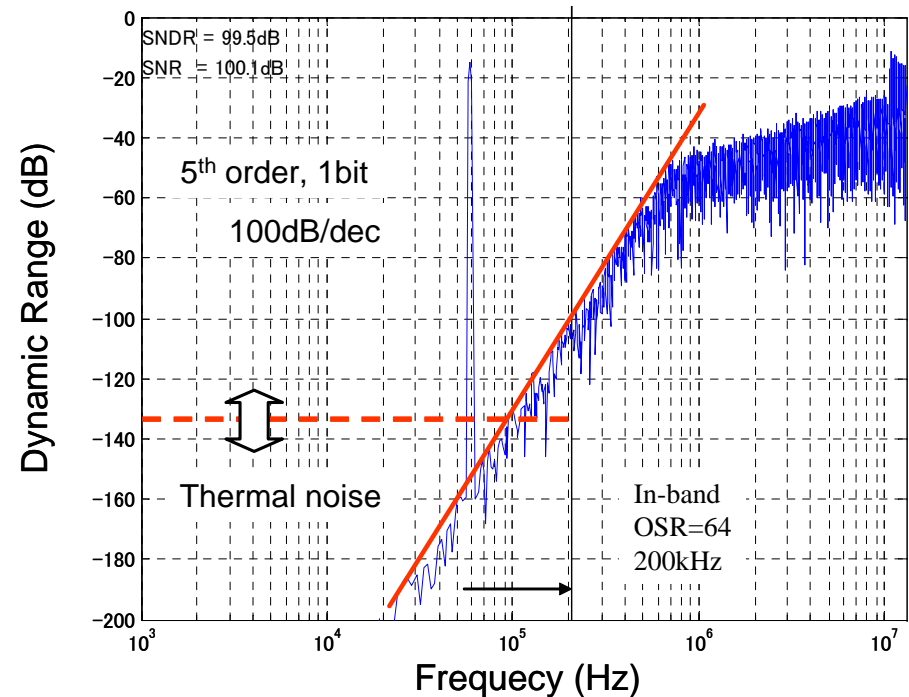
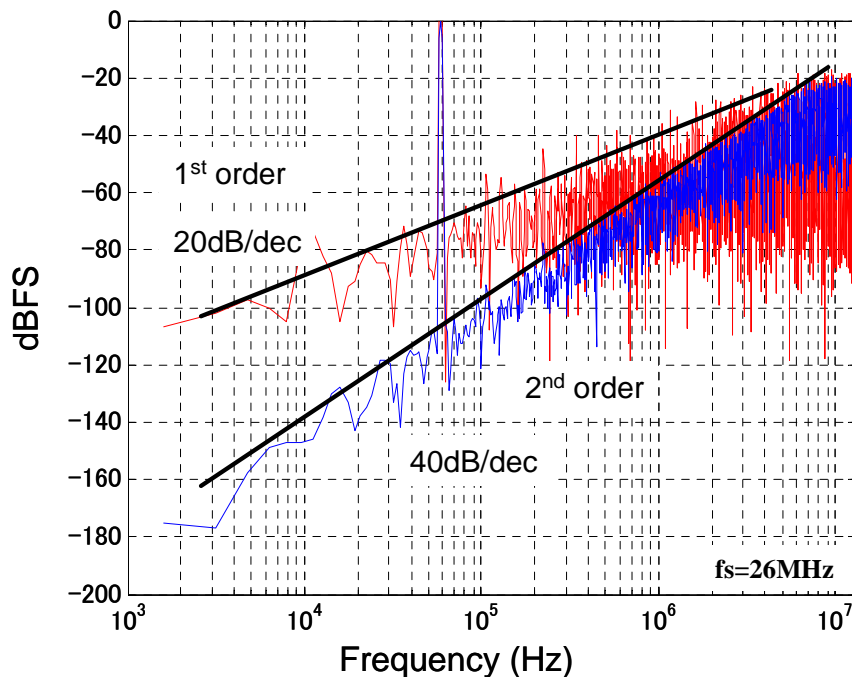
量子化分解能、フィルタ一次数、オーバーサンプリング比率が高いほど量子化ノイズが抑圧され、SNRが上がる。

$$Y(z) = X(z) + (1 - z^{-1})^L Q(z)$$

$$N_q = \int_{-f_b}^{+f_b} h_q^2(f) |1 - z^{-1}|_{z=e^{j2\pi f / f_s}}^{2L}$$

$$h_q^2(f) = \frac{\Delta^2}{12 f_s}$$

$$\approx \int_{-f_b}^{+f_b} \frac{\Delta^2}{12 f_s} \left| \frac{j2\pi f}{f_s} \right|^{2L} df = \left( \frac{\Delta}{2} \right)^2 \frac{1}{3\pi(2L+1)} \left( \frac{\pi}{OSR} \right)^{2L+1}$$

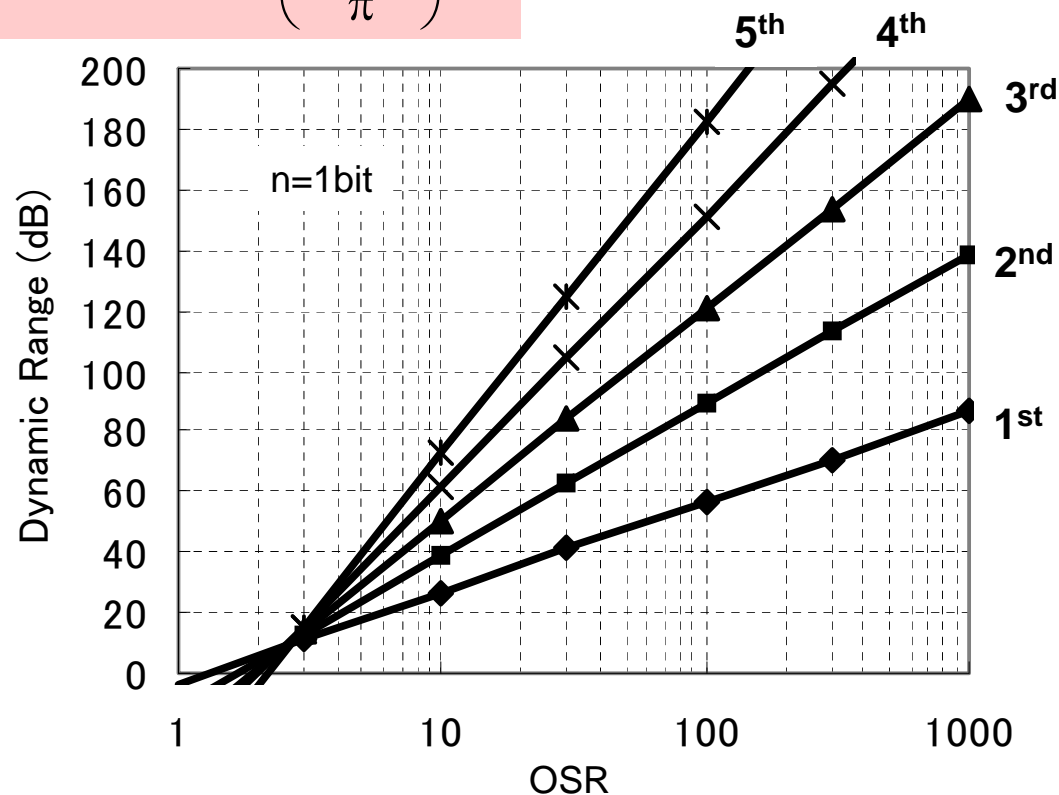


# 回路の高速化とSNR

ΔΣ変調技術を用いると、回路を高速動作させることで、高いSNRを得ることができる。  
ただし、システムの次数を上げればSNRは上がるが、システムが不安定になるので、このような高いSNRは実際は困難である。

$$SNR = \frac{3\pi}{2} (2^N - 1)^2 (2L + 1) \left( \frac{OSR}{\pi} \right)^{2L+1}$$

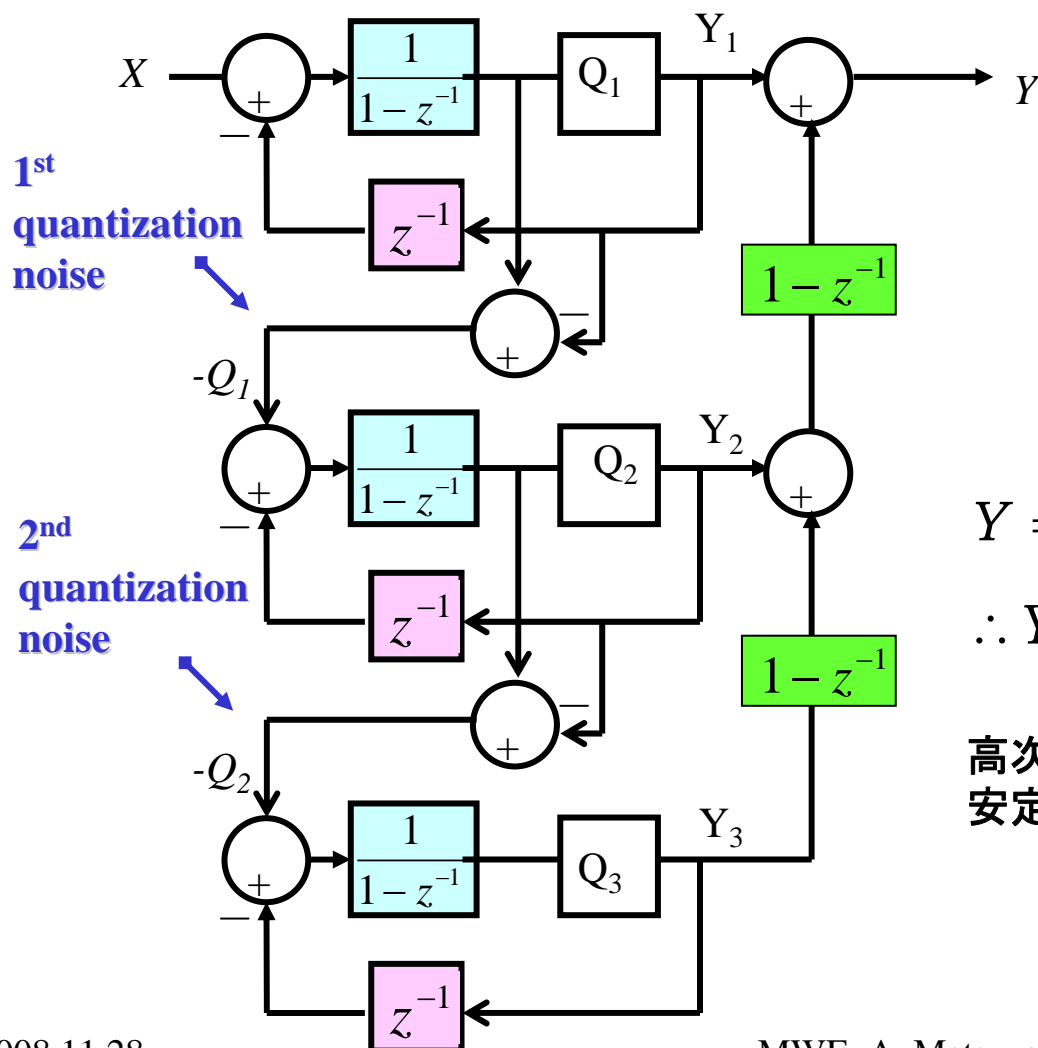
OSR=動作周波数/(信号帯域 x 2)



# MASH (Multi-stage noise-shaping)

1次の $\Sigma \Delta$ 変調器をカスケードに接続することで高次のノイズシェーピングを実現

高次のフィードバックを用いないので極めて安定であるが mismatch に弱い



$$Y_1 = X + (1 - Z^{-1})Q_1$$

$$Y_2 = -Q_1 + (1 - Z^{-1})Q_2$$

$$Y_3 = -Q_2 + (1 - Z^{-1})Q_3$$

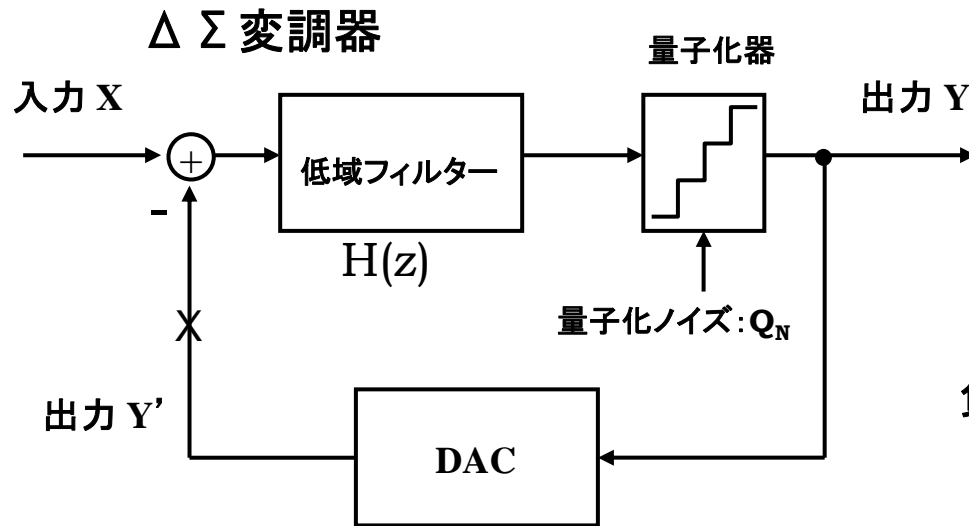
$$Y = Y_1 + (1 - Z^{-1})Y_2 + (1 - Z^{-1})^2 Y_3$$

$$\therefore Y = X + (1 - Z^{-1})^3 Q_3$$

高次のフィードバックを用いないので極めて安定である

# ΔΣ変調器の解釈

ΔΣ変調器は負帰還回路の原理で捉えられる。負帰還回路は入出力が一致ようになる。積分器は低周波でループ利得が極めて高いため、出力側のノイズが抑えられる。



ΔΣ変調器

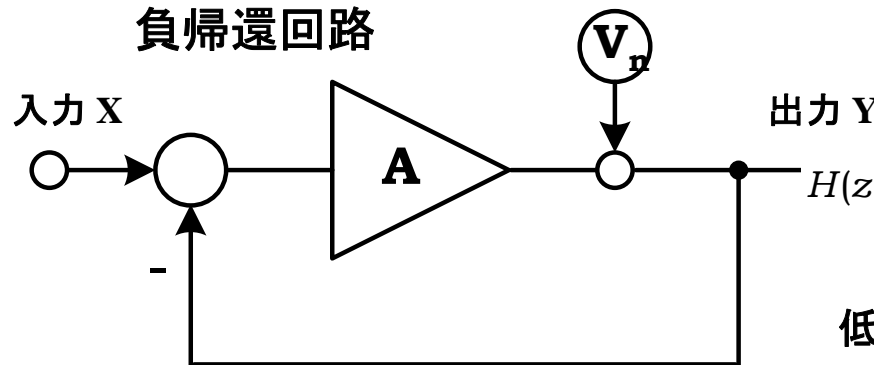
$$Y(z) = \frac{H(z)}{1 + H(z)} X(z) + \frac{1}{1 + H(z)} Q_n(z)$$

$$\approx X(z) + \frac{1}{H(z)} Q_n(z) \quad (|H(z)| \gg 1)$$

負帰還回路

$$Y = \frac{A}{1 + A} X + \frac{1}{1 + A} V_n \approx X + \frac{1}{A} V_n$$

負帰還回路



積分器のループゲインが高いわけ

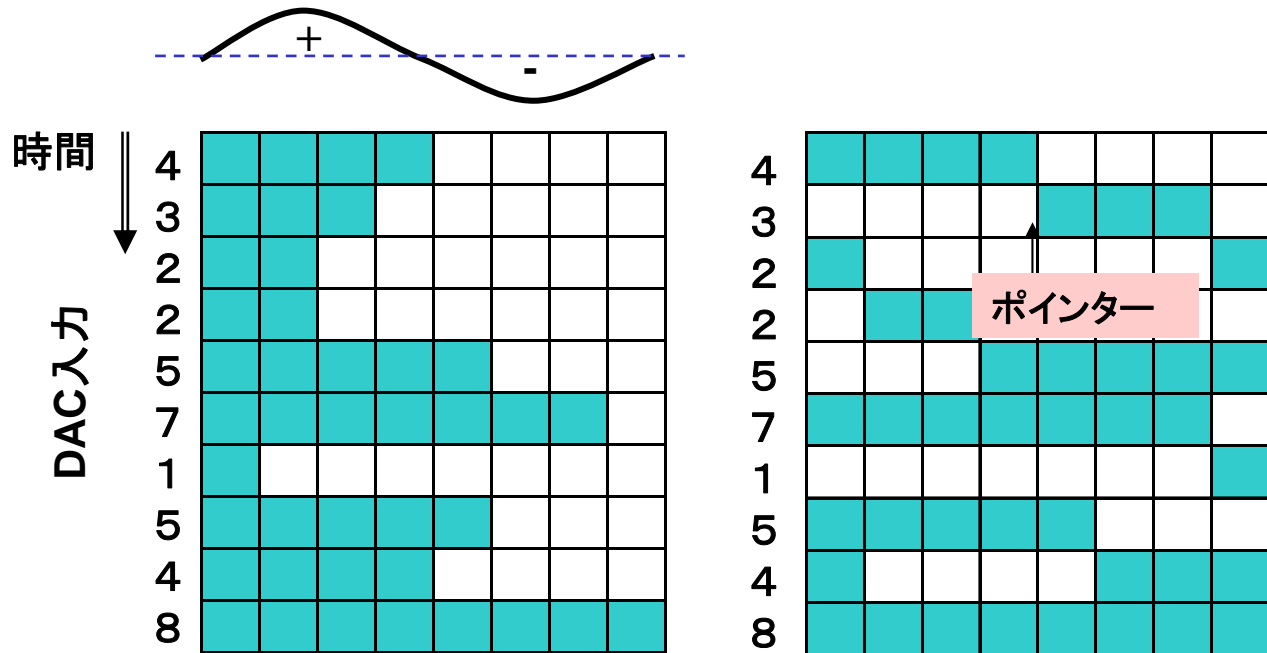
$$H(z) = \frac{1}{1 - z^{-1}} = \frac{1}{1 - e^{-2\pi j \frac{f}{f_s}}} \approx \frac{1}{1 - 1 + 2\pi j \frac{f}{f_s}} = \frac{f_s}{2\pi j f} = \frac{f_s}{j\omega} = \frac{f_s}{s}$$

低い周波数(高いオーバーサンプリング比)では高い利得

# DACのミスマッチノイズシェーピング

DACの累積誤差はフルスケールでゼロになる  
できるだけ万遍なく取るようにすると誤差は小さくなる

信号帯域よりも高速に変換すると誤差が高域に拡散できる



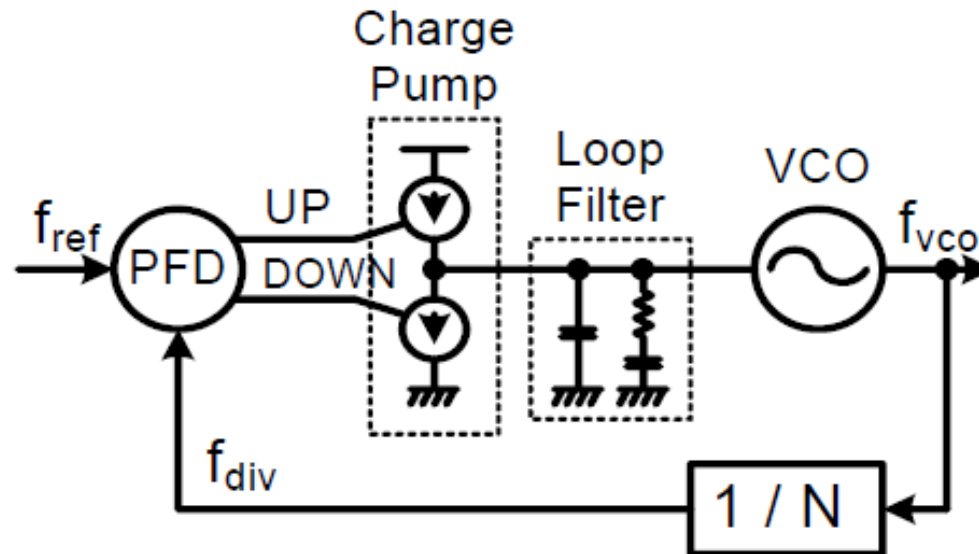
(a) 通常の制御

(b) ミスマッチノイズシェーピング

$$F(z) = 1 - z^{-1}$$

# 現行PLLの課題

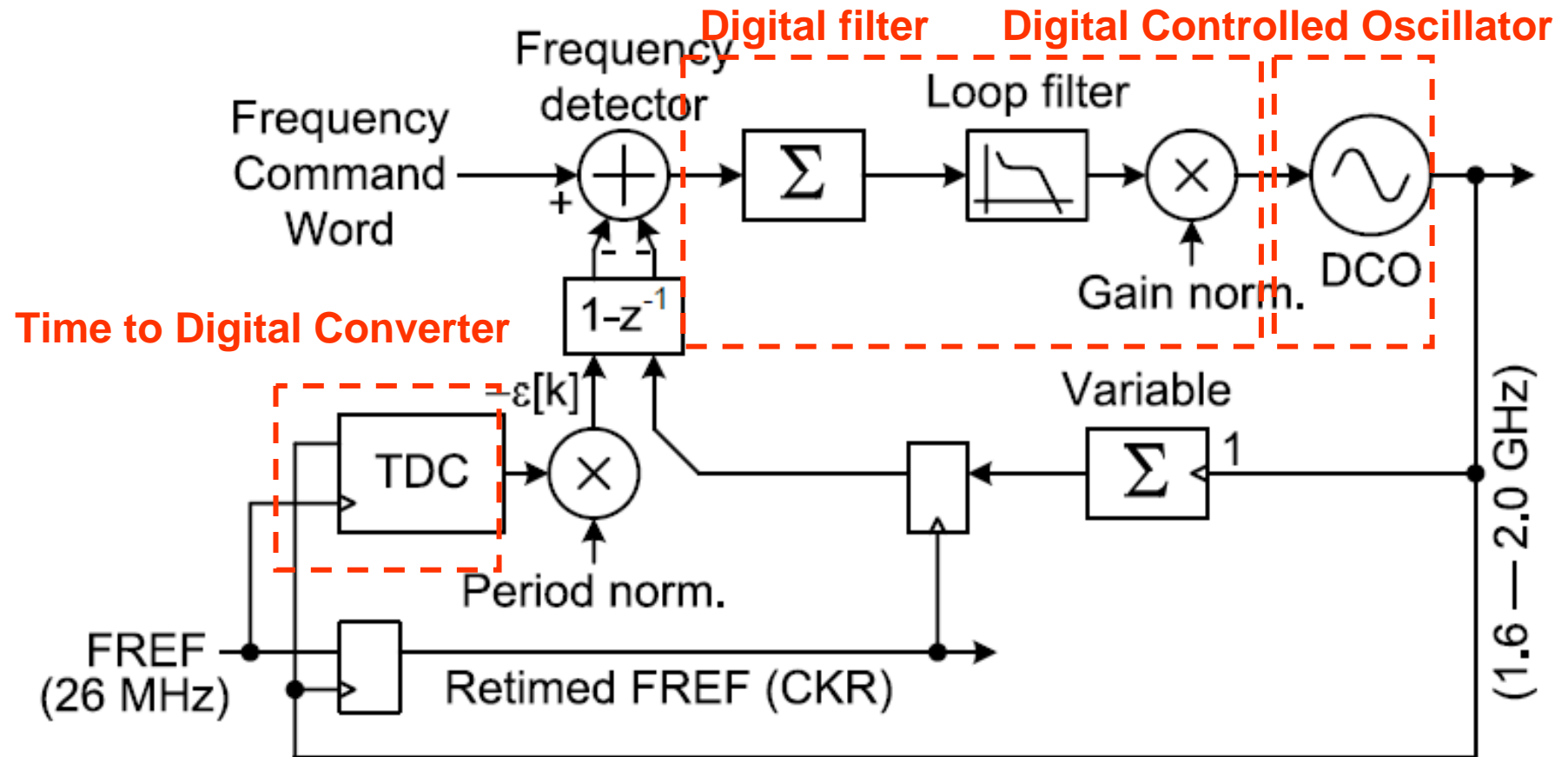
PLLはチャージポンプやループフィルタなどのアナログ回路部分がネックになる



- Many analog functions = multiple noise sources
- Varactors in VCO are sensitive (high tuning factor, i.e. KVCO)
- Loop filter may be large, leaky capacitors (for open loop “freeze”), variances in passives...
- Hard to calibrate
- Lock times can be long ( $>100\mu\text{sec}$ )

# All-Digital PLL

アナログ部分をデジタルに置き換える

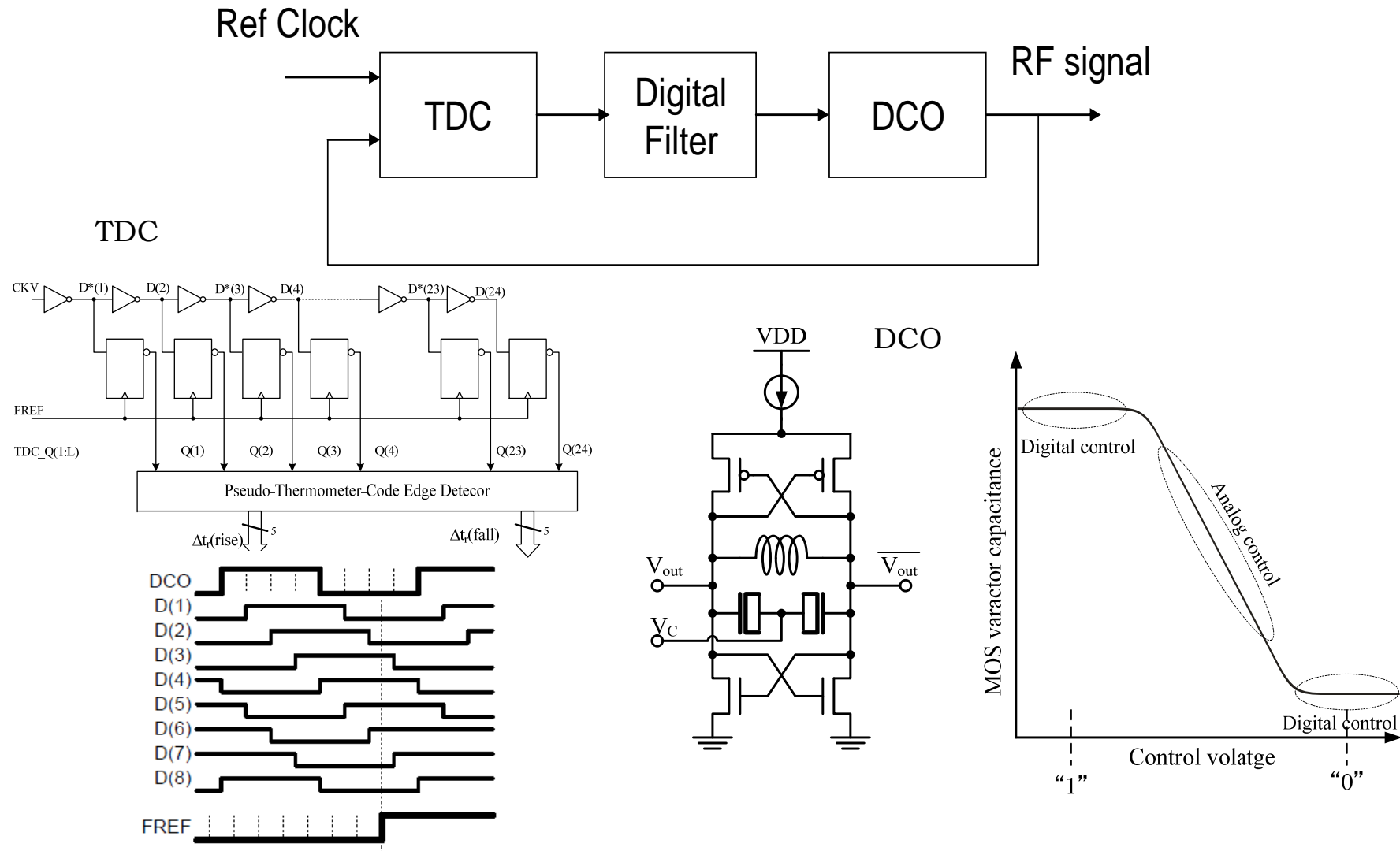


References [2], [3] - R. Bogdan Staszewski et al.



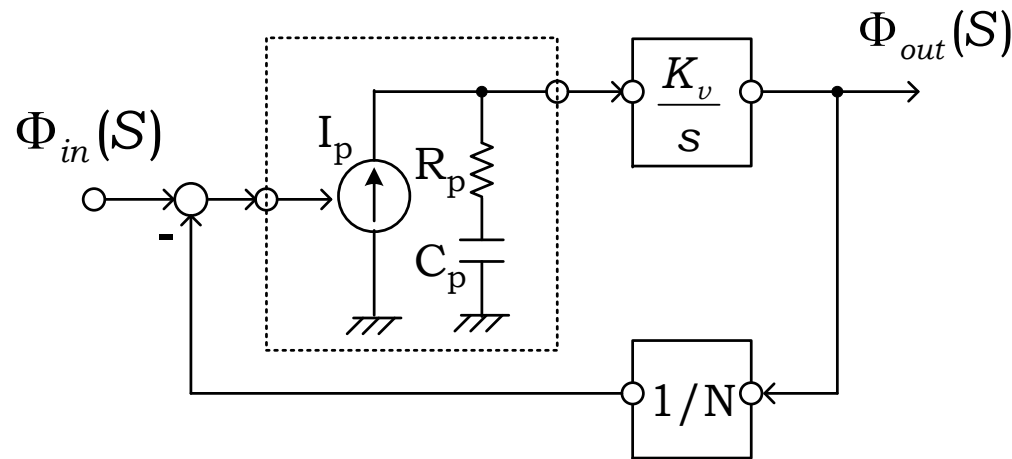
# 完全デジタルPLL

完全デジタルPLLとはTDC+Digital Filter+DCOの構成が基本



# チャージポンプPLL

完全デジタルPLLを理解するには現行のチャージポンプPLLの理解が必要



チャージポンプPLLの基本構成

$$H_{op}(s) = \frac{\Phi_{out}(s)}{\Phi_{in}(s)} \Big|_{open} = \frac{I_p K_v}{2\pi N} \left( R_p + \frac{1}{sC_p} \right) \frac{1}{s}$$

$$H_{op}(s) = \left( 2\zeta + \frac{\omega_n}{s} \right) \frac{\omega_n}{s} \quad \omega_n = \sqrt{\frac{K_v I_p}{2\pi N C_p}}, \zeta = \frac{R_p}{2} \sqrt{\frac{K_v I_p C_p}{2\pi N}}$$

# フルデジタルPLLへの変換

簡単なS→Z変換を用いて設計できる

$$z = e^{j\frac{\omega}{f_R}} \approx 1 + j\frac{\omega}{f_R} = 1 + \frac{s}{f_R}$$

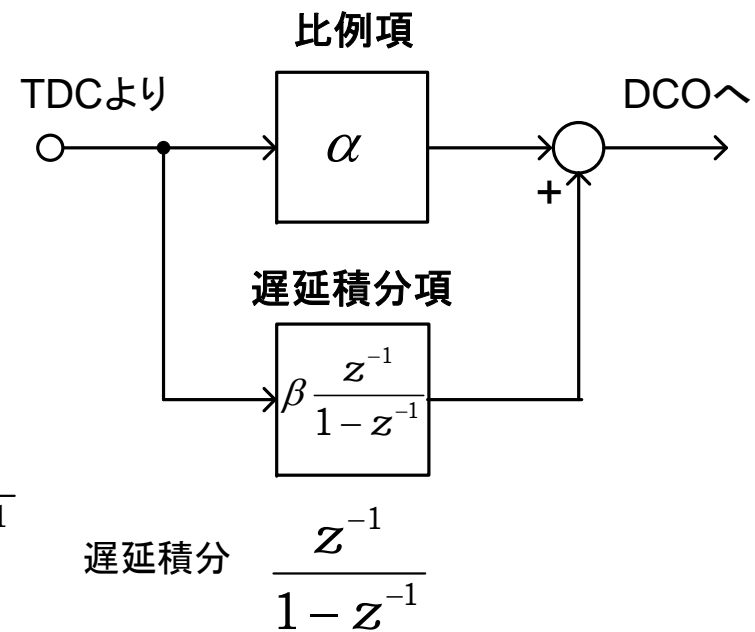
$$s \rightarrow f_R(z-1)$$

$$H_{op}(z) = \left( 2\zeta + \frac{\omega_n}{f_R(z-1)} \right) \frac{\omega_n}{f_R(z-1)}$$

$$= \underbrace{\left( 2\zeta \frac{\omega_n}{f_R} + \left( \frac{\omega_n}{f_R} \right)^2 \frac{z^{-1}}{1-z^{-1}} \right)}_{\text{フィルターを表す}} \frac{z^{-1}}{1-z^{-1}}$$

フィルターを表す

$f_R$ : 基準クロック周波数



$$\alpha = 2\zeta \frac{\omega_n}{f_R}, \beta = \left( \frac{\omega_n}{f_R} \right)^2$$

# TDCの量子化ノイズ

TDCは位相を量子化するため位相ノイズを発生する。  
 単位遅延時間が大きいほど、発振周波数が高いほど大きい。  
 これを抑制するにはPLLのループ帯域を狭める必要がある。

時間揺らぎ  $\sigma_t^2 = \frac{(\Delta t_{res})^2}{12}$        $\omega_{DCO}$       発振周波数

発振周波数の位相揺らぎ  $\sigma_\phi = \omega_{DCO} \sigma_t$

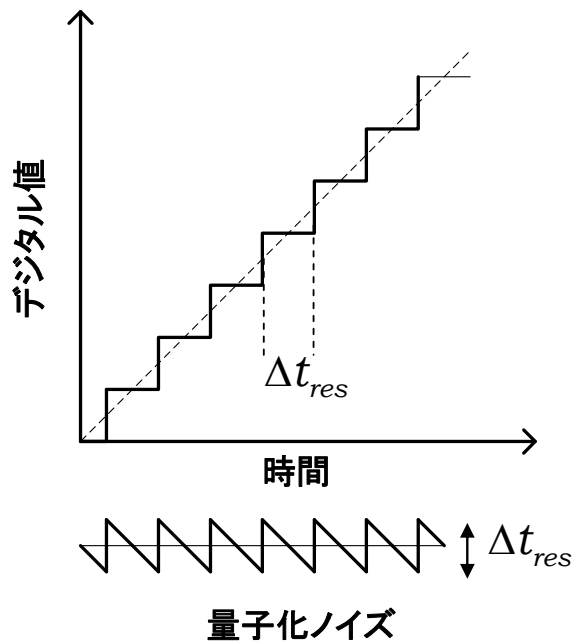
片側サイドバンドのノイズスペクトラム密度は

$$L = \frac{\sigma_\phi^2}{f_R} = \frac{(\omega_{DCO} \cdot \Delta t_{Tref})^2}{12 f_R} = \frac{(2\pi N f_R \cdot \Delta t_{Tref})^2}{12 f_R} = \frac{f_R}{3} (N \Delta t_{Tref})^2$$

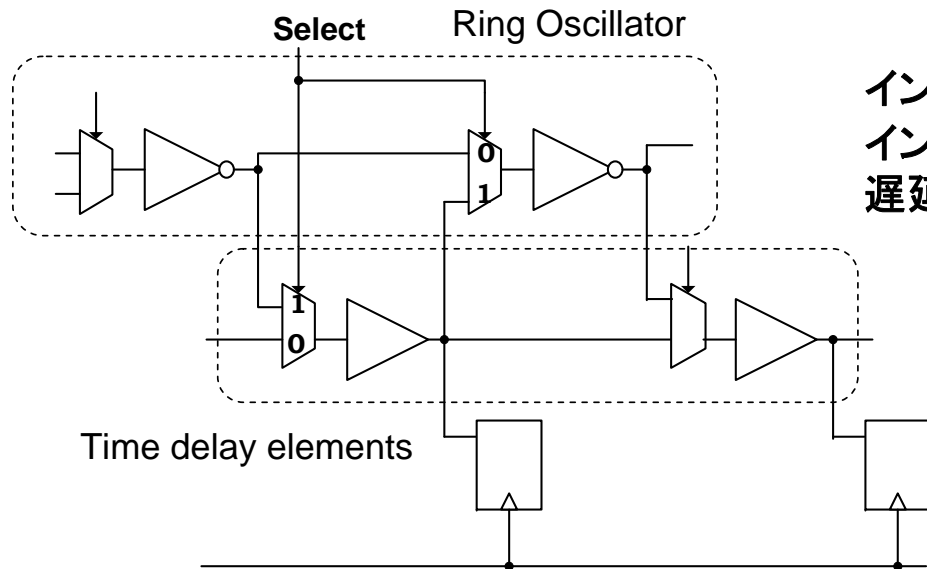
この雑音に対する伝達関数は閉ループの伝達関数より

$$H_{close}(s) = \frac{H_{op}(s)}{1 + H_{op}(s)} = \frac{\omega_n^2 \left(1 + \frac{2\zeta}{\omega_n} s\right)}{s^2 + 2\zeta\omega_n s + \omega_n^2}$$

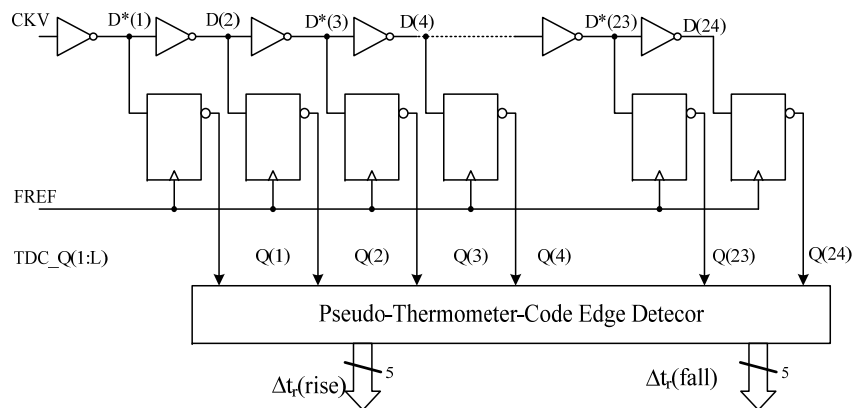
PLLのループ帯域まで広がる  $2\zeta\omega_n$



# TDCの時間精度校正



インバータやFFの遅延時間はばらつくので  
インバータ毎、リング発振器に組み込み  
遅延時間を合わせ込む



T. Hashimoto, H. Yamazaki, A. Muramatsu, T. Sato, and A. Inoue, "Time-to Digital Converter with Vernier Delay Mismatch Compensation for High Resolution On-Die Clock Jitter Measurement," Digest of 2008 VLSI circuits symposium, pp. 166-167, Hawaii, June, 2008.

# DCOのノイズ

DCOも周波数を量子化するため、位相ノイズを生じる。  
これを抑制するにはPLLのループ帯域を広くする必要がある。

DCOの量子化ノイズは  $\sigma_{\Delta f_{DCO}}^2 = \frac{(\Delta f_{res})^2}{12}$

ノイズスペクトラム密度は、 $\frac{1}{2} S_{\Delta f} = \frac{\sigma_{\Delta f_{DCO}}^2}{f_R} = \frac{(\Delta f_{res})^2}{12 f_R}$

DCOの周波数変化に対する位相変化は  $\frac{2\pi}{s}$  であることを用いて

位相ノイズスペクトラム密度は、 $L\{\Delta f\} = \frac{1}{12} \left( \frac{\Delta f_{res}}{\Delta f} \right)^2 \frac{1}{f_R}$

$$L\{\Delta f\} = \frac{1}{12} \left( \frac{\Delta f_{res}}{\Delta f} \right)^2 \frac{1}{f_R} \left( \text{sinc} \left( \frac{\Delta f}{f_R} \right) \right)^2$$

このノイズに対してPLLは、 $He(s) = 1 - H_{close}(s) = \frac{s^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}$

のハイパス特性となるので、PLLのループ帯域は広いほど良い

# 実際のDCO

高い周波数分解能を得るため12ビットデータを6ビットに丸め、 $\Delta \Sigma$ 変調により少ない分解能で、等価的に高い分解能を実現している。  
 ただし、ノイズスペクトラムが高い方に拡散するため、位相ノイズに注意が必要である。

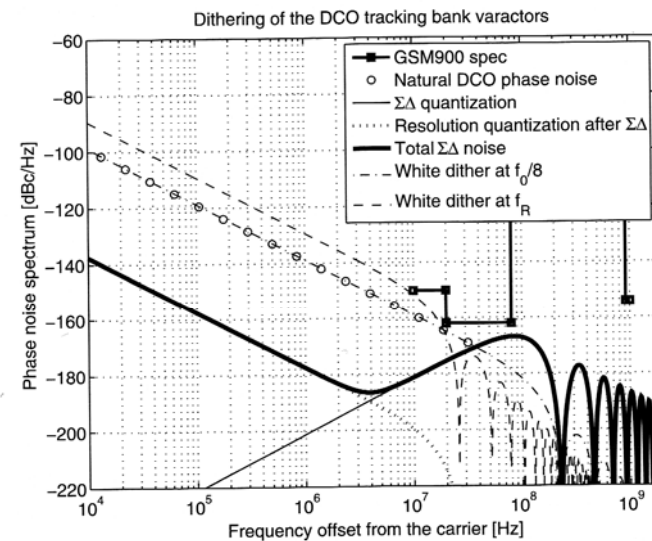
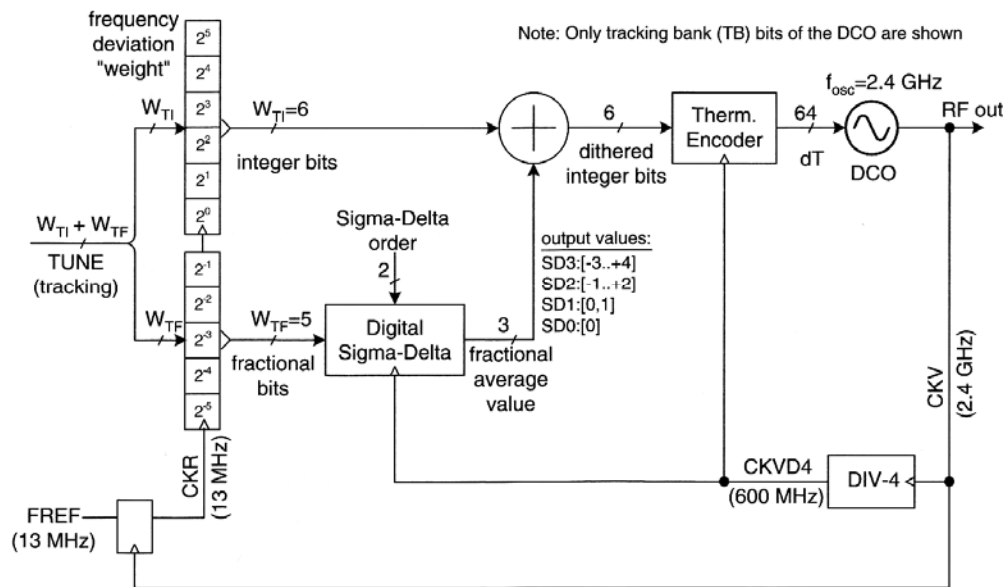
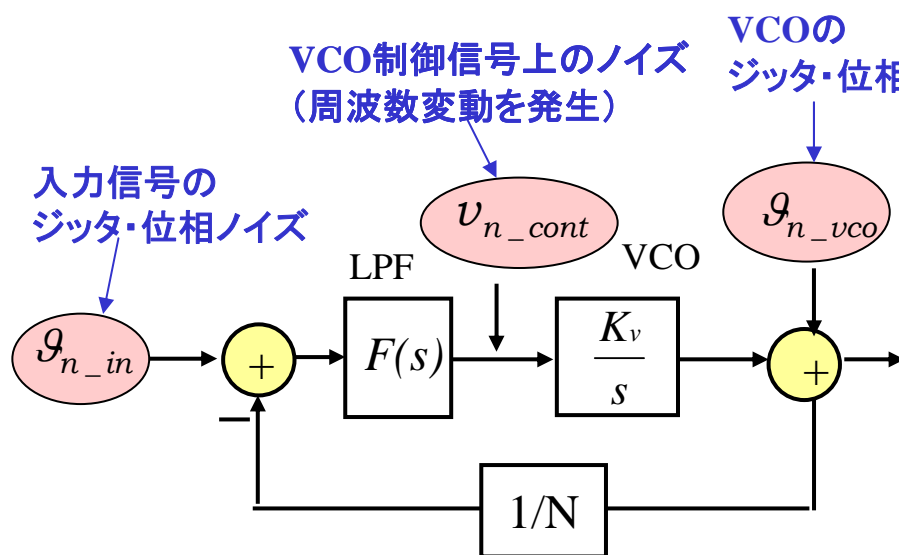


Figure 4.40 Phase-noise spectrum due to  $\Delta f_{res}$  frequency quantization and various dithering schemes. Low-band  $f_V = 915$  MHz,  $\Delta f_{res} = 12$  kHz at HB,  $f_{dth} = f_V/8$ , and  $W_F = 8$ .

# PLLのノイズ伝達特性

PLLには様々なノイズ源があり特性を劣化させる。  
 フィルターをうまく設計することでこれらノイズの影響を抑制できる。



ノイズ源によりフィルタ特性が異なる

入力信号: LPF  
 発振器の位相ノイズ: HPF  
 発振器の制御電圧: BPF

1) 入力信号のジッタ・位相ノイズ

$$\Phi_{out}(s) = H(s) \cdot \Phi_{in}$$

伝達関数

2) VCOのジッタ・位相ノイズ

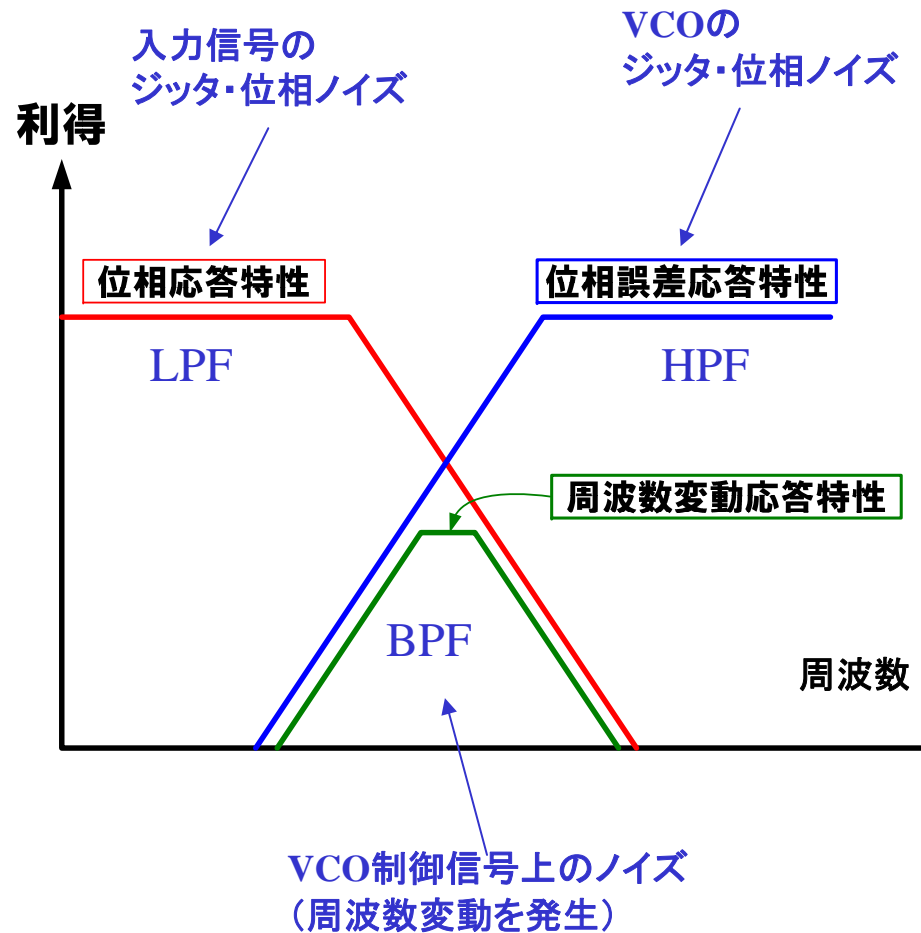
$$\begin{aligned} \Phi_{out}(s) &= (1 - H(s)) \cdot \Phi_{n\_VCO} \\ &= H_e(s) \cdot \Phi_{n\_VCO} \end{aligned}$$

3) VCO制御線ノイズ

$$\Phi_{out}(s) = H_e(s) \cdot \frac{\omega_{n\_VCO}}{s}$$



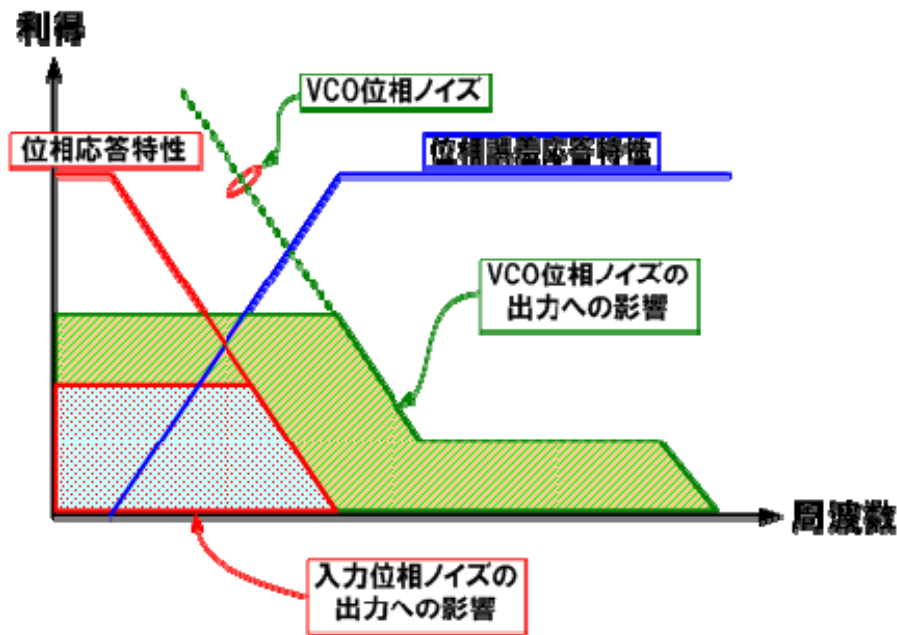
# ノイズ伝達の周波数特性



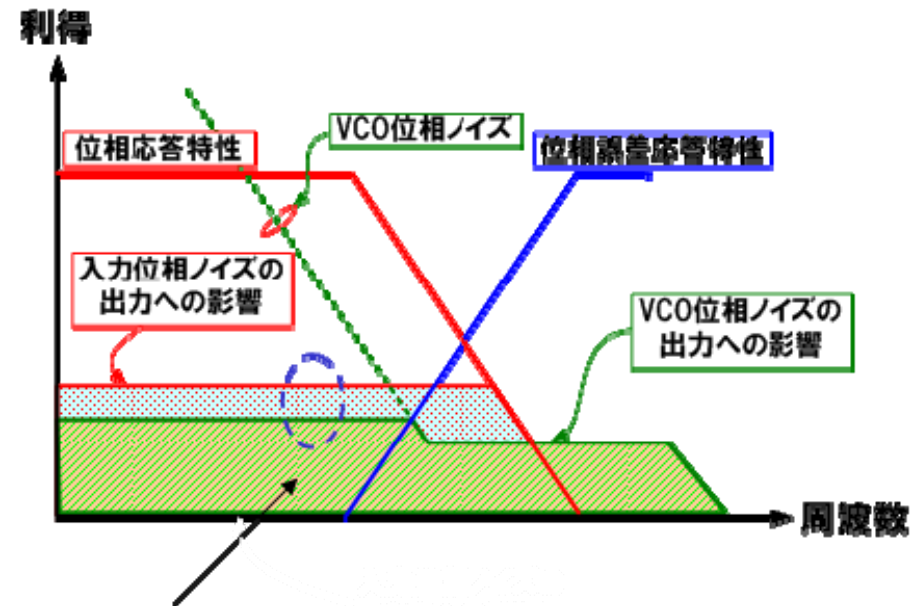
# ノイズに対するフィルターの最適化

それぞれのノイズの強度が等しくなるようにフィルター帯域を調整すると全体ではノイズ最小になる

フィルターの帯域が狭いとき



フィルターの帯域が広いとき



# 課題と今後

# まとめ

---

- アナログは本質的にPVT、ミスマッチなどにより性能劣化を起こしやすい
- CMOSの微細化により、アナログ特性が劣化
- 微細化によりデジタル特性は向上し、コストも下がる
- ミスマッチと面積はトレードオフ
- 面積縮小ができなければ微細化はコストアップ
- デジタル主体のアーキテクチャに注目
- デジタルはロバスト性やプログラマビリティが魅力
- DRP:RFにも積極的にデジタル技術を用いる方向
- 標本化(折れ返し)と量子化(ノイズ)に注意
- $\Delta \Sigma$  変調は量子化ノイズの削減に有効
- アナログ/デジタルの利点と課題の見極めが重要

# 参考文献例

---

- [1] Akira Matsuzawa, "RF-SoC -Expectations and Required Conditions," IEEE Tran. On Microwave Theory and Techniques, Vol. 50, No. 1, pp. 245-253, Jan. 2002.
- [2] Akira Matsuzawa, Mixed Signal SoC Era," IEICE, Trans. Electron., Vol. E87-C, No. 6, pp. 867-877, June, 2004.
- [3] Akira Matsuzawa, " Analog IC Technologies for Future Wireless Systems", IEICE Trans. Electron, vol. E89-C, No. 4, pp. 446-454, Apr. 2006.
- [4] R.B. Staszewski, K. Muhammad, D. Leipold, Chih-Ming Hung, Yo-Chuol Ho, J.L. Wallberg, C. Fernando, K. Maggio, R. Staszewski, T. Jung, Jinseok Koh, S. John, Irene Yuanying Deng, V. Sarda, O. Moreira-Tamayo, V. Mayega, R. Katz, O. Friedman, O.E. Eliezer, E. de-Obaldia and P.T. Balsara, "All-Digital TX Frequency Synthesizer and Discrete-Time Receiver for Bluetooth Radio in 130-nm CMOS," IEEE Journal of Solid-State Circuits, Vol. 39, No. 12, pp. 2278-2291, December 2004.
- [5] R. B. Staszewski, D. Keipold, K. Muhammad and P. T. Balsa, "Digitally Controlled Oscillator (DCO)-Based Architecture for RF Frequency Synthesis in a Deep-Submicrometer CMOS Process," IEEE Trans. on Circuits and Systems-II: Analog and Digital Signal Processing, Vol. 50, No. 11, pp.815-828, November 2003.
- [6] R. B. Staszewski, C-M. Hung, D. Keipold and P. T. Balsa, "A First Multi-gigahertz Digitally Controlled Oscillator for Wireless Applications," IEEE Trans. on Microwave Theory and Techniques, Vol. 51, No. 11, pp.2154-2164, November 2003.
- [7] Win Chaivipas, Takeshi Ito, Takashi Kurashina, Kenichi Okada, and Akira Matsuzawa "Fine and Wide Frequency Tuning Digital Controlled Oscillators Utilizing Capacitance Position Sensitivity in Distributed Resonators", Digest of A-SSCC 2007, pp.424-427, Korea, Jeju, Nov. 2007.
- [8] T. Hashimoto, H. Yamazaki, A. Muramatsu, T. Sato, and A. Inoue, "Time-to Digital Converter with Vernier Delay Mismatch Compensation for High Resolution On-Die Clock Jitter Measurement," Digest of 2008 VLSI circuits symposium, pp. 166-167, Hawaii, June, 2008.
- [9] M. Kitsunezuka, S. Hori, and T. Maeda, "A Widly-Tunable Reconfigurable CMOS Analog Baseband IC for Software-Defined Radio," Digest of ISSCC, pp.66-67, San Francisco, Feb. 2008.