

ミリ波CMOS PAのモデリングおよび 設計手法

高山 直輝, 松下 幸太, 李 寧, 伊藤 彰吾, 岡田 健一, 松澤 昭

東京工業大学
大学院理工学研究科 電子物理工学専攻

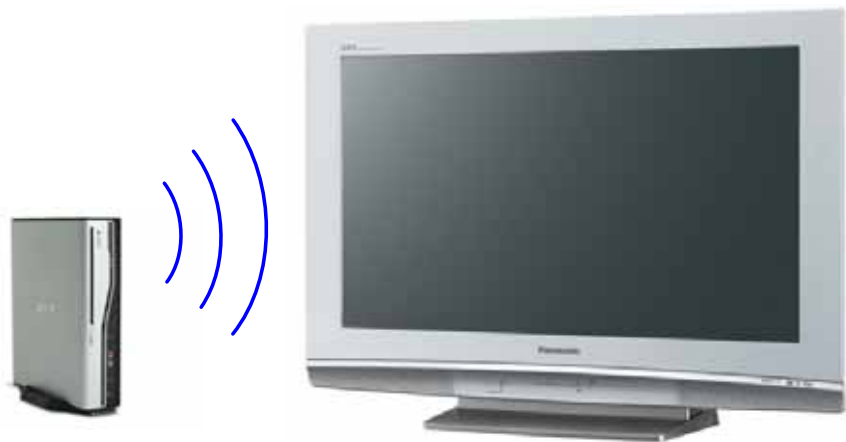
60GHz帯

各地域で幅広い帯域が
無免許で使用できるよう
開放されている

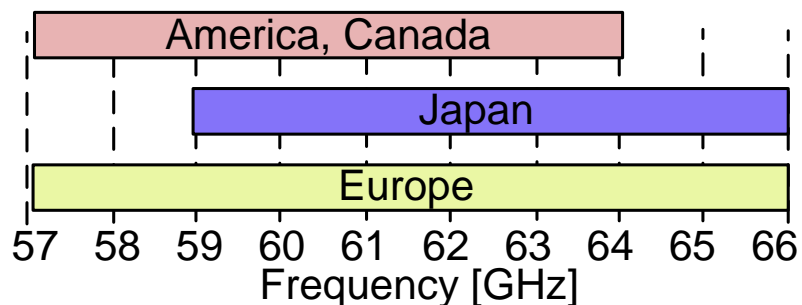


超高速無線通信の実現

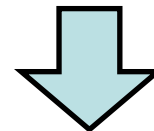
非圧縮でのHDTVデータの送信



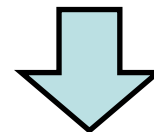
Available Frequency without License



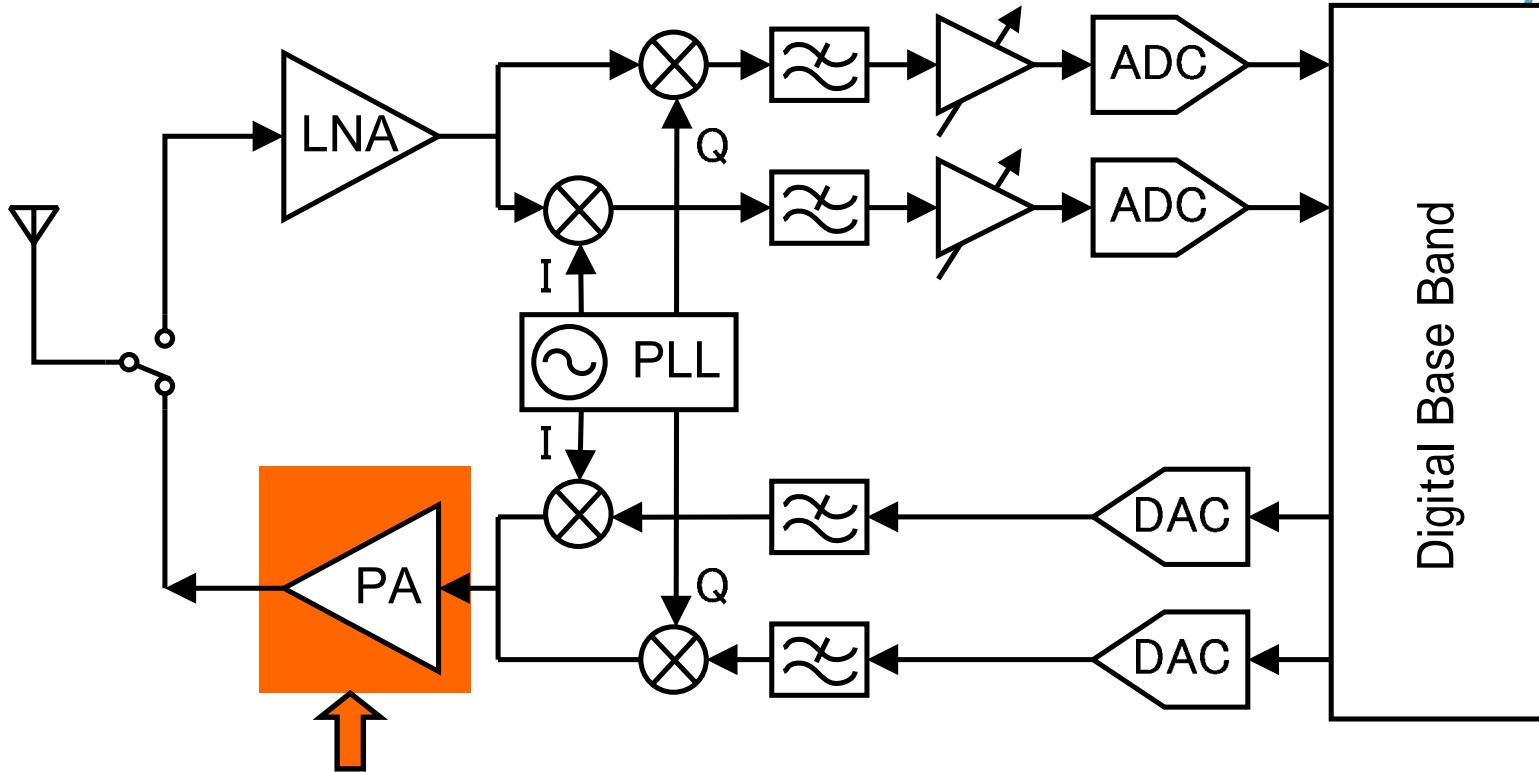
CMOSプロセスでの製造



安価で大量生産が可能



民生機器へのミリ波帯
通信機能の搭載



電力増幅器

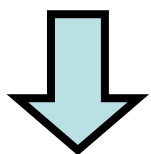
CMOSでいかに大きな出力を出すか
線形性も重要



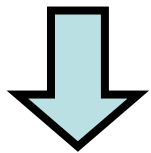
性能指標: Pout@1dB

出力電力

Pout@1dBを大きくするためには...



トランジスタサイズの増加

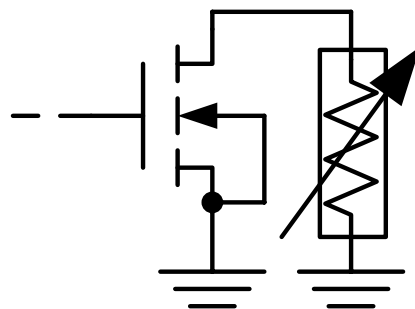


出力負荷インピーダンスのズレに敏感



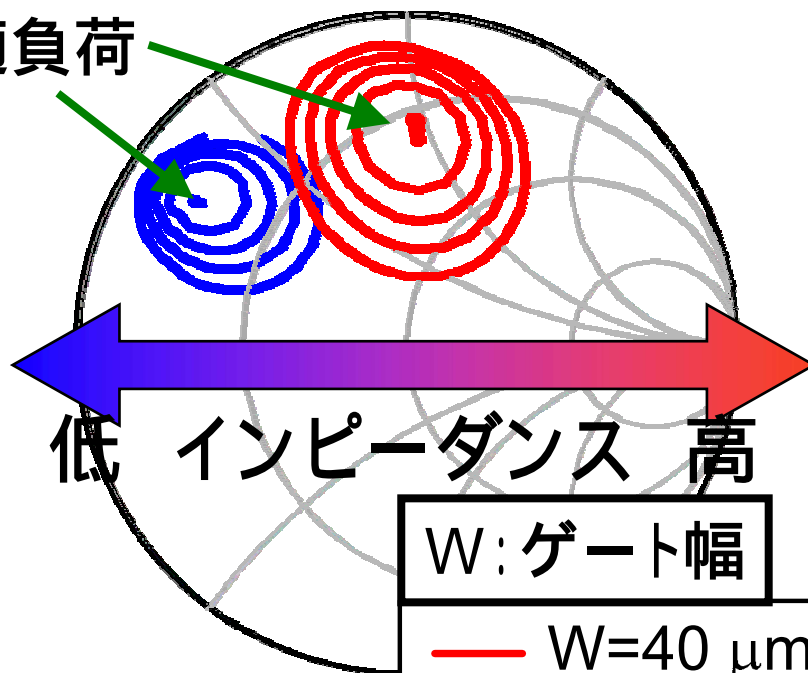
各素子の正確なモデリングが必要

ロードプル解析



出力負荷の値を動かし最適な値を探す

中心が最適負荷



W: ゲート幅

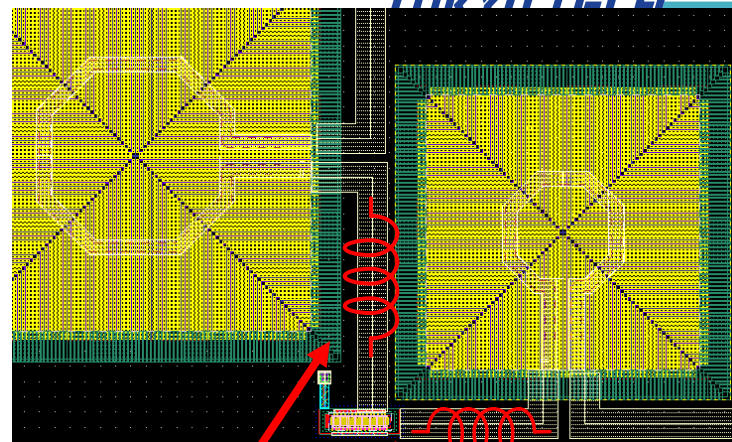
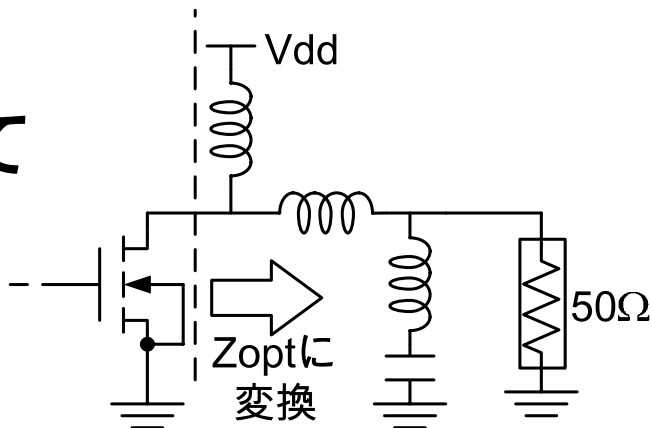
- W=40 μm
- W=120 μm



整合回路

1GHz

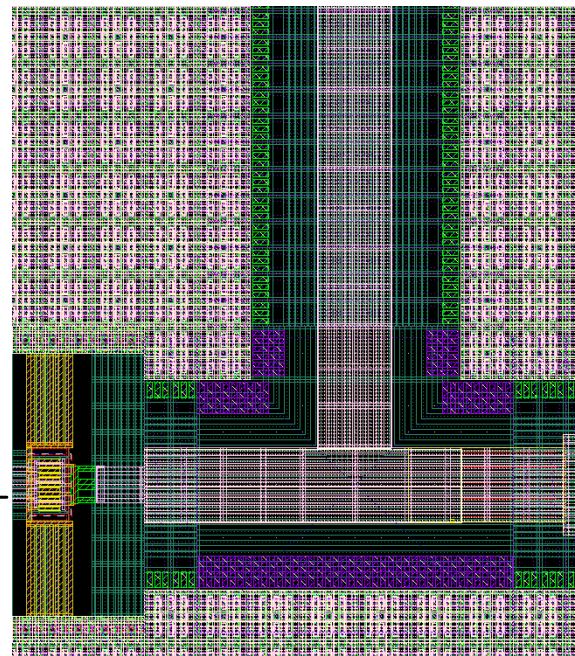
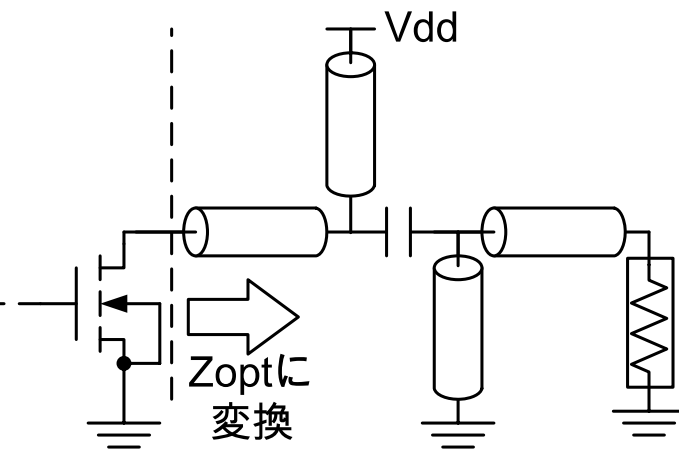
LやCを用いて
最適負荷の
値に変換



60GHzでは無視できない

60GHz

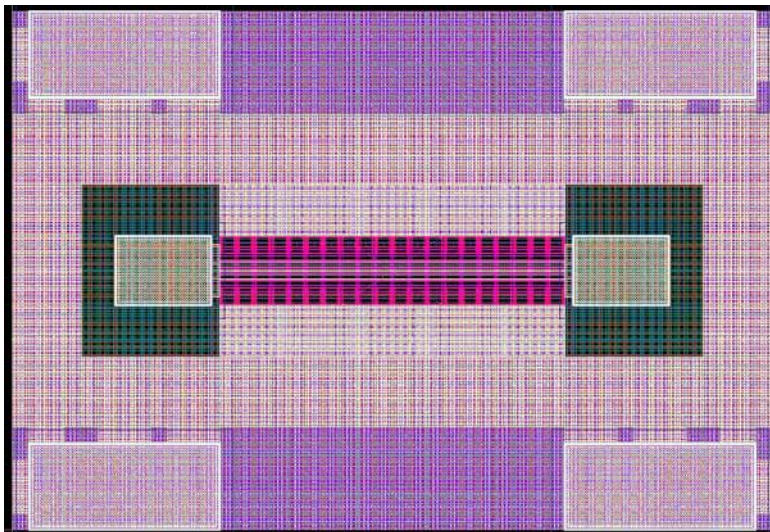
モデリングした
伝送線路を配線
兼マッチングブロック
として用いる



- GND付きのCPW
 - 伝送線路のモデリング
 - De-coupling Capacitorのモデリング
 - 1段PAによるモデリング評価
- Slow-wave
 - 線路のモデリング
 - 分岐の影響
 - 1段PAによるモデリング評価
- PAの設計におけるDCプローブの影響

- GND付きのCPW
 - 伝送線路のモデリング
 - De-coupling Capacitorのモデリング
 - 1段PAによるモデリング評価
- Slow-wave
 - 線路のモデリング
 - 分岐の影響
 - 1段PAによるモデリング評価
- PAの設計におけるDCプローブの影響

伝送線路TEG



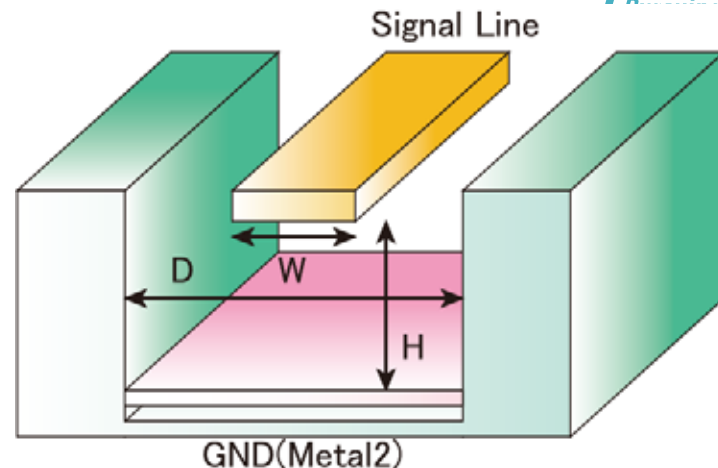
200 μm

測定したSパラメータより

Zや γ を算出



それらに合うように
モデルを作製



$W=10 \mu\text{m}$, $D=40 \mu\text{m}$, $H=7.5 \mu\text{m}$

$$[S] = \frac{1}{D_S} \begin{bmatrix} (Z^2 - Z_0^2) \sinh \gamma l & 2ZZ_0 \\ 2ZZ_0 & (Z^2 - Z_0^2) \sinh \gamma l \end{bmatrix}$$

$$D_S = 2ZZ_0 \cosh \gamma l + (Z^2 + Z_0^2) \sinh \gamma l \quad [1]$$

Z: 特性インピーダンス

γ : 伝播係数

l: 線路長

[1] Wikkiam R. et.al. "S-parameter-Based IC Interconnect Transmission Line Characterization"

伝送線路モデリング

ADSのCPWモデル

CPWSub

CPWSUB

M2_b_w11

H=5.6 um

Er=5.3

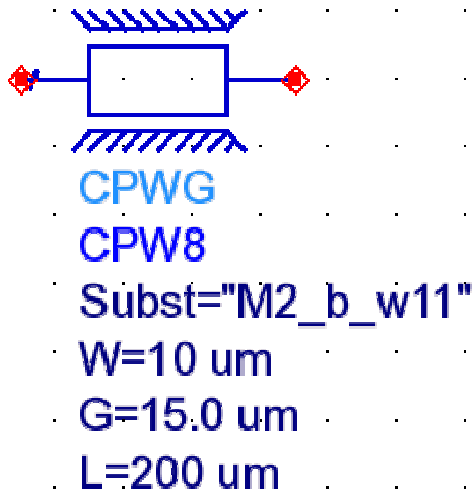
Mur=1

Cond=5E+7

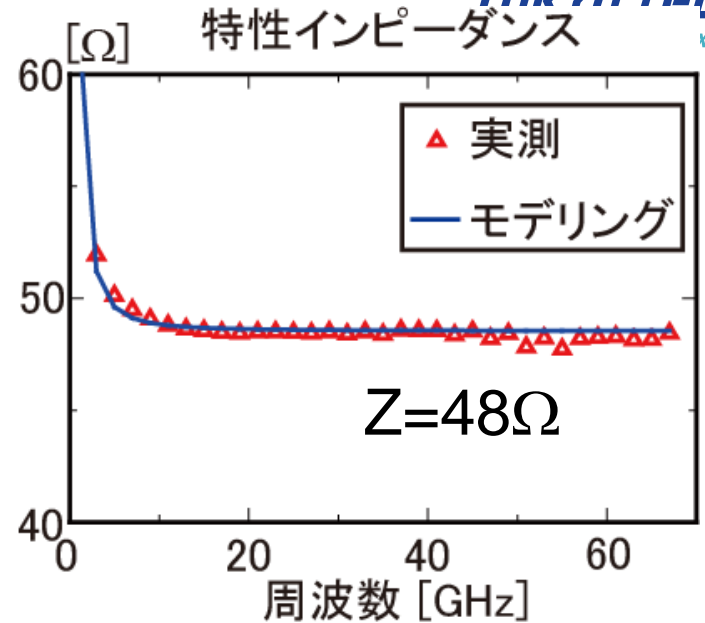
T=0.5 um

TanD=0.002

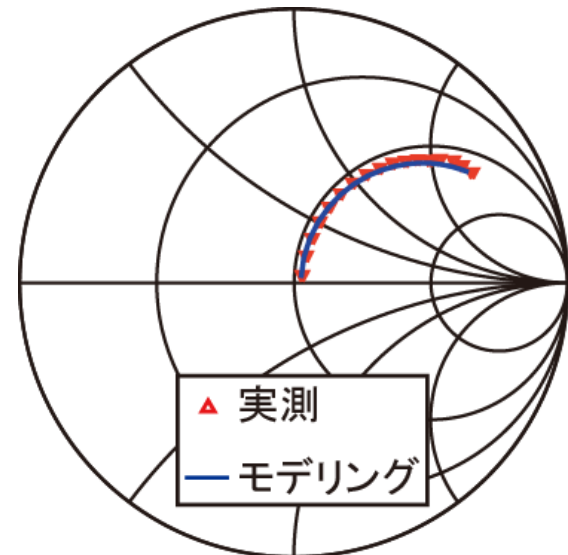
Rough=0 um



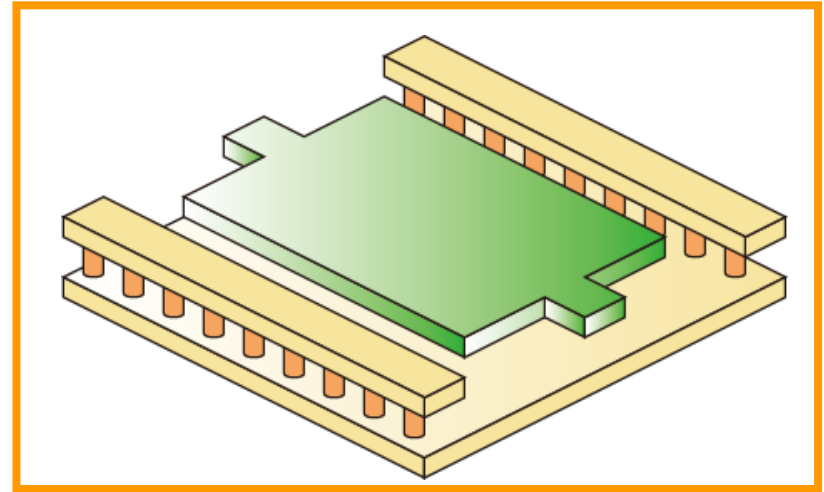
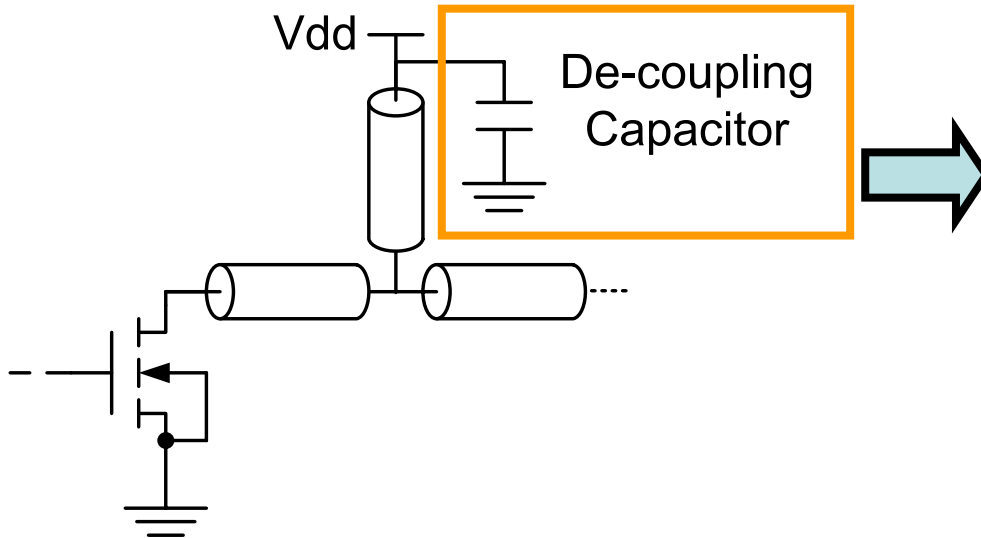
各値を調整し
実測と合わせる



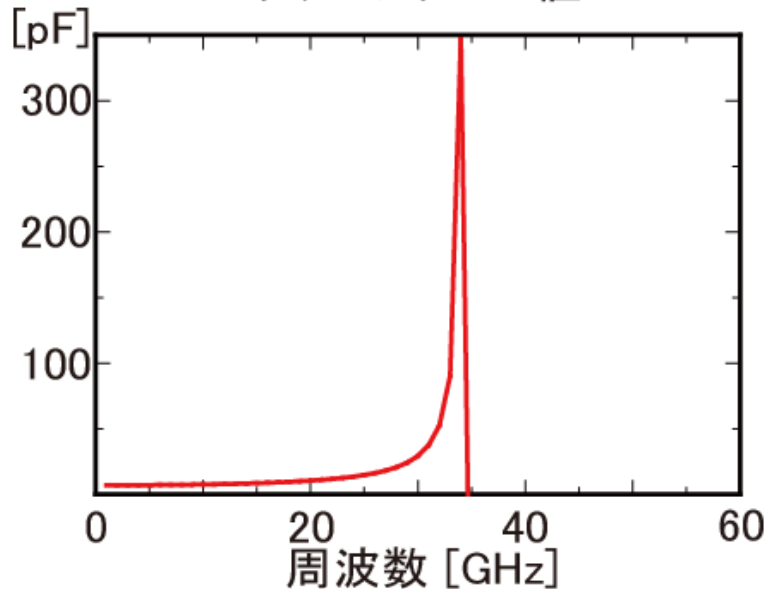
反射特性 1 ~ 67GHz



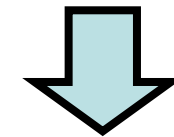
10Ωで
規格化



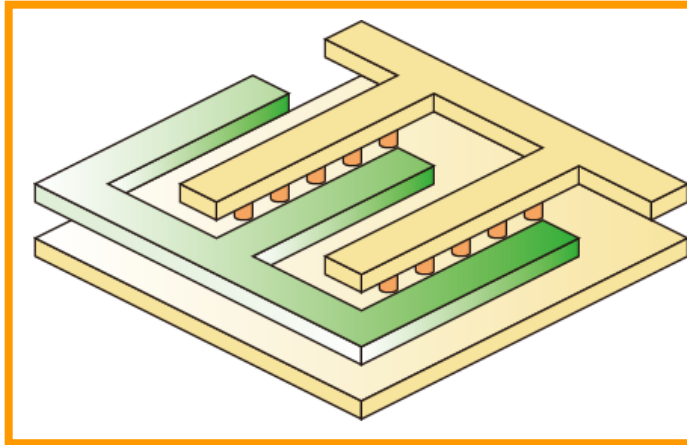
キャパシタンス値



面積効率は良いが、
自己共振周波数が低い

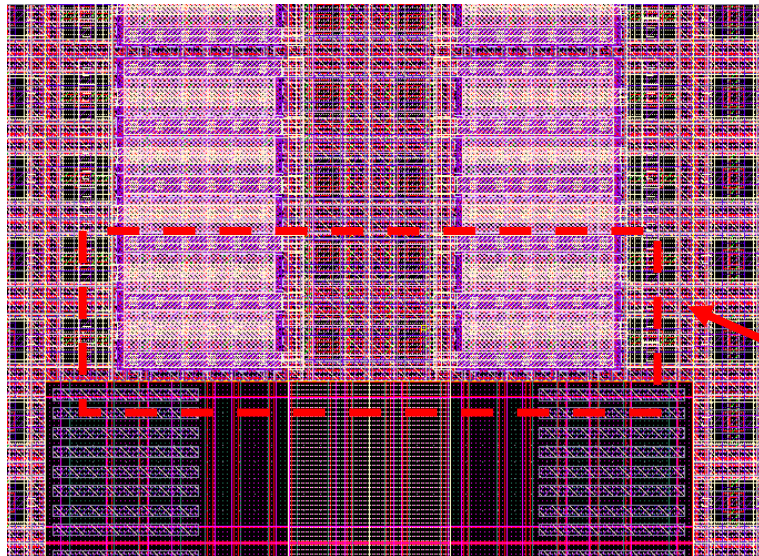


60GHzでは使用不可



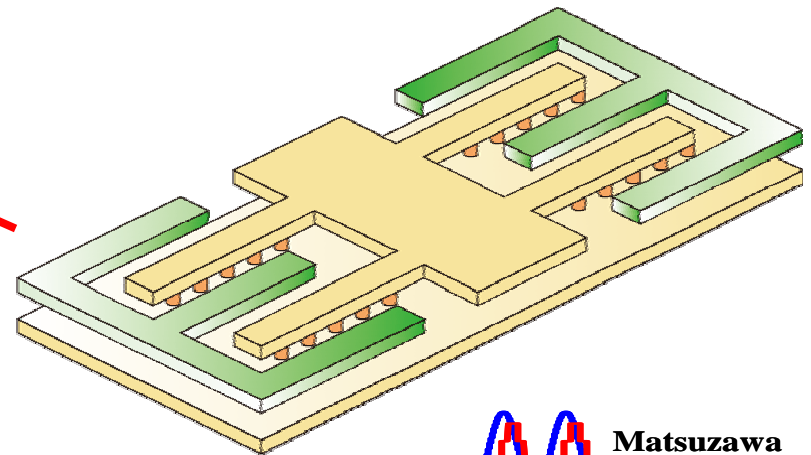
L、Cの分散により
自己共振周波数の向上

↑ DC-Padへ

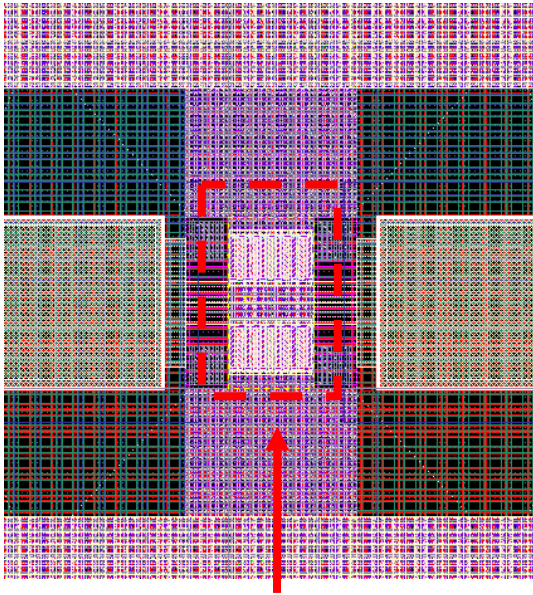


↓ 伝送線路へ

De-coupling Capacitorにも
この構造を適用



伝送線路としてモデリング



TLINP

TL6

$Z=2.8 \text{ Ohm}$

$L=20 \text{ um}$

$K=205$

$A=70000$

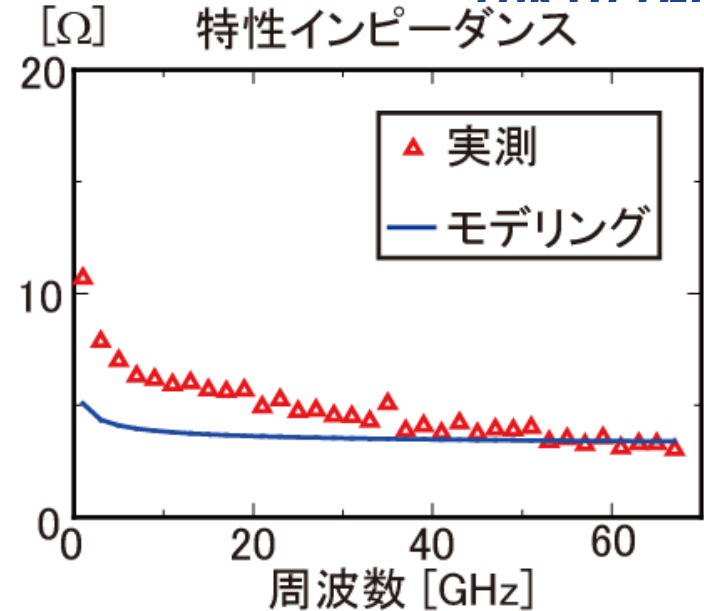
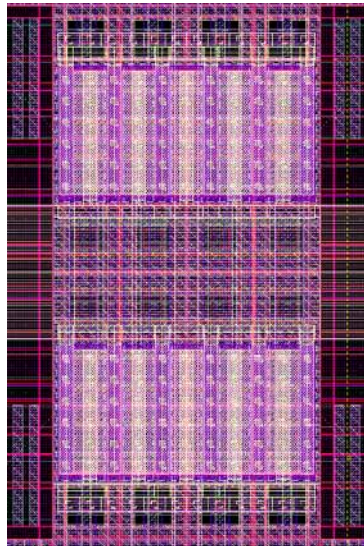
$F=60 \text{ GHz}$

$\text{TanD}=0.02$

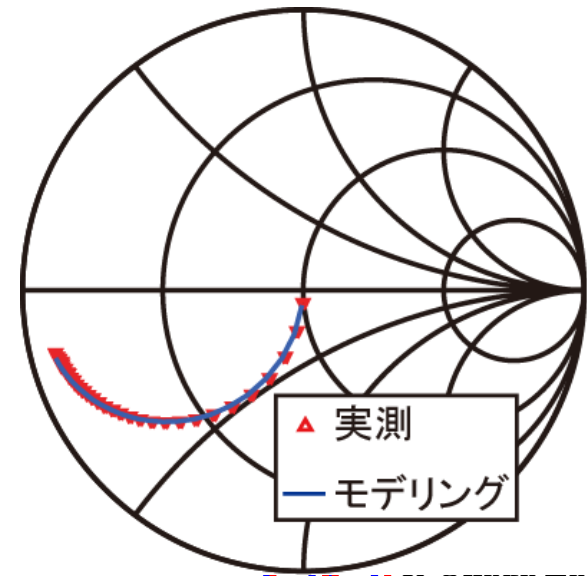
$\text{Mur}=1$

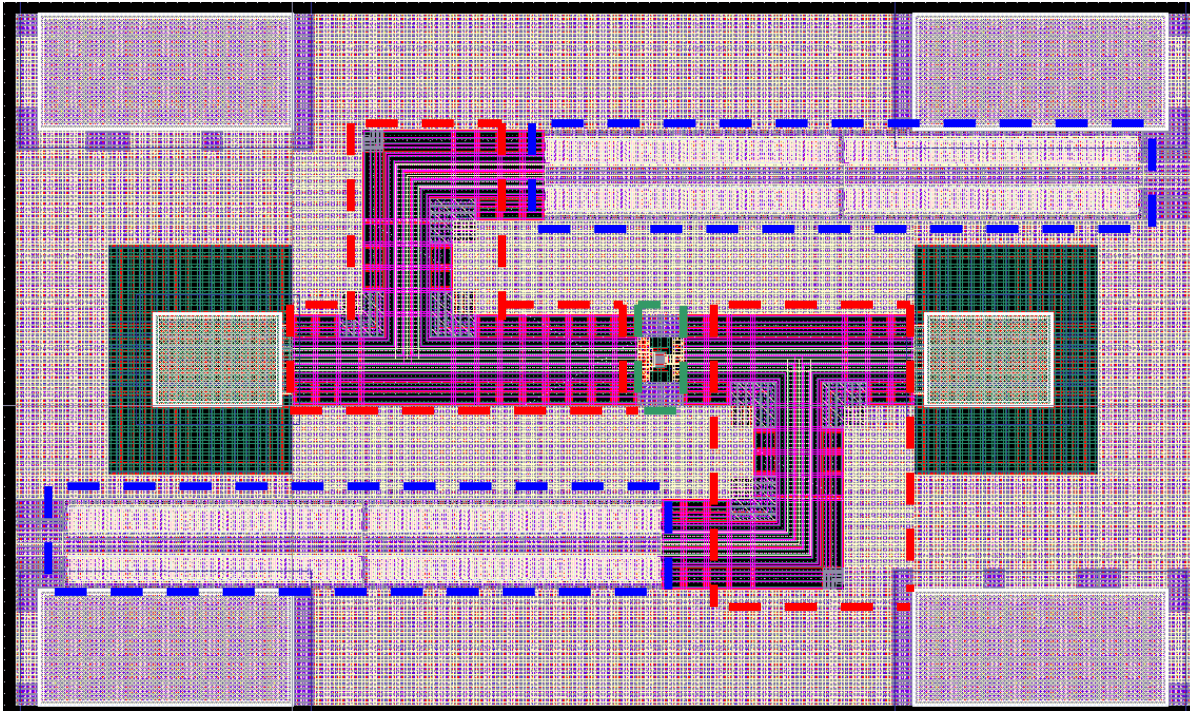
$\text{TanM}=1.8$


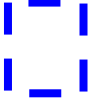

$\text{Sigma}=0$

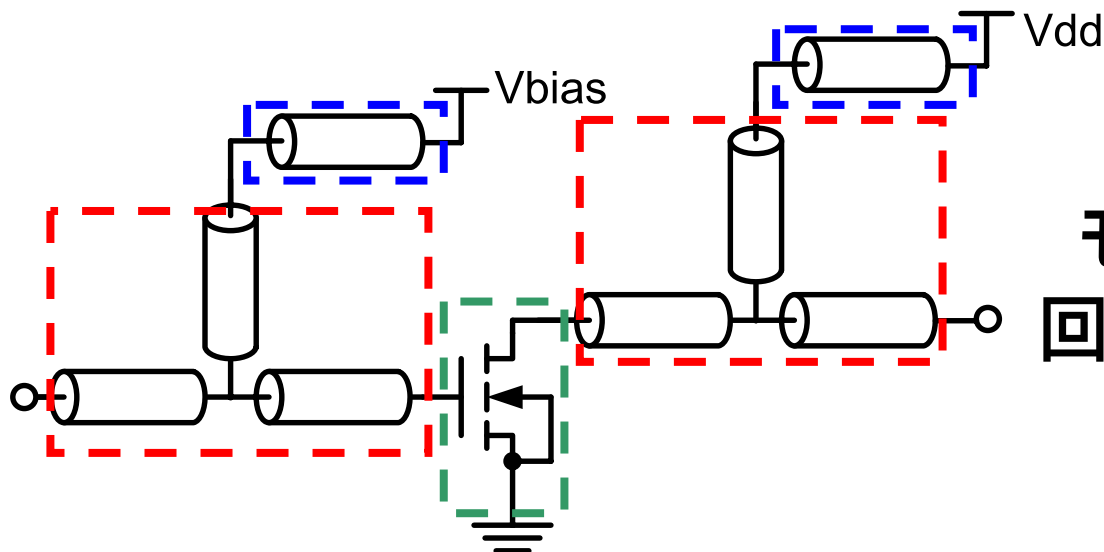


反射特性 1 ~ 67GHz



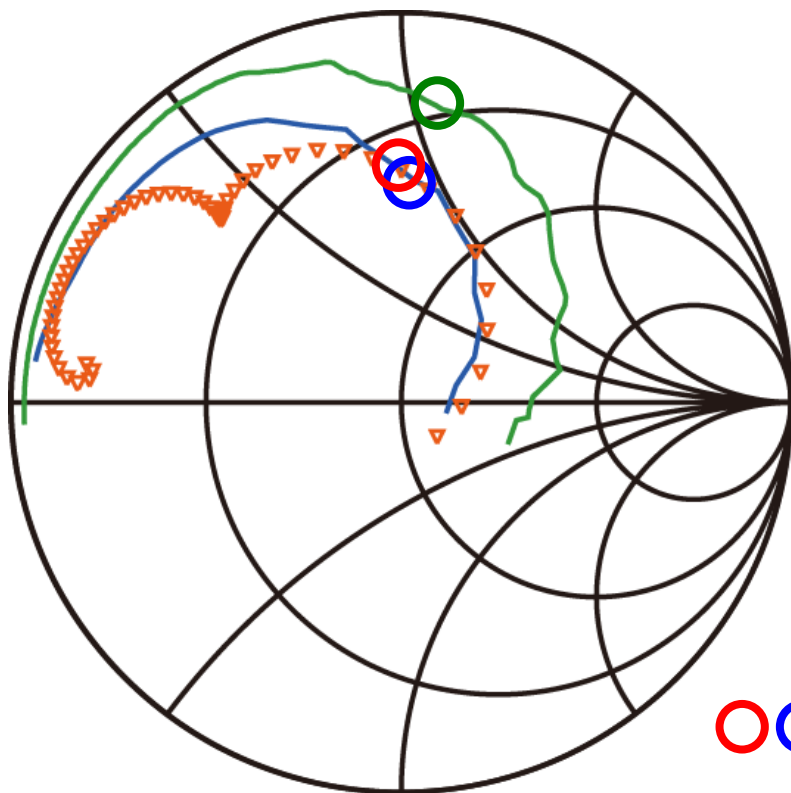


-  : 伝送線路
-  : De-coupling Cap.
-  : トランジスタ
(De-embedding後のSパラメータ)

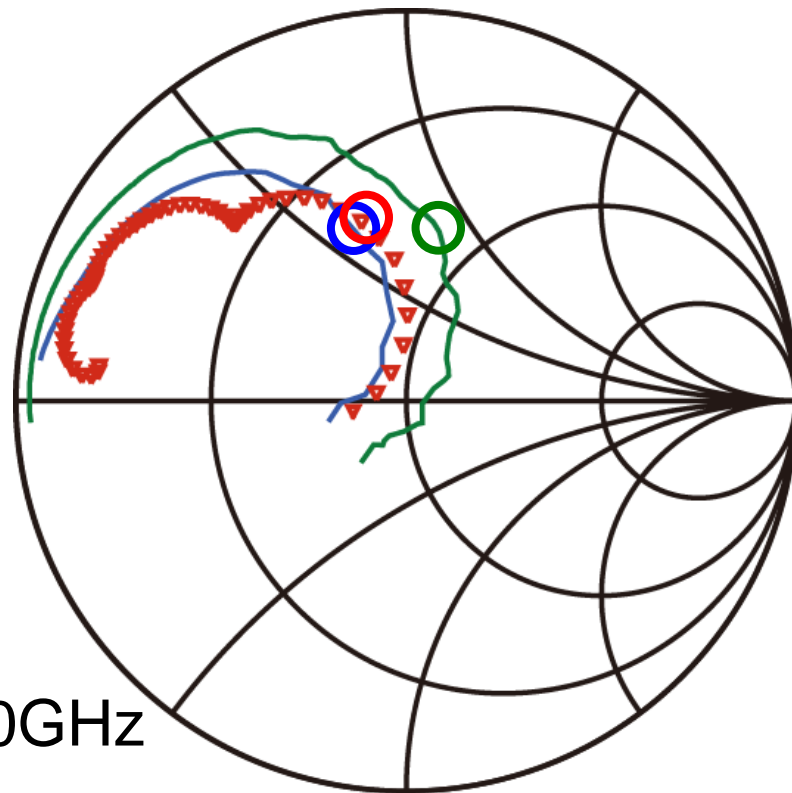


モデリングした各素子で
回路を構成し、実測と比較

Gate側の反射特性



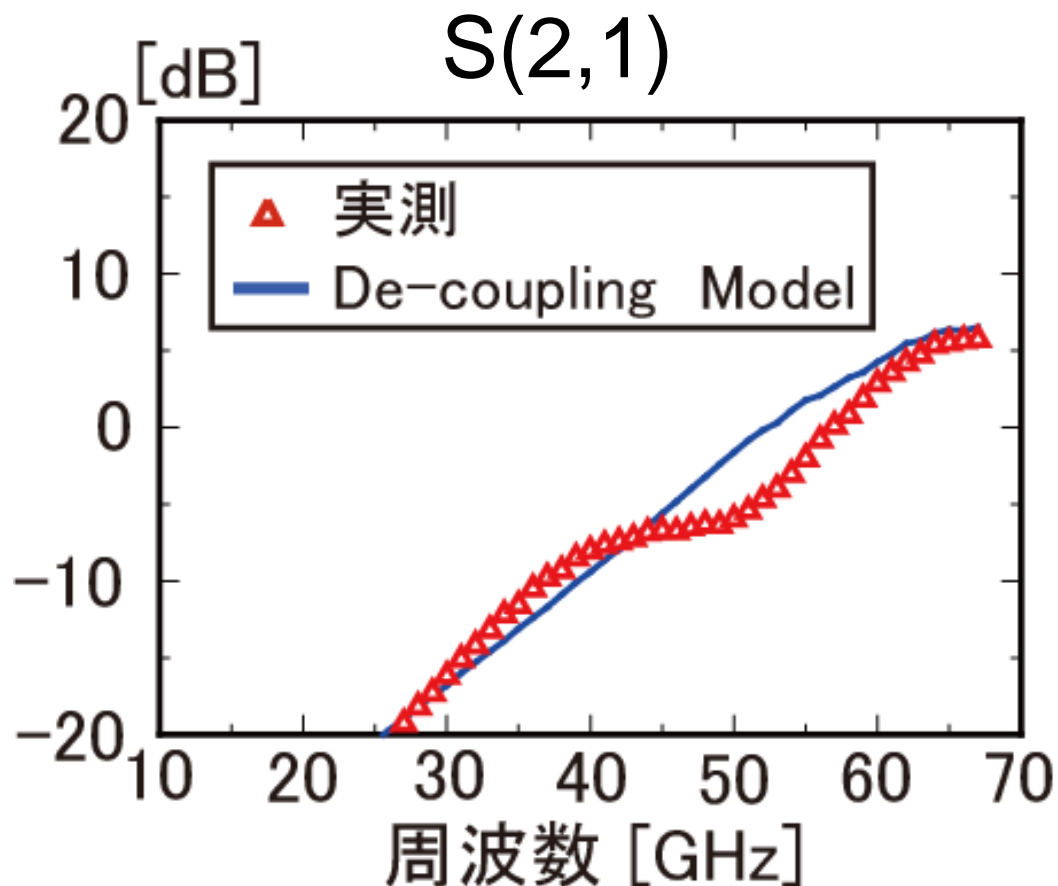
Drain側の反射特性



○ ○ ○ : 60GHz

- △ 実測
- De-coupling Model
- No De-coupling Model

De-coupling Cap.のモデリングを行うことにより、より実測に近い結果が得られた



$V_{gs}=0.8$ V

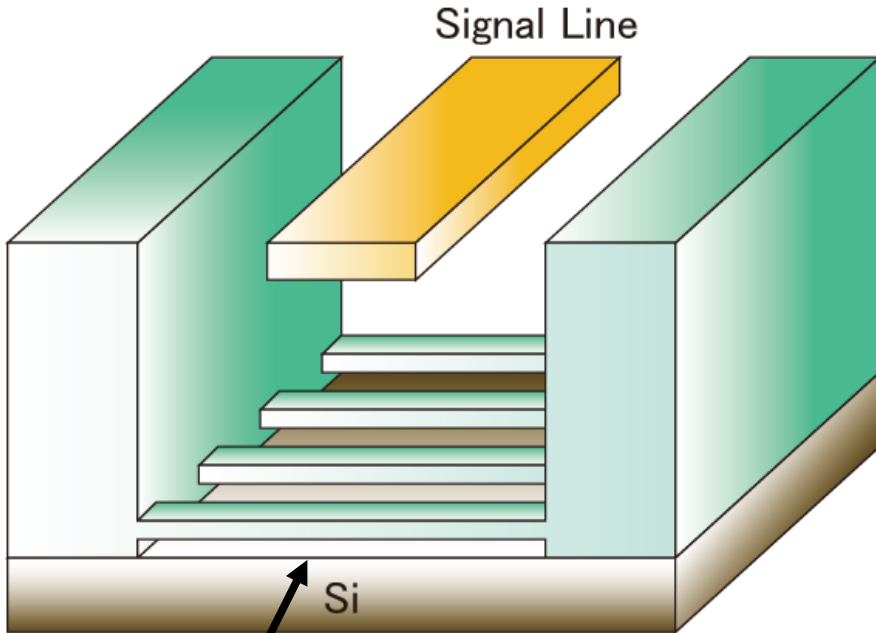
$V_{ds}=0.8$ V

$S(2,1)@65\text{GHz}$
 $= 5.5$ dB

ゲイン特性についても、実測に近い結果が得られた

- GND付きのCPW
 - 伝送線路のモデリング
 - De-coupling Capacitorのモデリング
 - 1段PAによるモデリング評価
- Slow-wave
 - 線路のモデリング
 - 分岐の影響
 - 1段PAによるモデリング評価
- PAの設計におけるDCプローブの影響

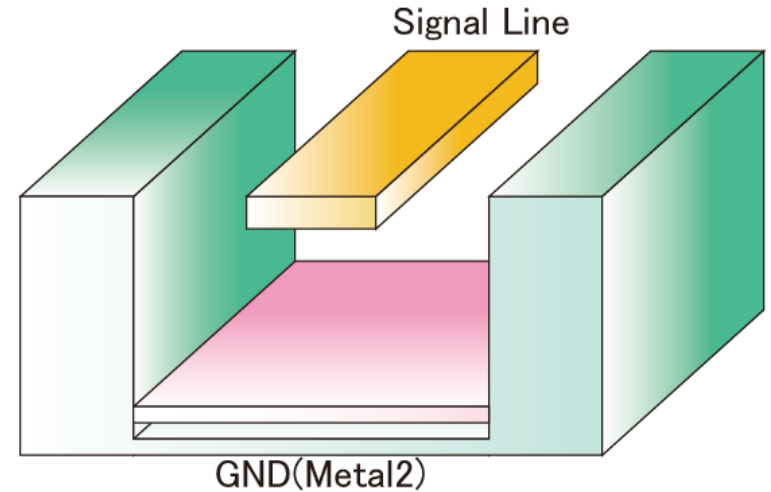
Slow wave構造



Signal Lineの下のMetalを
格子状にし、Lを増やす

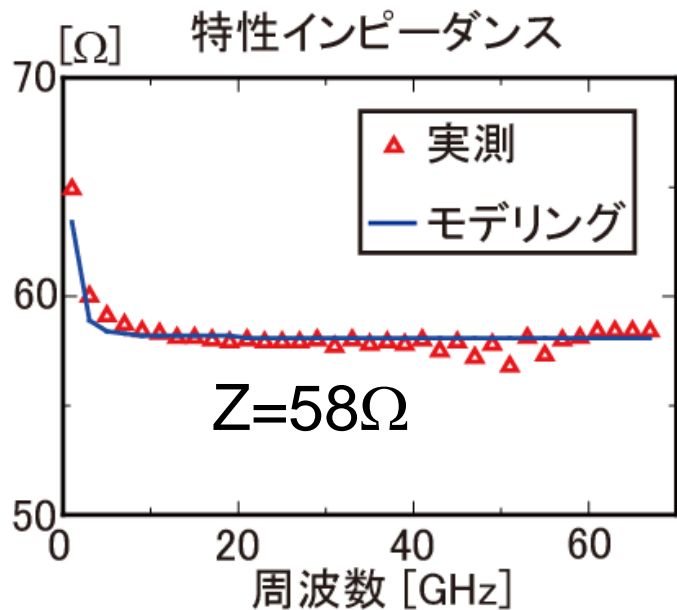
↓
Q値の向上

GND 有り

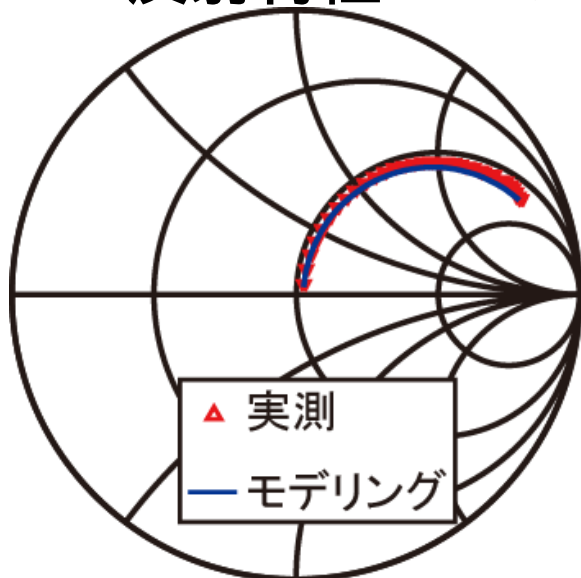


伝送線路のQ値

$$Q = \frac{\text{位相定数}}{2 \times \text{減衰定数}}$$

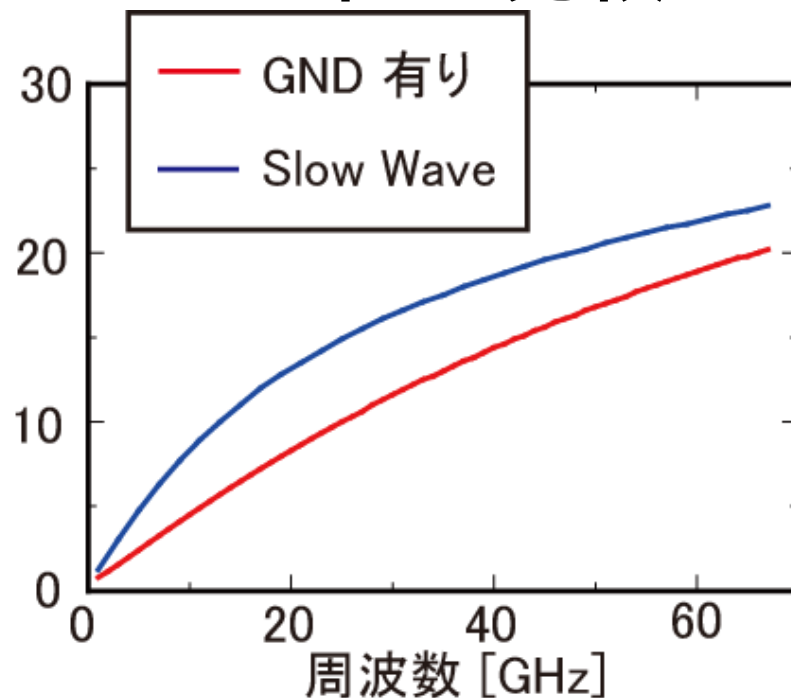


反射特性 1 ~ 67GHz

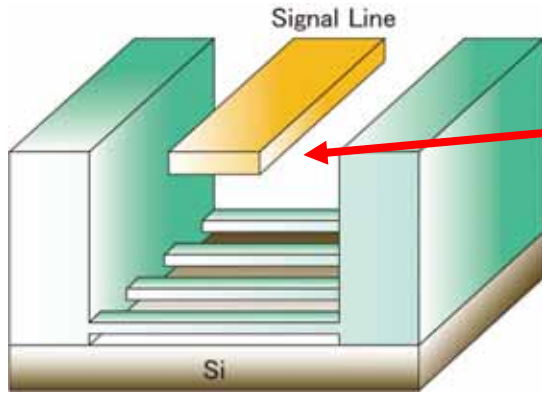


10Ωで
規格化

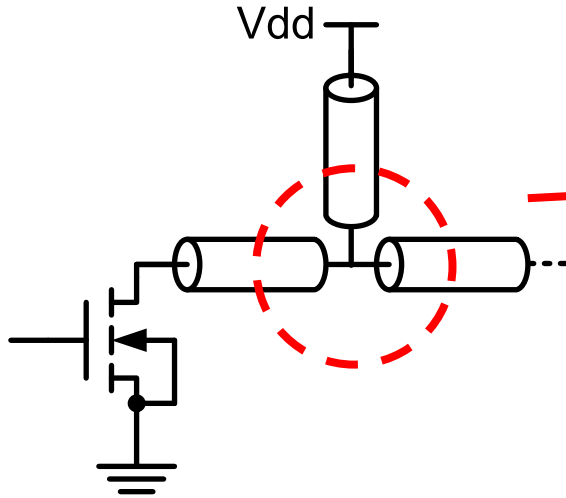
Q値の比較



Slow wave構造で
より高いQ値を実現

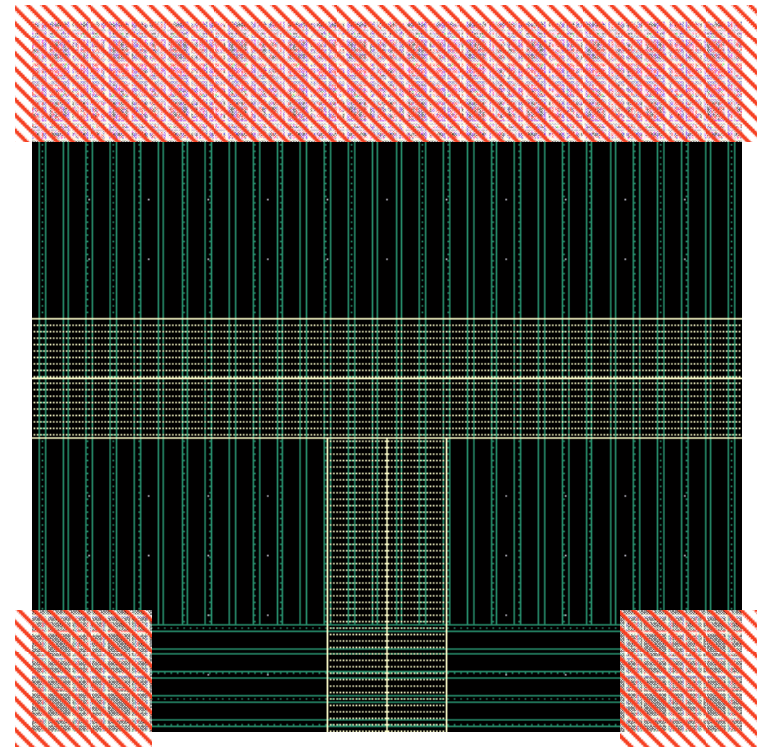


Slow waveの特性はSignal Lineと
サイドのGNDとの距離による依存が大きい



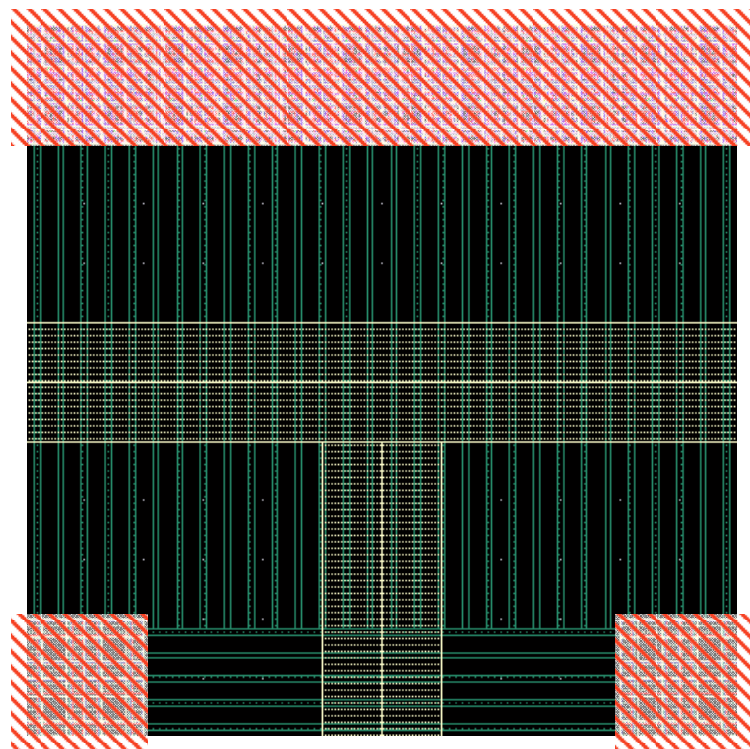
T字の部分はサイドのGNDが
無いいため、特性がずれる

GND

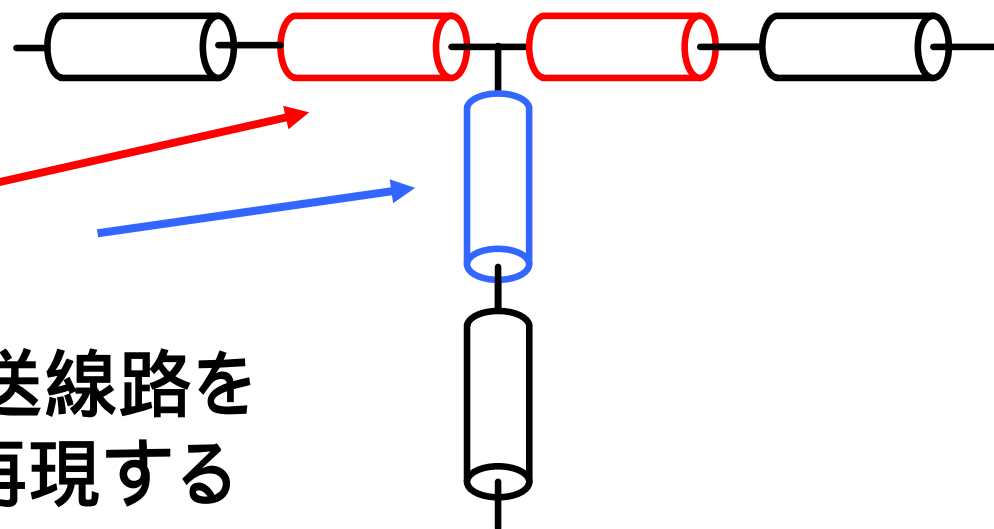
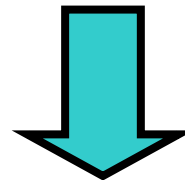
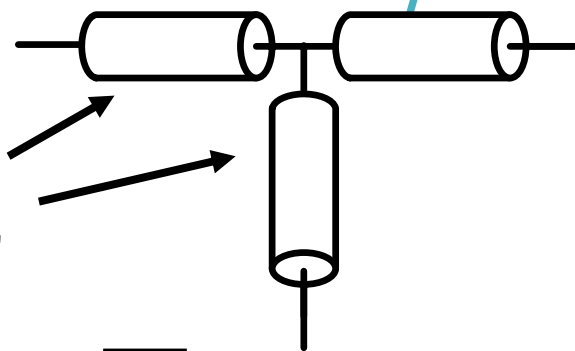


GND

GND

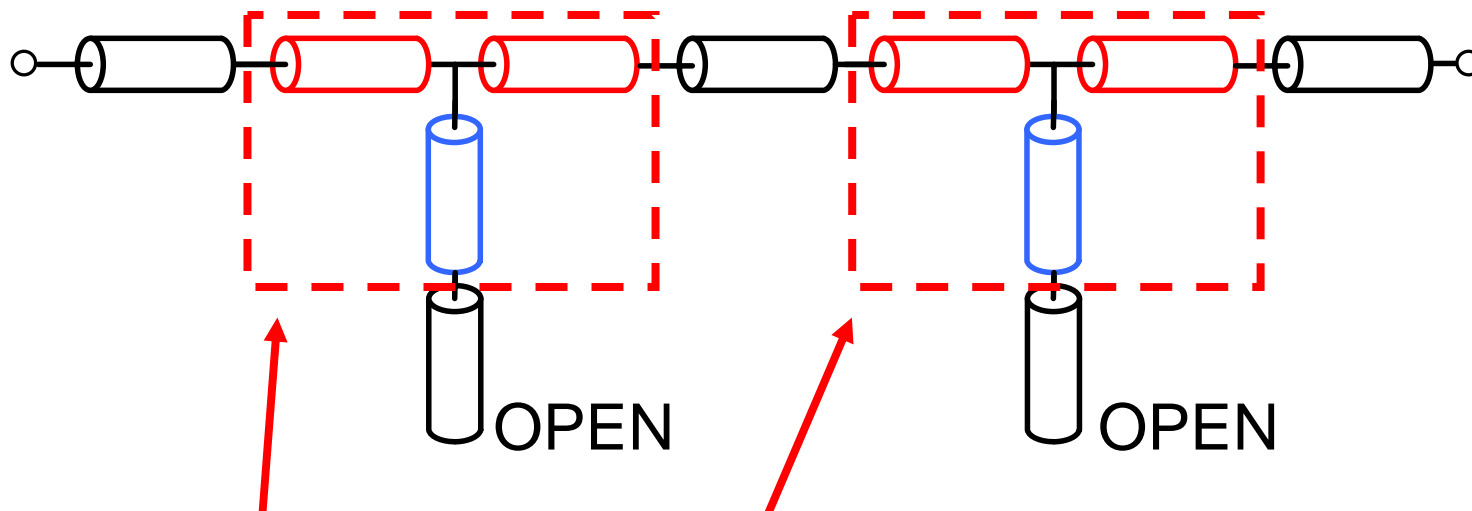
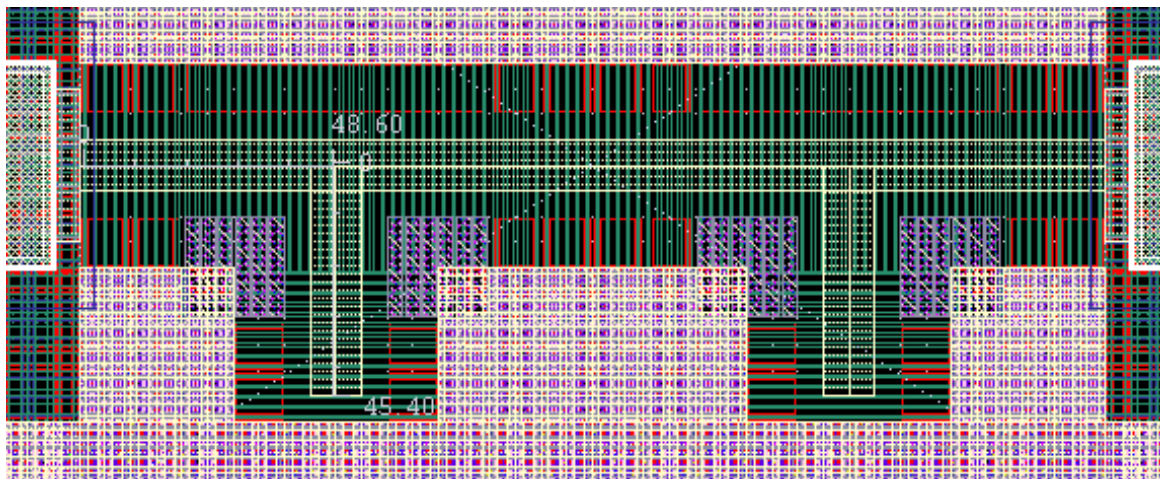


直線のTEGで
モデリングした
伝送線路

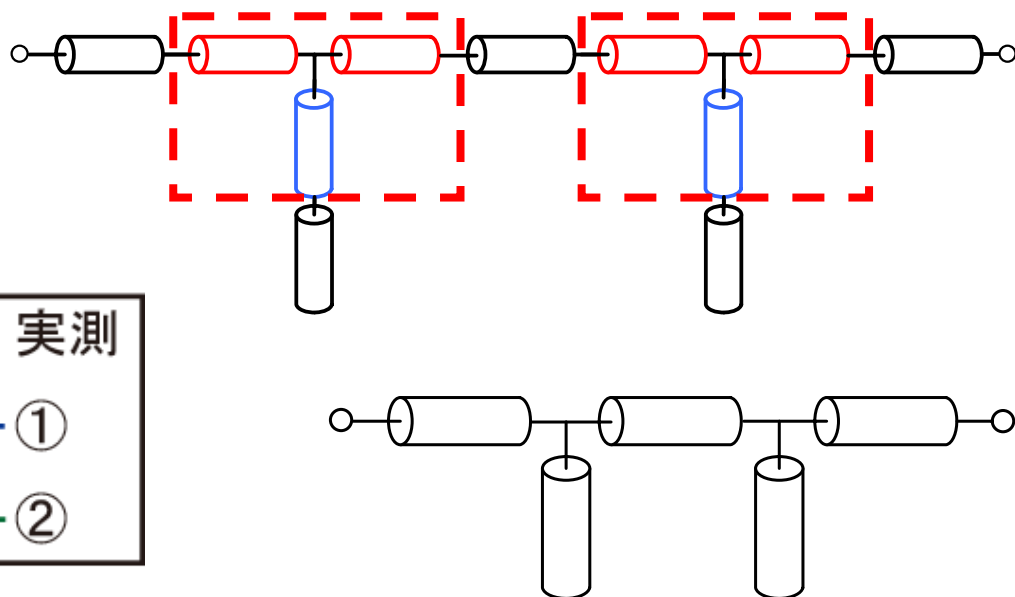
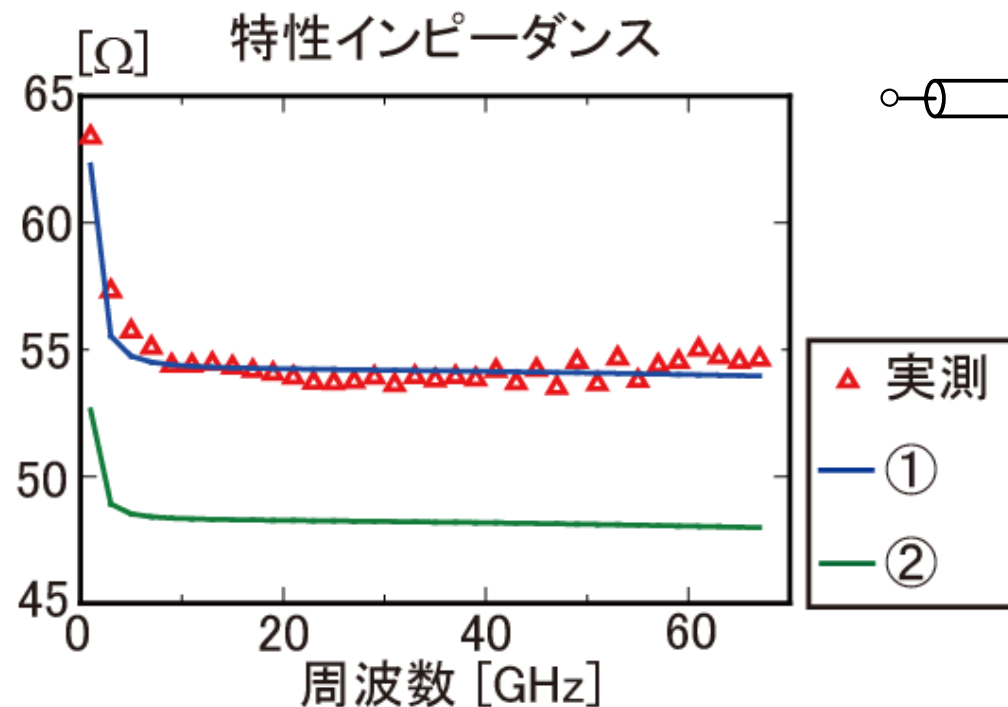


異なる特性を持った伝送線路を
挿入し、T字の特性を再現する

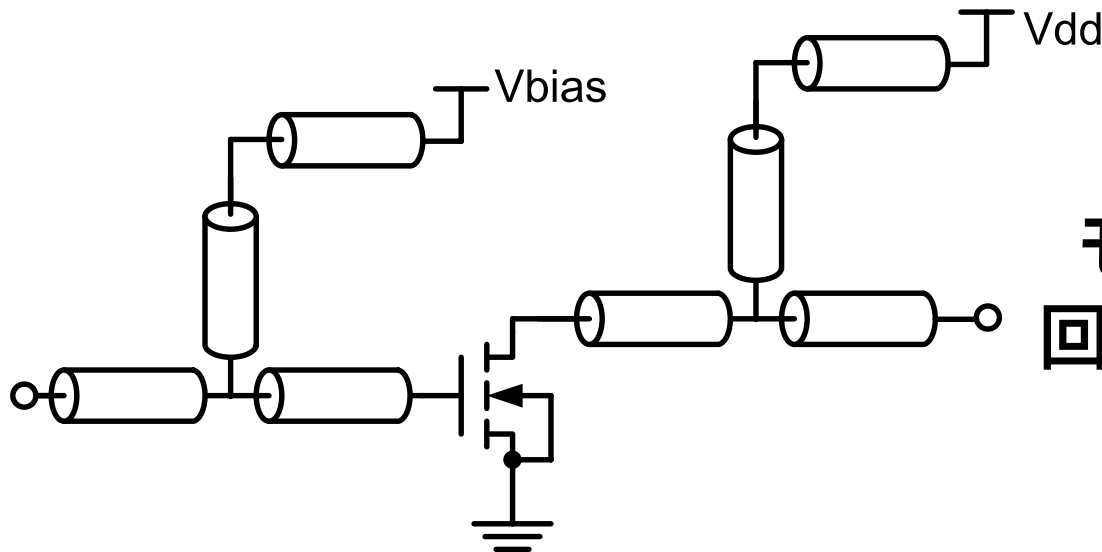
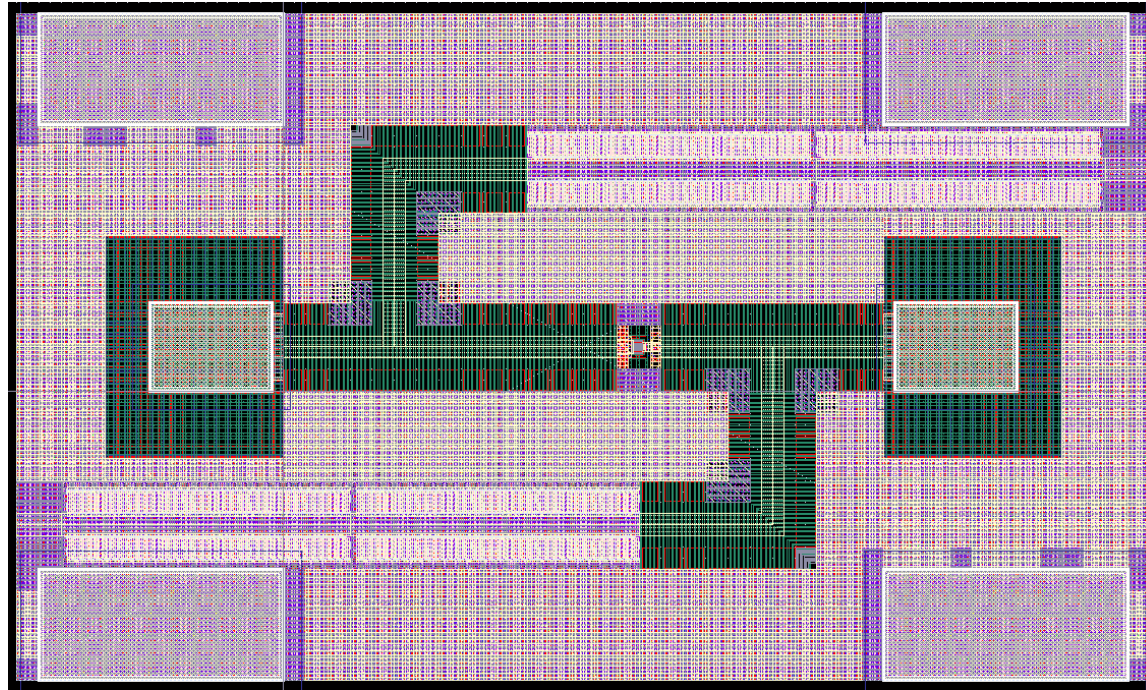
T字検証のためのTEG



実測と合うようにこの部分の伝送線路の特性を調整

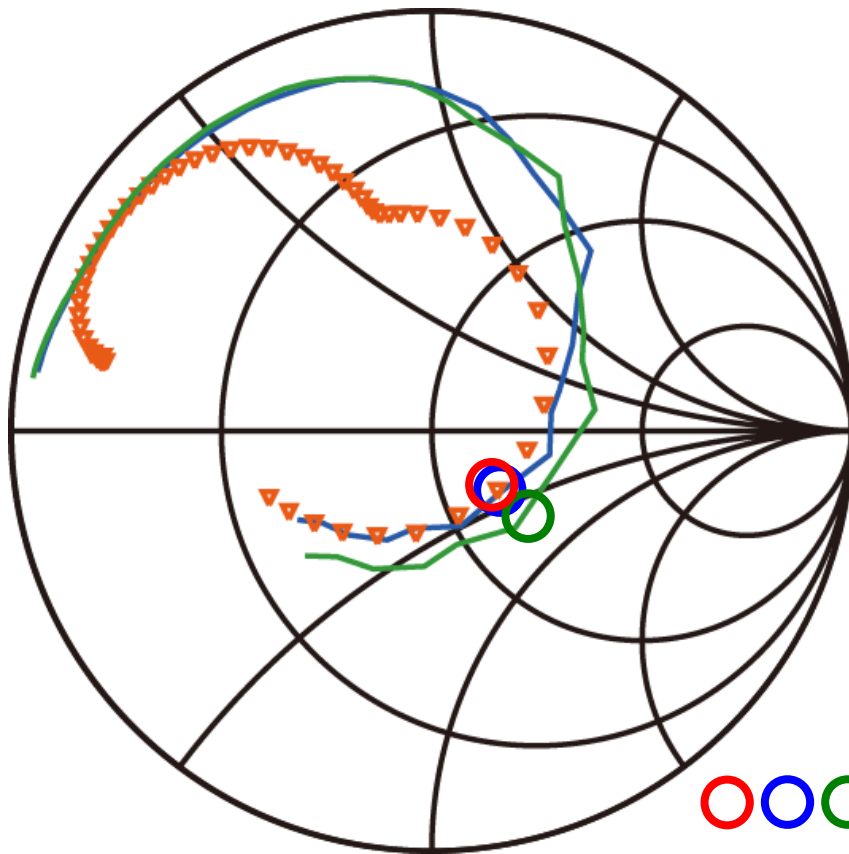


T字の特性を考慮しないものと実測とでは約 5Ω の差がある

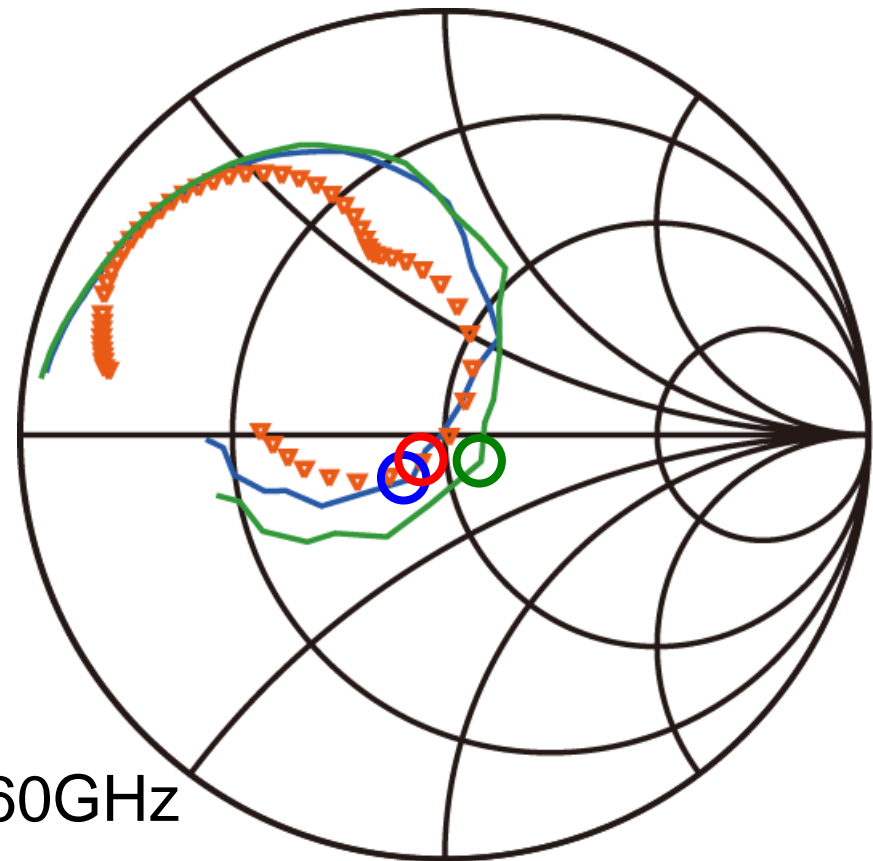


モデリングした各素子で
回路を構成し、実測と比較

Gate側の反射特性



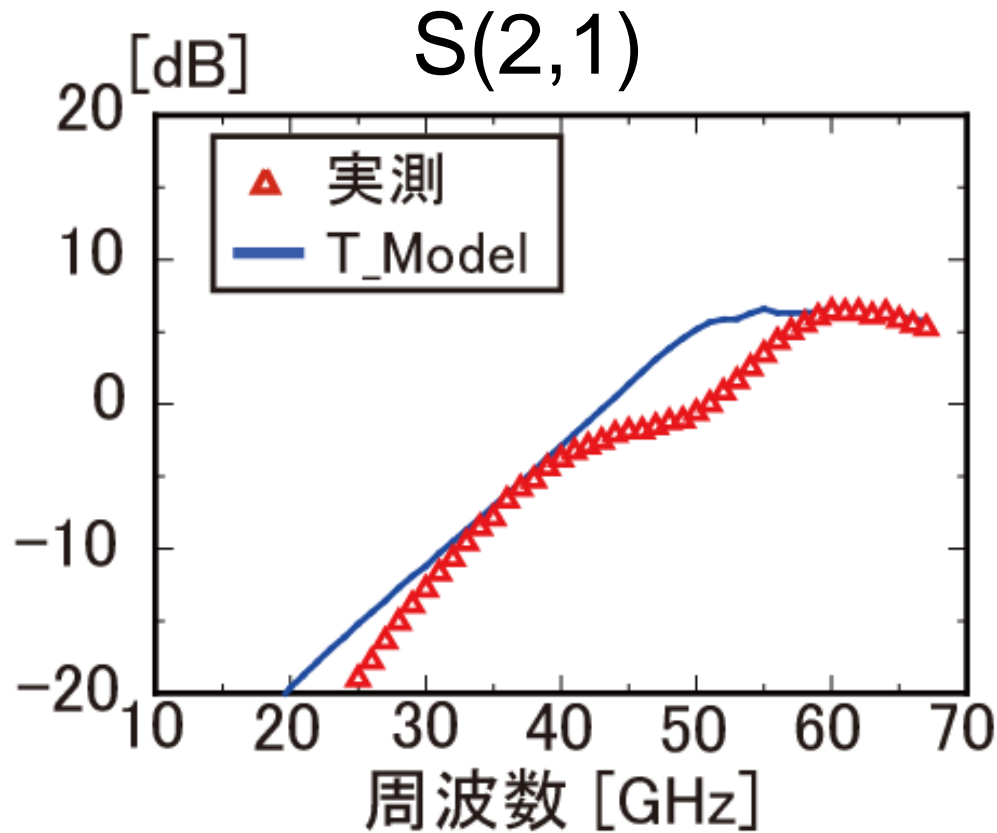
Drain側の反射特性



○ ○ ○ : 60GHz

- △ 実測
- T字の影響を考慮
- 影響を考慮せず

60GHz付近ではT字のモデルによって差が見られる

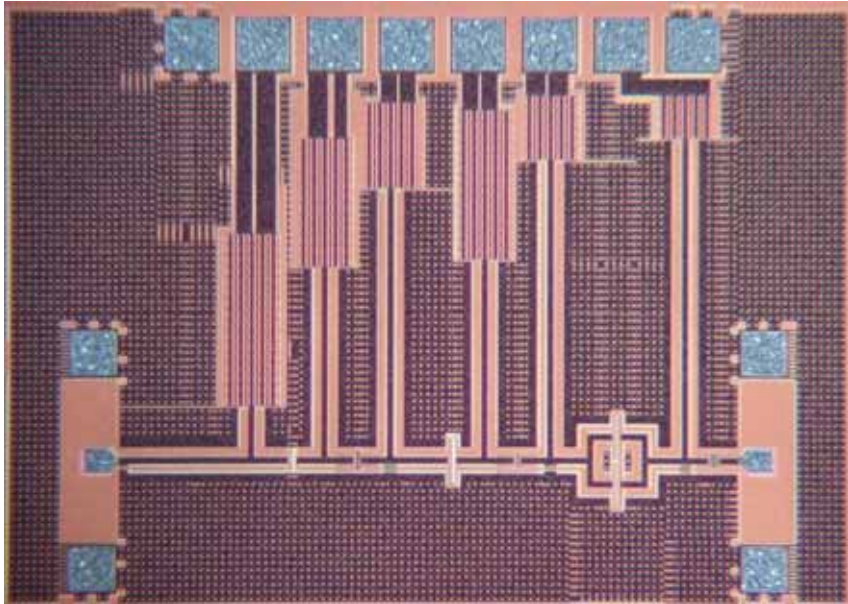


$V_{gs}=0.8$ V
 $V_{ds}=0.8$ V

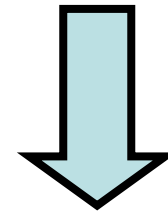
$S(2,1)$ @60GHz
= 6.7 dB

55GHz ~ 67GHzの帯域ではほぼ実測と一致した

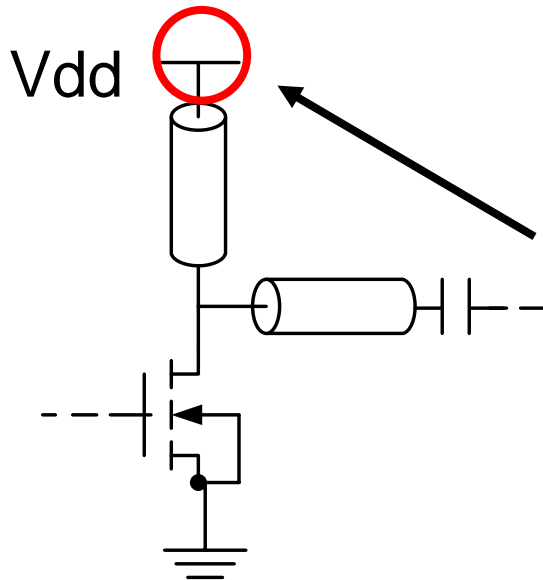
- GND付きのCPW
 - 伝送線路のモデリング
 - De-coupling Capacitorのモデリング
 - 1段PAによるモデリング評価
- Slow-wave
 - 線路のモデリング
 - 分岐の影響
 - 1段PAによるモデリング評価
- PAの設計におけるDCプローブの影響



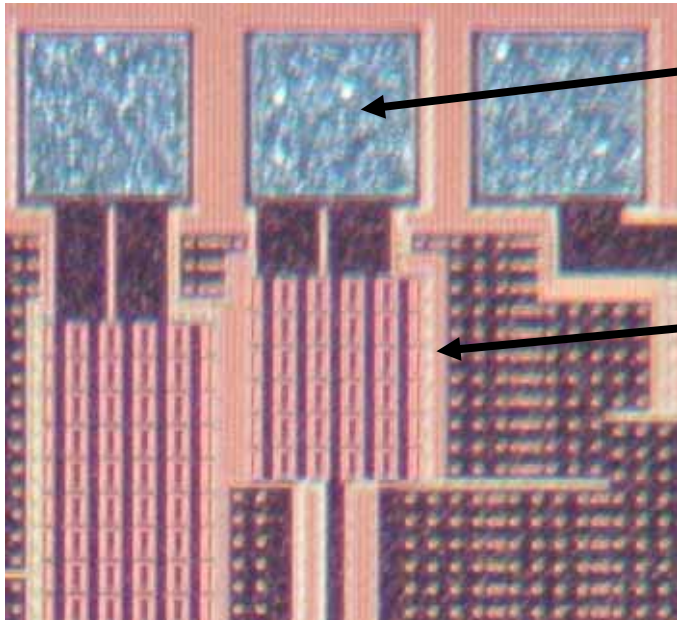
07 Nov. PA試作



3GHz付近で発振

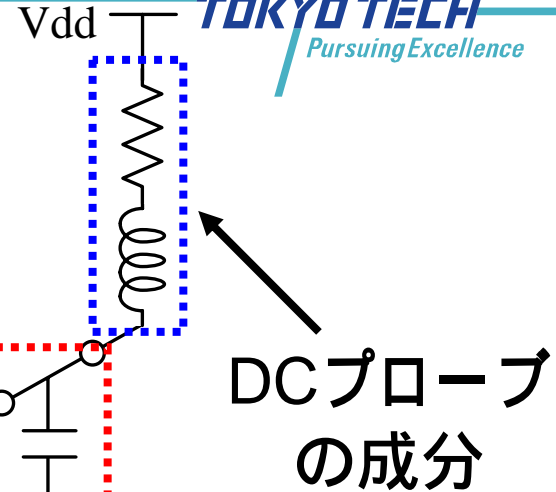


バイアスを与えるポートのインピーダンス
によって発振してしまう可能性がある



DCパッド

On Chipの
デカップリング



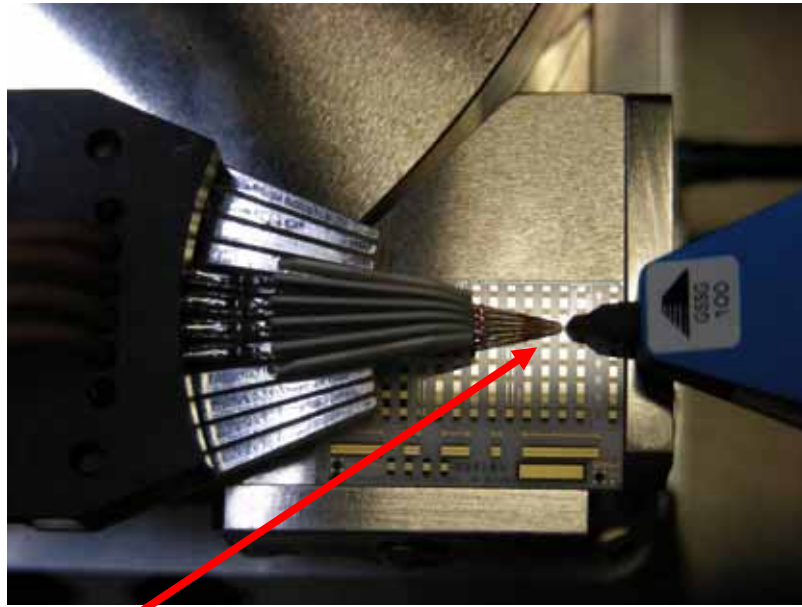
DCプローブ
の成分



DCプローブ内部の
デカップリングCap.
低インピーダンス

DCプローブの
影響大

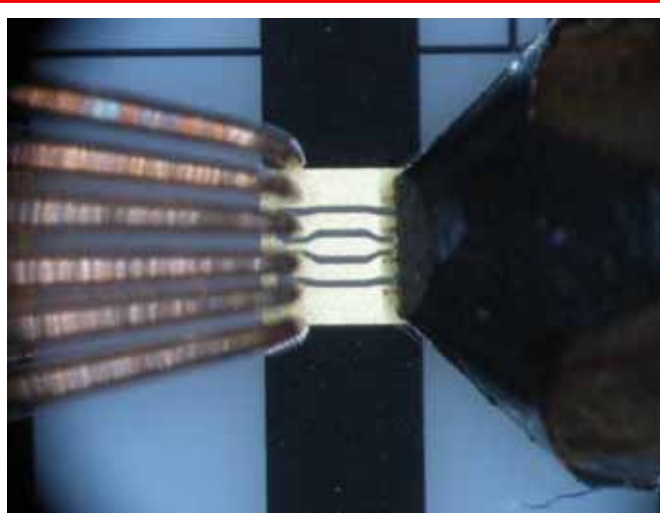
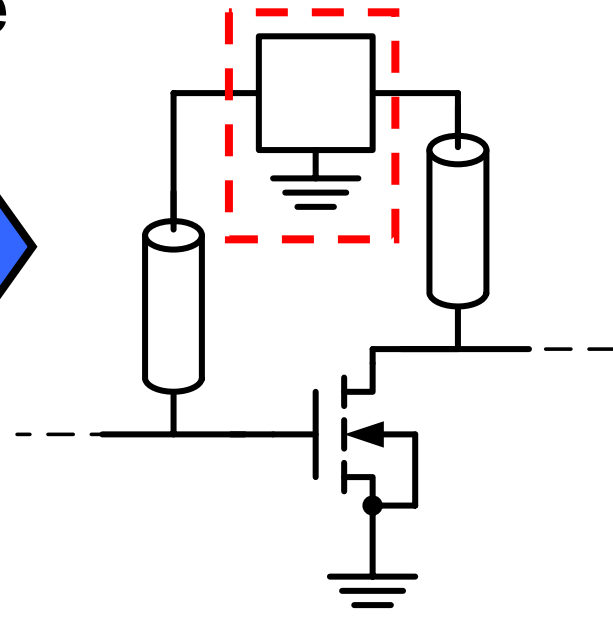
On Chipの
デカップリングCap.で
低インピーダンス



DC Probe

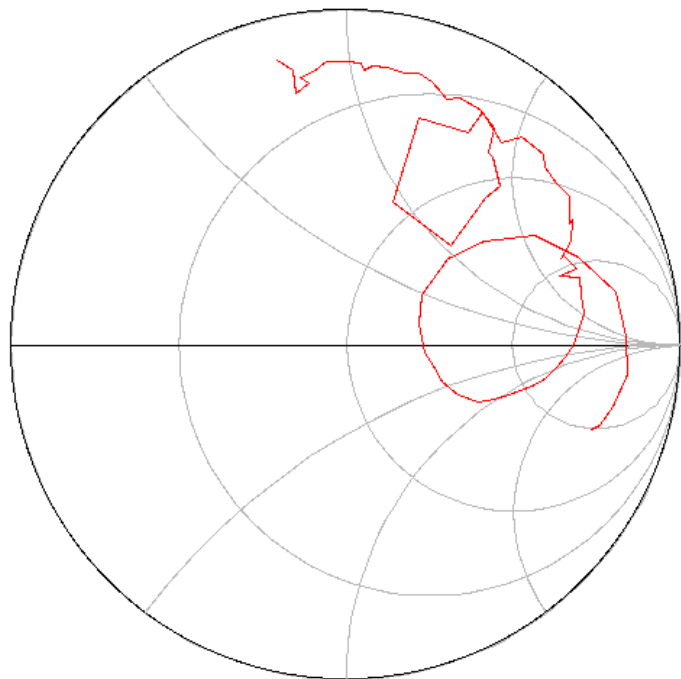
RF Probe

回路のバイアス部分に挿入



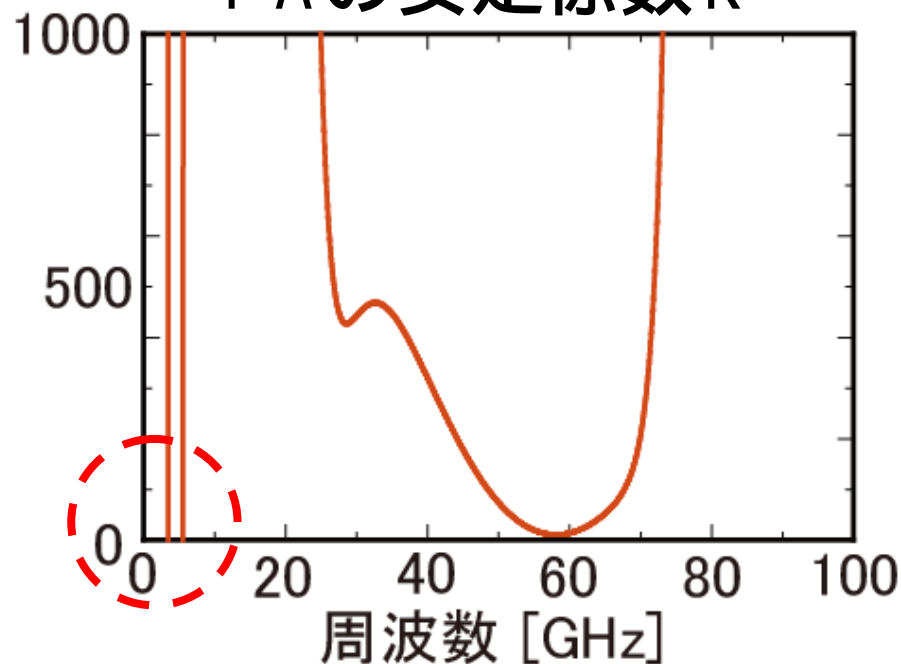
ISSのスルーを用いてDCプローブのSパラメータを測定

DCプローブの反射特性 3GHz ~ 10GHz



3GHz以降の周波数では
DCプローブの影響が
見えてしまう

DCプローブを考慮した時の PAの安定係数K



DCプローブのSパラを
考慮して設計

- 伝送線路の特性インピーダンスを比較しモデリングすることによって、60GHz帯でもPAの特性を再現できることを確認した
- 60GHz帯においてはデカップリングキャパシタのモデリングも必要である
- Slow wave構造では分岐の部分で伝送線路の特性が変わるため、別途モデリングを行う必要がある
- PAの発振を避けるためにDCプローブの影響を考慮することが必要である