

0.18um CMOS の RF・アナログ特性評価

RF・Analog characterization of 0.18 um CMOS process.

東京工業大学大学院 理工学研究科 倉科 隆, 鄭 明奎, 白 戴和, 張 義偉, 松澤 昭

Graduate School of Science and Engineering, Tokyo Tech Takashi Kurashina, Jeong Myeong Gyu, Paik Dae Hwa, Zhang Yiwei and Akira Matsuzawa

kurash@ssc.pe.titech.ac.jp

はじめに： RF 回路やアナログ回路にとって、デバイス特性を如何に評価し利用するかが回路の性能を左右する。特に初めてのプロセスや、提供されていない特性を用いる回路設計を行う場合、TEG を作成し実測する必要がある。そこで本発表では 0.18um プロセス用 TEG により基本的な RF デバイスとトランジスタの特性を確認したので報告する。

実 験： PAD 損失、ESD 保護ダイオードの寄生要素抽出、インダクタのインダクタンス値 Q 値、バラクタの C-V 特性、MIM 容量のミスマッチ、トランジスタのミスマッチの概略を測定した。

結 果： 本発表では内容に新規性は含まれてはいないが、ファウンダリから提供されていない特性、または基本的な特性を実際のデータとして得た。これによりそのプロセスにおいて今後設計される回路やシステムの性能見積もり等の参考値とする。