

分周器を用いた 電圧制御発振器に関する検討

原 翔一、伊藤 猛、岡田 健一、松澤 昭

東京工業大学大学院理工学研究科

1. 背景・目的
2. Q値の向上に位相雑音の改善
3. シミュレーション
4. まとめ

Si CMOSプロセス

- ・ 価格面でのメリット
 - ・ デジタルとの混載⇒リコンフィギュラブル化
 - ・ 微細化による f_T 、 f_{max} の向上が見込める
- ⇒配線抵抗、基板損失の増大
- ⇒インダクタなどの性能劣化
- ⇒電圧制御発振器などの位相雑音特性の劣化

VCOの位相雑音

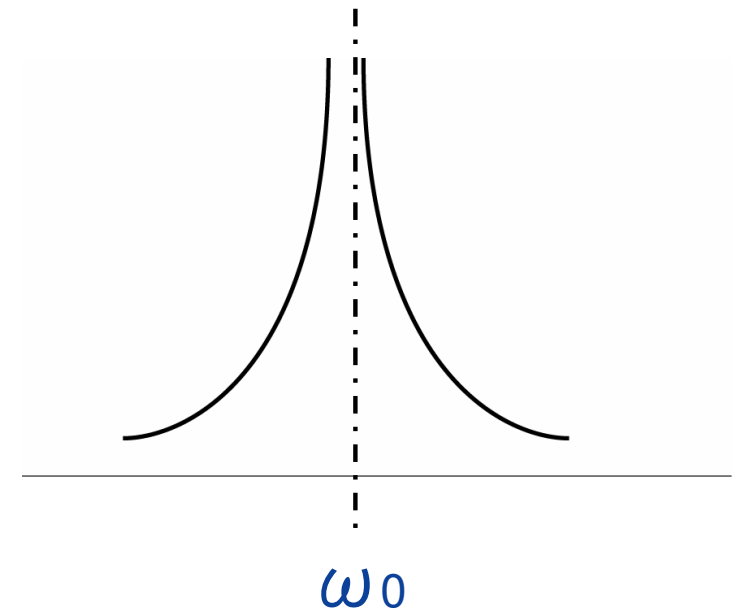
$$L(\Delta\omega) = 10 \log \left[\frac{2kT}{P_{\text{sig}}} \left(\frac{\omega_0}{2Q_{\text{tank}} \Delta\omega} \right)^2 \right]$$

P_{sig} : 発振器の出力、 ω_0 : 発振周波数

$$Q_{\text{tank}} = \frac{Q_L Q_C}{Q_L + Q_C}$$

CMOSプロセスでは $Q_C \rightarrow$ 大 $\Rightarrow Q_L$ によって決定

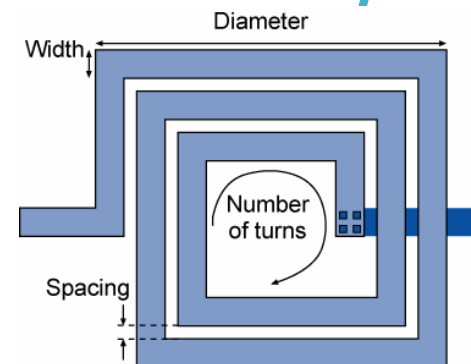
位相雑音を改善するためにインダクタのQを大きくする



$$Q = \frac{\omega L}{R}$$

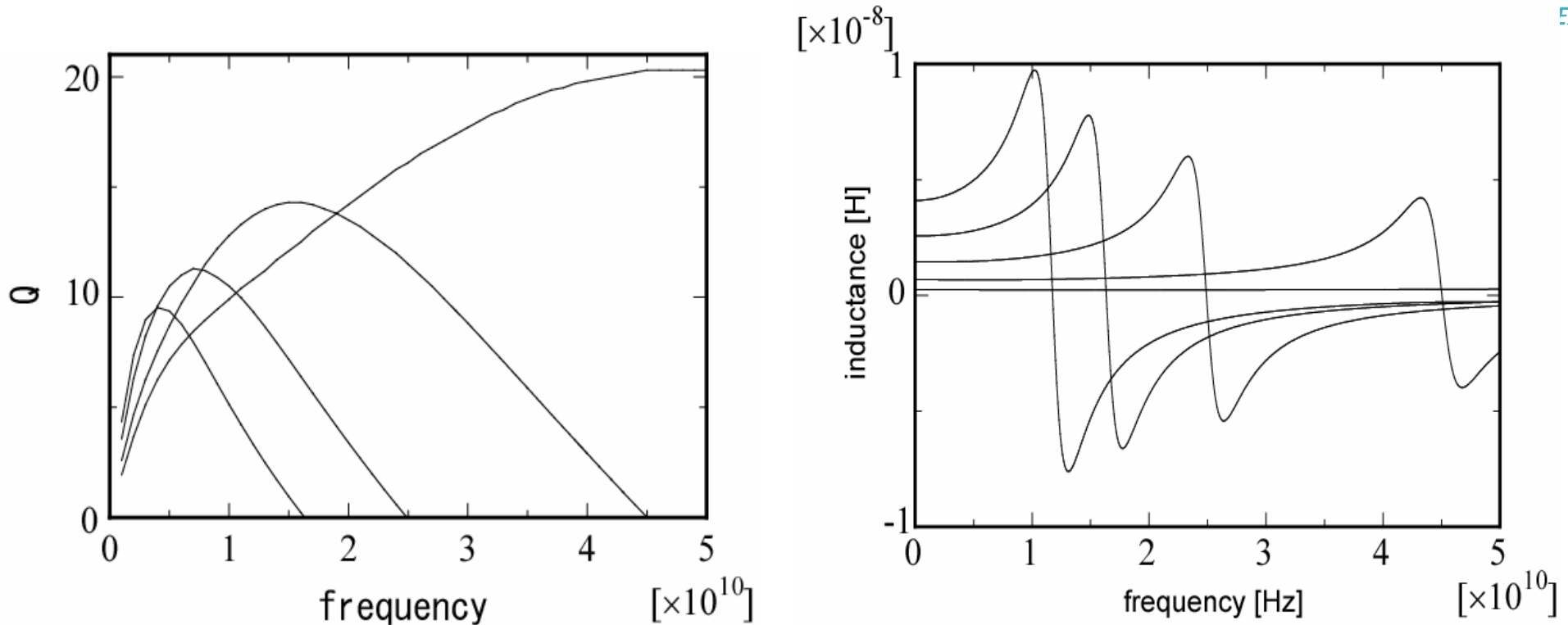
R は配線抵抗、基板抵抗による損失

L は配線間、基板容量により自己共振する



- 配線幅狭く
 - 寄生容量減少、配線抵抗増加
- 内径を小さく
 - 寄生容量増加、うず電流による基板ロスの増加
- 巻数を減らす
 - 寄生容量減少、配線抵抗減少、

インダクタのQ値



ひとつの周波数でQの改善は限界がある

⇒他の周波数を用いる

高い周波数で使えるインダクタンスの値は小さくなる

利点

- 高い周波数を利用することでQが改善できる
- 雑音電力をカットできる
- 面積減少

欠点

- 分周器で電力を消費する

位相雑音と消費電力のトレードオフ

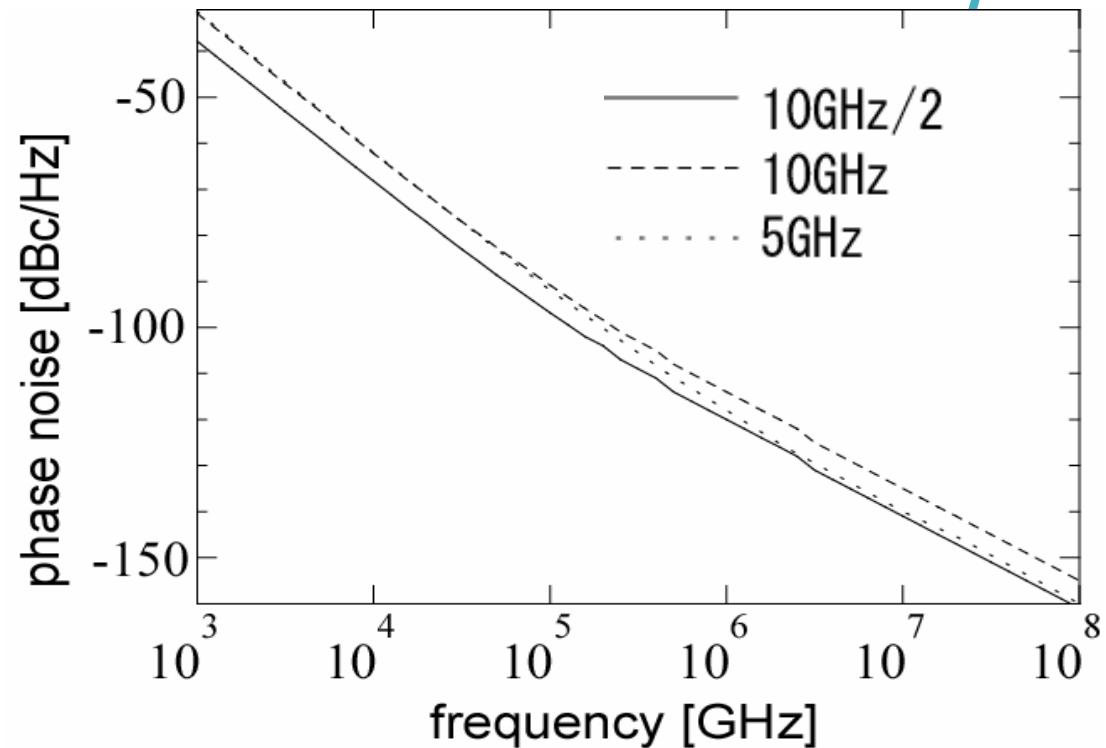
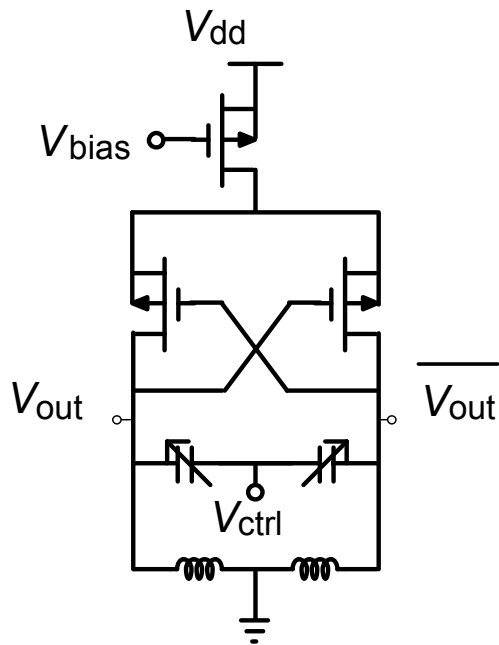
N分周器を用いてFoMが改善される条件

VCOの消費電力を一定と仮定し位相雑音とFoMの式から

$$L(\Delta\omega) = 10 \log \left[\frac{2kT}{P_{\text{sig}}} \left(\frac{\omega_0}{2Q_{\text{tank}} \Delta\omega} \right)^2 \right]$$

$$FoM = L(\Delta\omega) - 20 \log \left\{ \frac{\omega_0}{\Delta\omega} \right\} + 10 \log \frac{\text{Power}}{1\text{mW}}$$

$$P_{\text{divider}} \leq \frac{Q \sqrt{\frac{L}{C}}}{Q' \sqrt{\frac{L'}{C'}}} \left(\frac{Q'^2}{NQ^2} - 1 \right) P_{\text{VCO}}$$



PMOS LC-VCOを5GHzと10GHzで発振させた

10GHzのVCOを分周することによって位相雑音が改善されている

Figure of Merit (FoM) は発振周波数、消費電力で規格化した位相雑音

$$FoM = -10 \log \{L\Delta\omega\} + 20 \log \left\{ \frac{\omega_0}{\Delta\omega} \right\} + 10 \log \frac{Power}{1mW}$$

発振周波数	10GHz/2	5GHz
消費電力[mW]	7.6+5.8	9.1
位相雑音@1MHz [dBc/Hz]	-120.4	-117.8
FoM [dBc/Hz]	-183.1	-182.1

消費電力は大きくなるが位相雑音は改善された。

結果、FoMが改善された。

- 分周器を用いると位相雑音が改善される。
- FoMが改善される条件を示した。
- 10GHzと分周器を用いたVCOと5GHzのVCOの性能を比較しFoMが改善されたことを示した。