

分周器を含めた電圧制御発振器の最適化の検討

Study of Dynamic Reconfigurable Si CMOS VCO Using Transmission Line

原翔一
Shouichi Hara

伊藤 猛
Takeshi Ito

岡田 健一
Kenichi Okada

松澤 昭
Akira Matsuzawa

東京工業大学 理工学研究科 電子物理工学専攻
Department of Physical Electronics, Tokyo Institute of Technology

1 はじめに

近年の Si CMOS プロセス技術の向上により、より高い動作周波数の電圧制御発振器 (VCO) の設計が可能となった。より高い周波数で発振させることは VCO の Q 値の改善につながる。既存のワイヤレス通信の周波数帯より高い周波数で発振する VCO を用いる場合出力信号を分周器で分周しなければならない。しかし分周器を用いた VCO を評価するにあたり動作の高速化による Q 値の改善以外に分周器の消費電力を考慮しなければならない。VCO の性能を評価する指標のひとつに FoM がある。本発表では分周器を用いることにより FoM の改善が見込まれる条件を検討する。また TSMC0.18 μ m CMOS プロセスを用いた VCO 及び分周器のシミュレーションによる検討を行った。

2 分周器を使うべき条件

一般に FoM は

$$FoM = L(f_{offset}) - 20 \log\left(\frac{f_0}{f_{offset}}\right) + 10 \log(V_{dd} * I_{bias}) \quad (1)$$

で表される。上式で L_{offset} は位相雑音、 f_{offset} は位相雑音のオフセット周波数、 f_0 は VCO の発振周波数、 P_{DC} は消費電力であり分周器を用いる場合 $P_{DC} = P_{VCO} + P_{div}$ となる。また $L_{offset} = 10 \log\left[\frac{2kT}{P_{sig}} * \left(\frac{f_0}{2Qf_{offset}}\right)^2\right]$ で表される [1]。以上の式より FoM が改善される条件は

$$\frac{V_{dd} * I_{bias}}{P_{sig} * Q} > \frac{V'_{dd} * I'_{bias} - P_{div}}{P'_{sig} * Q'} \quad (2)$$

となる。ここで P_{sig} は発振電圧のパワー、 P_{div} は分周器の消費電力である。

3 シミュレーション結果

図 3 で示した回路を設計し、シミュレーションを行った。図 1、2 は TSMC0.18 μ m CMOS プロセスのインダクタの特性である。FoM は分周器を用いた場合 -181.8 dBc/Hz 、用いない場合は -174.2 dBc/Hz となった。

4 まとめ

本発表では VCO を高い周波数で動作させ、出力を分周した場合の FoM について検討、シミュレーションを行った。上で述べた条件を満たす場合 FoM の改善は可能である。

参考文献

- [1] A. Hajimiri and T. H. Lee, "A general theory of phase noise in electrical oscillators," *IEEE Journal of Solid-State Circuits*, vol. 33, no. 2, pp. 179–194, Feb. 1998.

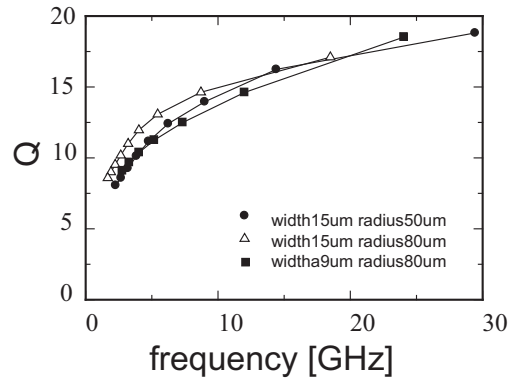


図 1 インダクタの Q.

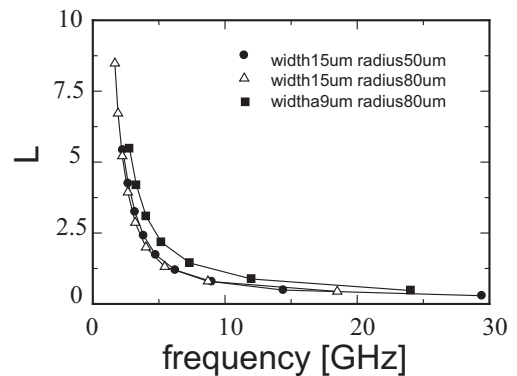


図 2 インダクタの L.

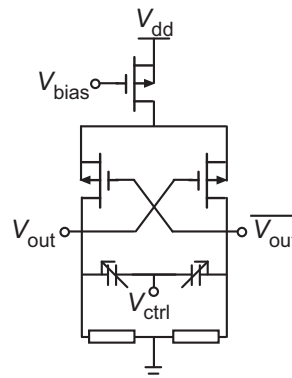


図 3 VCO の回路図.

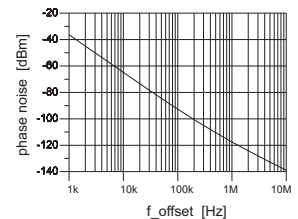


図 4 phase noise.