



共同研究
グループ
便り

松澤研究グループ

テーマ名 ● CMOS RF・アナログBBシステムの高性能化とスケーラブルな設計手法の研究

研究代表者 ● 東京工業大学 大学院理工学研究科 教授
松澤 昭 (まつざわ あきら)



後列左から 白 戴和 (B4)、鄭 明奎 (B4)、張 義偉 (B4)、Win Chaivipas (D2)、遠藤 (M1)、伊藤 (M1)、倉持 (D2)
中列左から 李 寧 (D1)、田中 (M1)、Phuc Hong Ninh (M1)、倉科助手、Philipus Chandra Oh (M2)、馬上 (M2)、池田 (M2)、宮原 (D1)
前列左から 宮野原客員研究員 (ソニー)、小田客員研究員 (東芝)、丘客員研究員主査 (日立)、松澤先生、益子上級研究員 (STARC)、四柳客員研究員 (NECEL)

研究室紹介

松澤研究室は東工大・大岡山キャンパスにあります。大岡山は品川から15分、新横浜から30分程度と交通の便に恵まれ、誰もが気軽に来ることができます。

研究室は2003年4月から発足しました。当時は学部学生が2名だけで、全くなにもない研究室でした。しかしながら現在は博士課程学生5名、修士課程学生7名、学部学生3名になり、スタッフも助手1名、秘書1名と充実してきました。共同研究のために企業から派遣される研究員も4名程度になっております。学生のうち7名が留学生ですが本年10月には3名の留学生が加わるようになっており、国際色豊かになりつつあります。

研究室のテーマは「アナログ・デジタル混載LSI設計」です。デジタル情報家電や通信・ネットワークの発達によりアナログ・デジタル混載LSIに注

目が集まっております。松澤研究室では次世代ワイアレスシステム用アナ・デジ混載LSI設計とそのコア技術であるA/D・D/A変換器やPLLの研究開発を現在のメインテーマとしております。次世代ワイアレスシステムとしては以下の3テーマを推進しております。第1は離散時間処理をRF信号に適用した、ソフトウェア無線技術もしくはリコンフィギュラブルRFといわれるものです。この技術により1つのRF回路がマルチモード・マルチスタンダードに適用できるようになります。第2は超低電力ヘルスケアチップです。例えば圧力やPhなどの体内からの生体情報を無線で数日間も送ることができるようになります。信号処理やRF回路、マイコンなどを含め100uA程度の超低電力で動作させることが鍵になります。第3のテーマはこれから取り組むものですが、60GHz程度のミリ波を用いて数Gbpsの伝送を可能にするシリコンチップの開発で

す。数GHz程度で動作する超高速・超低電力A/D変換器、位相雑音の小さいシンセサイザの開発、60GHzで動作するシリコンRF回路の開発が鍵になります。

アナ・デジ混載システムの性能の鍵はA/D・D/A変換器やPLLですが、研究室では超高速から超低電力まで各種A/D・D/A変換器の開発に取り組んでおります。またPLLはフルデジタルタイプを中心として開発を行っております。これらの研究開発は単に理論確立やシミュレーションだけでなく、実際に動作し、製品として使用できるレベルのものを目指しております。もちろん産学連携は盛んであり、2005年度は5件程度の共同研究を実施しました。このため企業から研究員を送り込んでいただくなど、絶えず実際の開発現場の風が吹いている研究室となっております。一度研究室のホームページ (<http://www.ssc.pe.titech.ac.jp>) を覗いてみてください。

研究テーマの紹介

STARC共同研究のテーマは「CMOS RF・アナログBBシステムの高性能化とスケーラブルな設計手法の研究」です。2004年度から研究を開始しました。テーマ名は多少漠然としているのですが、今後のワイアレス用LSIにとってA/D変換器の高性能化が最も重要であろうとの判断により、現在はパイプライン型A/D変換器の高性能化と設計理論の確立を目指しております。将来のワイアレスシステムにおいてフィルタ処理などはデジタルで行われるようになるため、アナログ回路として最後まで残るのはPLLとA/D変換器程度であり、A/D変換器をできるだけアンテナに近づける構成になると考えられております。したがってA/D変換器には限りない高性能が求められることとなります。このためISSCCにおけるA/D変換器の投稿が激増していることからわかるように世界中の企業と大学による激烈な競争がくりひろげられております。

客員研究員主査からのコメント

株式会社日立製作所 中央研究所
丘 維礼 (Willy Hioe)

無線通信分野では通信の高速・モバイル(軽量、低電力)化の進展が目まぐるしいほど早く進んできました。無線LANが代表する近距離通信では通信速度が1Mbpsから数百Mbpsへ変わりつつあります。また、無線機のアーキテクチャがヘテロダインからローIFまたはゼロIFへ、チャンネル帯域が約1MHzから100MHz以上へ、変調方式がBPSK、QPSK、QAMを含む可変デジタル方式になりました。さらに、無線機を構成する機能回路がCMOS化と同時に1チップ集積化へ目覚ましい進化しています。現在は0.18 μ mプロセスが主流ですが、今後は高速・低電力性能を追求する微細プロセス化、柔軟的な回路方式を追求するRF・BB回路のデジタル化が進むと予想されます。

松澤研究グループでは、受信機のデジタル化の鍵となるBB回路用アナログ・デジタル変換器(ADC)技術に焦点を絞り、その高速・高ダイナミックレンジ(または多ビット)化および低電力化を実現する回路方式を開発し、スケーラブルな設計手法の基礎研究を進めています。無線LANが使用する2.4GHzまたは5.2GHzのRF信号を直接にデジタル信号に変換できれば、デジタル信号処理によってRFからBBへの周波数変換、受信を妨害する他チャンネル信号の除去、そして、多種類の変調方式に対して柔軟に、適応的に復調することができます。しかし、ADCの消費電力が概ねに変換速度に、そして、ビット数のべき乗に比例するため、数GHzの12ビットADCは10Wオーダーを消費します。PC用のADCは放熱、電池容量の制限より数十mWの消費電力に抑制する必要がある、RF信号のデジタル化が極めて困難です。デジタル回路ではCMOSプロセスの微細化によって動作速度が上昇し消費電力が低減することが一般的に成り立ちますが、アナログ回路を含むADCでは電源電圧低減、寄生素子効果、雑音、プロセスばらつきの影響で微細プロセスのメリットを同じ程度に活かせません。したがって、微細プロセス化、高速化、多ビット化に対する最適化設計手法、さらに、高性能回路方式の創出が求められています。

そこです0.35 μ mから90nmまでのCMOSデバイスの代表的アナログ特性をキャラクターライズし、代表的な演算増幅器とこれを用いたパイプライン型ADCの特性への影響を理論およびシミュレーションにより検討しました。その結果はIEICEの集積回路研究会で発表しました。現在推進中の次ステップではGBWを向上する新規変換アーキテクチャを検討し、試作設計および特許出願を進めています。この方式では12ビット分解能を実現する回路の消費電力が現状発表の1/3から1/2が期待されます。

松澤研が開発するADC技術は研究対象の無線機だけでなく、有線通信、アナログ/I/Oなど多彩な分野に活用できる基盤技術です。終盤に向けて、高機能化設計手法の確立および基本特許の獲得によって各参加企業に還元することを客員研究員一同が期待しております。

パイプライン型は分解能で14ビット程度まで、変換周波数が200MHz程度までのA/D変換器ですが、ワイアレスLAN、ADSL、デジタルカメラ、デジタルTVなど広い範囲にわたって用いられ、中核的な存在となっております。今までによく研究されてきた方式なので性能を向上させるのは容易ではありませんが、性能を解析してみますと回路形式、トランジスタパラメータやデザインルールとの関係が不明確であることに気がつきました。例えば10bit、100MHzのA/D変換器を開発するときにどのデザインルールが最適かということすら不明確でした。そこで、トランジスタパラメータやデザインルールと変換性能の関係を理論解析しました。図は開発した性能推定モデルを用いて信号振幅を各デザインルールごとに最適化した場合の、演算増幅器を構成する初段のトランジスタの動作電流とパイプライン型A/D変換器の最大変換速度をデザインルールごとに推定したものです。動作電流に最適値があることと、動作電流と変換速度により最適なデザインルールが異なるという興味深い結果が得られました。90nm程度の微細なルールのトランジスタを用いる方が最高変換周波数を達成できますが、低電流領域では0.35 μ m程度の緩いルールの方がむしろ高速であることが分かります。

またこのような理論解析により、どのような構成にすれば変換速度が上がったり、低消費電力になるかが分かってきます。この結果消費電力が従来の

半分程度の低電力化が可能な構成を考案しました。現在はこの構成に基づき設計したパイプライン型A/D変換器を開発しており、世界最小の電力で動作するA/D変換器の実現が期待されます。

ところで、本研究がスタートした2004年4月は松澤研に初めて大学院修士の学生が配属されたときです。初めはアナログ回路のことなどほとんど分からなかった学生が2年ほど経つと立派にA/D変換器を設計できるようになりました。大学は企業と異なり、さまざまなスタッフがいないため回路設計からレイアウト、評価まで自分でやらなくてはならず、テープアウトの直前になると泊まり込み状態でがんばることになります。A/D変換器を実際に開発して国際学会で評価されるレベルの性能を出すのは並大抵のことではなく、残念ながらまだそこまでは至っていませんが、必ずや目標を達成するものと確信しております。正直申し上げて大学では実際に動く物作りはそれほど評価されませんが、物を作って性能を達成するという真剣勝負がこれから日本の産業を担う若い技術者の育成を図るために不可欠であると堅く信じております。

最後に本共同研究には益子上級研究員はじめ4社より4名の客員研究員にご参加いただいております。研究室ができたのよちよち歩きのところからご指導をいただきました。この共同研究により研究室が立ち上がり、人材も育成できました。ここに深く感謝いたします。

