

# 90nmCMOS による低電圧・超高速 OP アンプの検討

Low-Voltage and High-Speed Operational Amplifier Using 90nm CMOS Technology

東京工業大学大学院 理工学研究科

Graduate School of Science and Engineering, Tokyo Tech

[masaya@ssc.pe.titech.ac.jp](mailto:masaya@ssc.pe.titech.ac.jp)

宮原 正也, 松澤 昭

Masaya Miyahara, Akira Matsuzawa

はじめに：OP アンプは様々な回路に応用されており、OP アンプの性能が回路全体の性能を決定する場合が多い。我々が開発を行っているパイプライン ADC や ADC の変換周波数の上限は使用する OP アンプの GBW によって制限されるため超高速動作が可能な OP アンプ回路が求められる。OP アンプの速度はデザインルールによるところが大きく微細化プロセスによって高速化が可能である。本研究では 90nmCMOS プロセスを用い低電圧・超高速動作 OP アンプの実現性をシミュレーションにより検討した。

実験：回路構成はフォールデッドカスコード型にゲインブーストを施したものとした。電源電圧  $V_{dd} = 1.2V$ 、出力振幅  $V_{o,p-p} = 0.5V$ 、 $V_{eff}$  を一定に保った状態でバイアス電流  $I_{ds}$ 、ゲート長  $L$ 、負荷容量  $C_L$  を変化させ、DCゲイン及びGBW、各特性をSpectreを用いてシミュレーションした。

結果：図 1 にバイアス電流  $I_{ds}$ -GBW特性を示す。寄生容量を  $C_p$  とした場合、無負荷時には  $GBW = gm/2C_p$  となり、 $V_{eff}$  一定の条件においては  $gm \propto I_{ds}^{0.5}$  であるため電流  $I_{ds}$  を大きくしても GBW はほぼ一定となり、この値がこの OP アンプの最大 GBW となる。負荷容量  $C_L$  よりも寄生容量  $C_p$  が支配的になるまでは GBW は大きくなることが確認できる。 $C_L = 0.3pF$ 、 $I_{ds} = 1.1mA$  時に DCゲイン = 67dB、GBW = 5GHz が確保できることが確認された。なお本研究は半導体理工学研究センター（STARC）との共同研究により行われたものである。またデバイス情報はVDECを通じASPLAより提供されたものである。

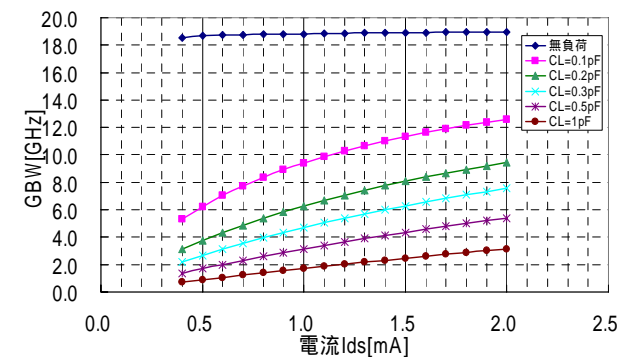


図 1 . 電流  $I_{ds}$  - GBW 特性

Fig1.  $I_{ds}$  vs. GBW.