

# アナログ新時代

—技術・ビジネス・人材—

松澤 昭

東京工業大学  
大学院理工学研究科  
電子物理工学専攻

# 現代のエレクトロニクス とアナログ技術

# アナログを巡る相談

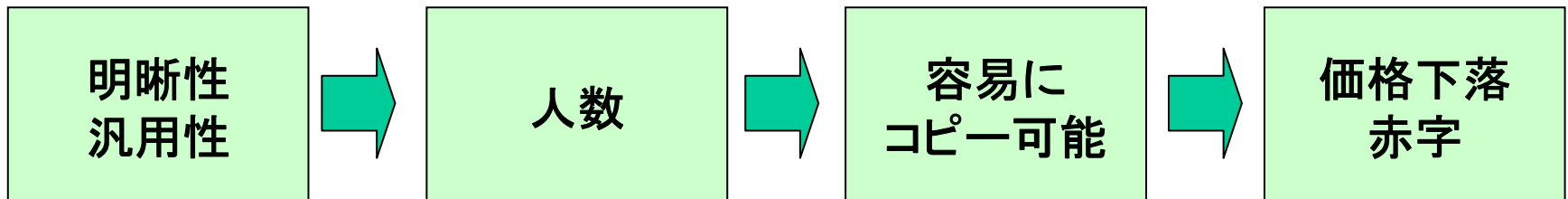
---

- センサーの会社: センサーネットをやりたいが人がいない
- PC周辺の会社: ワイヤレスI/Fをやりたいが人がいない
- 中堅電器メーカー: CMOSイメージャーの性能を上げたい
- 中堅電器メーカー: ADCを内蔵したいが設計できない
- 中堅半導体メーカー: ADCを設計したが性能が出ない
- 中堅半導体メーカー: アナログに適したプロセスを開発したい
- 基板・パッケージメーカー: RFや超高速伝送を強化したいが人がいない
- 大手電機メーカー: LSIのノイズ対策で困っている
- 大手電機メーカー: バイポーラからCMOSに変えたが性能が出ない

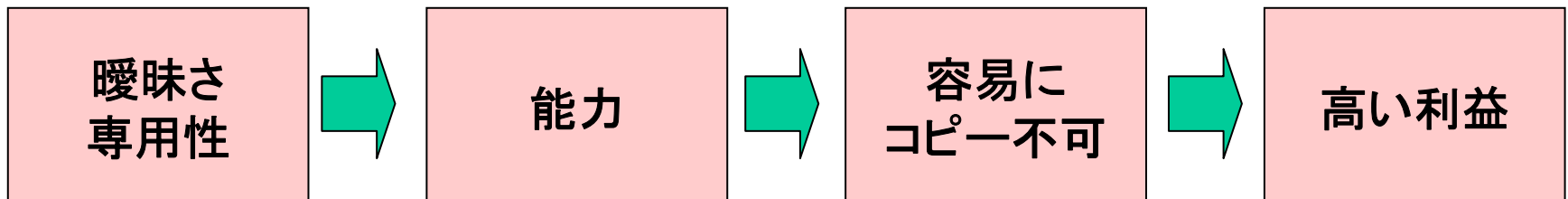
# アナログとデジタル

デジタル: メタフィジクス 抽象的論理学  
アナログ: フィジクス 物理・数学

## デジタル



## アナログ



# 半導体売り上げにみるアナログ系メーカー

半導体売り上げにおけるアナログ系メーカーの存在感が増している  
 専業メーカーにおいても高い売り上げになってきている

メーカー名	国籍	2005年		
		順位	売上高	成長率
インテル	米国	1	35,849	14.4%
サムスン電子	韓国	2	17,096	8.5%
○ テキサス・インスツ ルメンツ	米国	3	11,105	8.6%
東芝	日本	4	9,363	7.0%
○ STマイクロエレクト ロニクス	伊・仏	5	8,871	1.3%
○ インフィニオン テク ノロジーズ	独	6	8,381	▲8.7%
ルネサス・テクノロ ジ	日本	7	8,372	▲7.0%
○ フィリップス	蘭	8	5,714	0.4%
AMD	米	9	5,711	11.8%
NECエレクトロニク ス	日本	10	5,710	▲12.2%
○ フリースケール・セ ミコンダクタ	米国	—	—	—

## アナログ系メーカー (2004年度)

単位は M\$

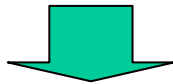
Qualcomm	3,265
Analog Devices	2,606
Broadcom	2,402
National	2,028

○ アナログに強いと思われるメーカー

# ISSCCでのアナログセッション

## アナログのセッションは年々増加してきている

1985: Consumer integrated circuits,  
Data converters  
Image sensors  
Informal discussion session  
Operational amplifier and voltage regulator  
Communication links  
Monolithic analog filter



1995: Analog techniques  
Technology directions and neural networks  
Discussion session (Analog BiCMOS)  
**Wireless communications**  
Integrated circuits and sensors  
**Technology direction: RF and analog**  
Sigma delta converters and filters  
Image sensors and systems  
Freq. Synthesizer  
Data converters  
**RF and baseband processing**



2006年度ソサイエティ大会CAS研究会 資料より

2005: **Backplane transceivers**  
**Mixed-domain dystems**  
**WLAN transceivers**  
**High-speed and oversampled DACs**  
**Circuits for high-speed links and clock generators**  
**Switched-capacitor delta-sigma modulators**  
**Ultra wideband solutions**  
**Optical communications**  
**Low-power wireless and advanced integration**  
**ADCs, DC references, and converters**  
**RF cellular lcs**  
**High-speed interconnects and building blocks**  
**RF trends: above-IC integration and mm-wave**  
**PLLs, DLLs, and VCOs**  
**Wireless receivers for consumer applications**  
**Filters and continuous-time delta sigma**  
**RF techniques**  
**Displays and biosensors**  
**Mass storage**

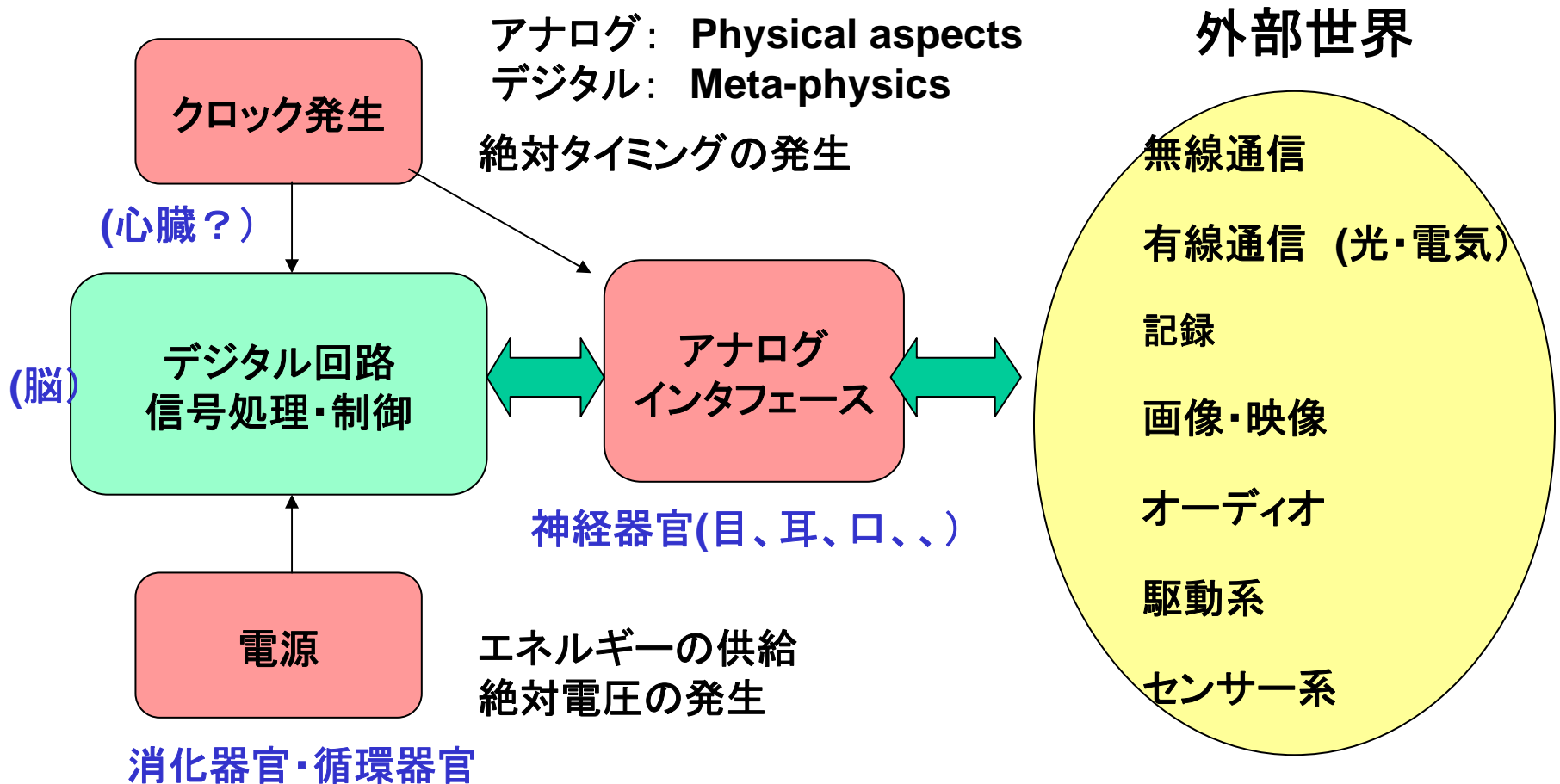
# アナログ技術が注目されだした理由

---

- アプリケーションの広がり
  - 通信(特に無線)・ネットワークの進歩
  - センサー・アクチュエータ インターフェースの広がり
- システム化
  - 部品からシステムへの流れ
  - SoCの進歩に伴いアナログ回路取込の必要が出てきた
- デジタルの高速化・微細化
  - 周波数・電圧・温度などの適応制御
  - ノイズ・波形歪み
- 半導体工場の問題
  - やや緩いプロセスを用いる製品の拡充
- 付加価値の向上
  - デジタルだけでは儲からない

# 現代のアナログの役割

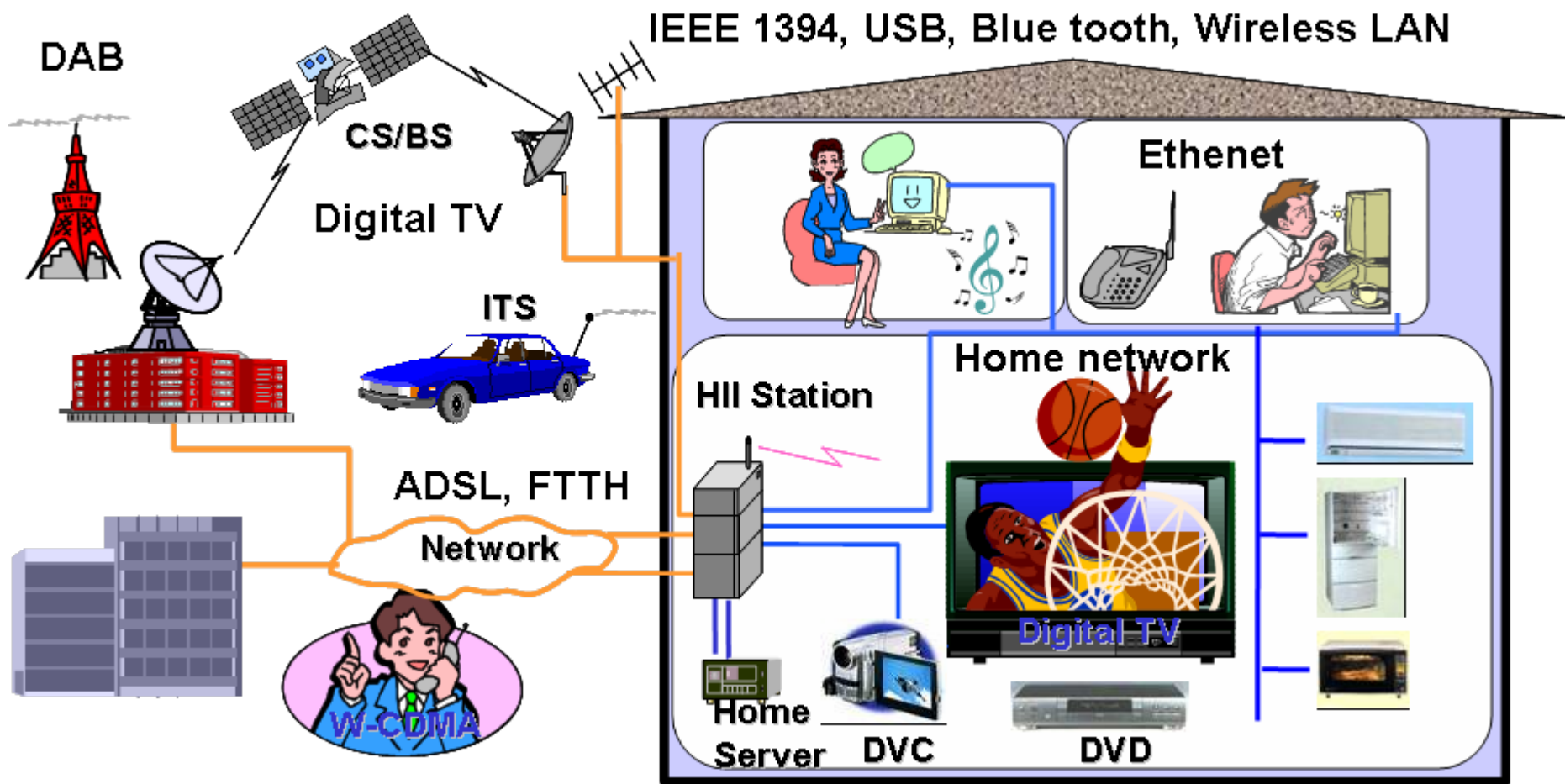
現代のアナログはデジタルが絶対にできない物理世界とのやりとりを受け持つ。  
デジタル処理が現実世界でうまくゆくようにサポートする役割。





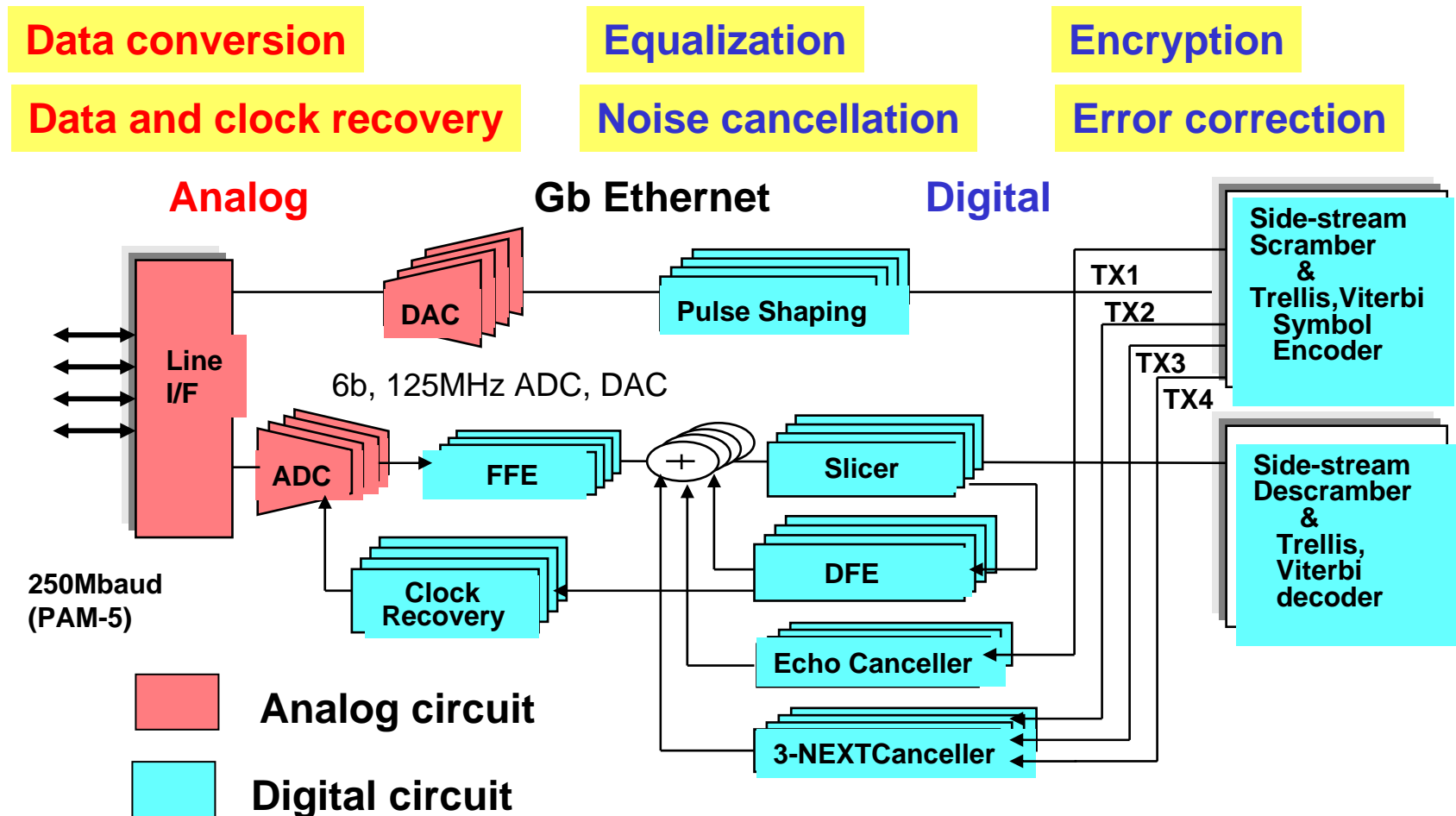
# デジタルネットワーク社会

デジタルネットワーク化時代の到来。ここにアナログ・RF技術が使われる



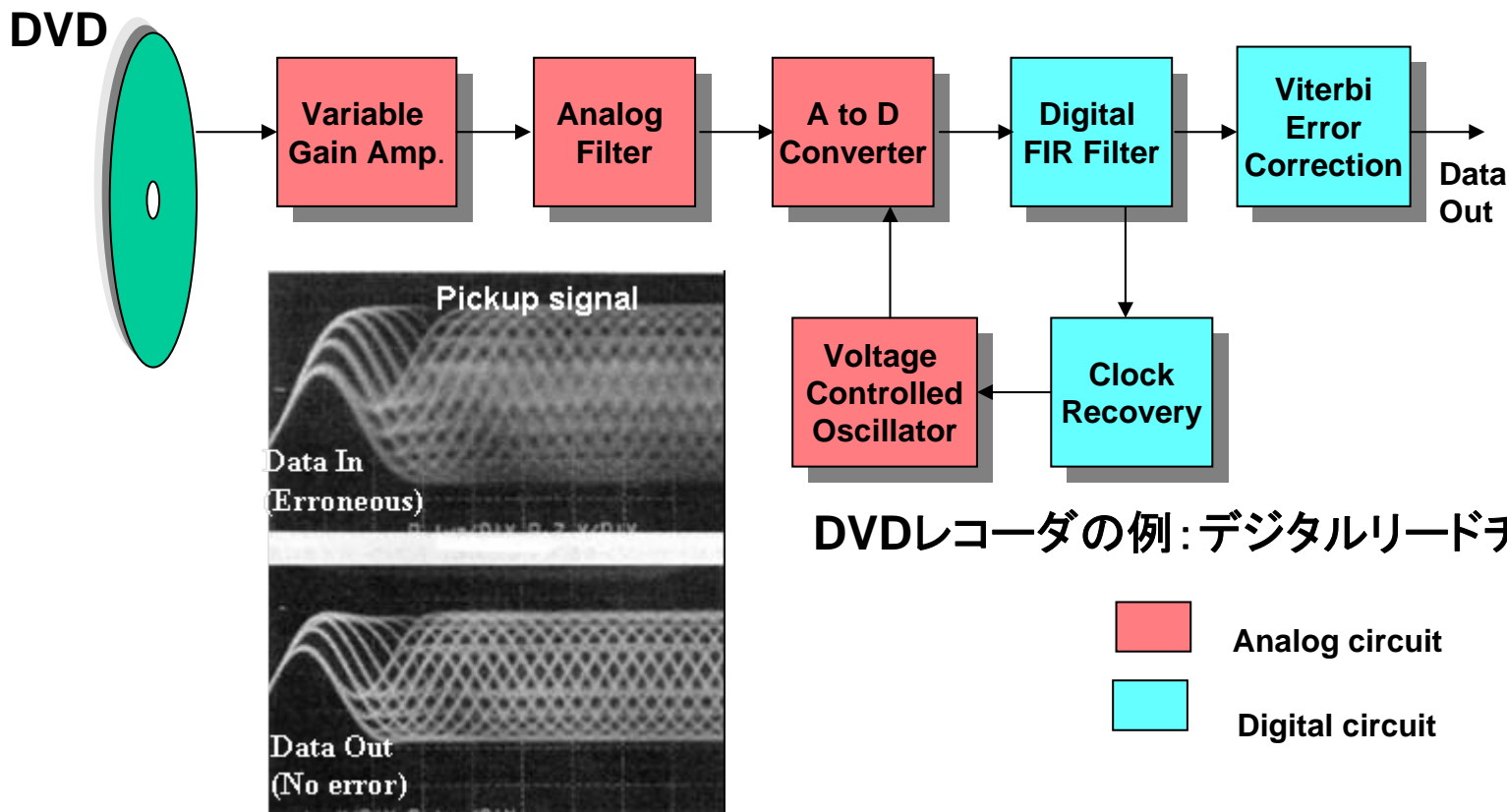
# デジタルネットワーク用アナ・デジ混在処理

デジタルネットワークではロジック信号が各種の波形劣化を生じるため、アナログとADC/DAC、デジタル信号処理によるアナ・デジ混在型の処理が行われている



# デジタルストレージ用アナ・デジ混在信号処理

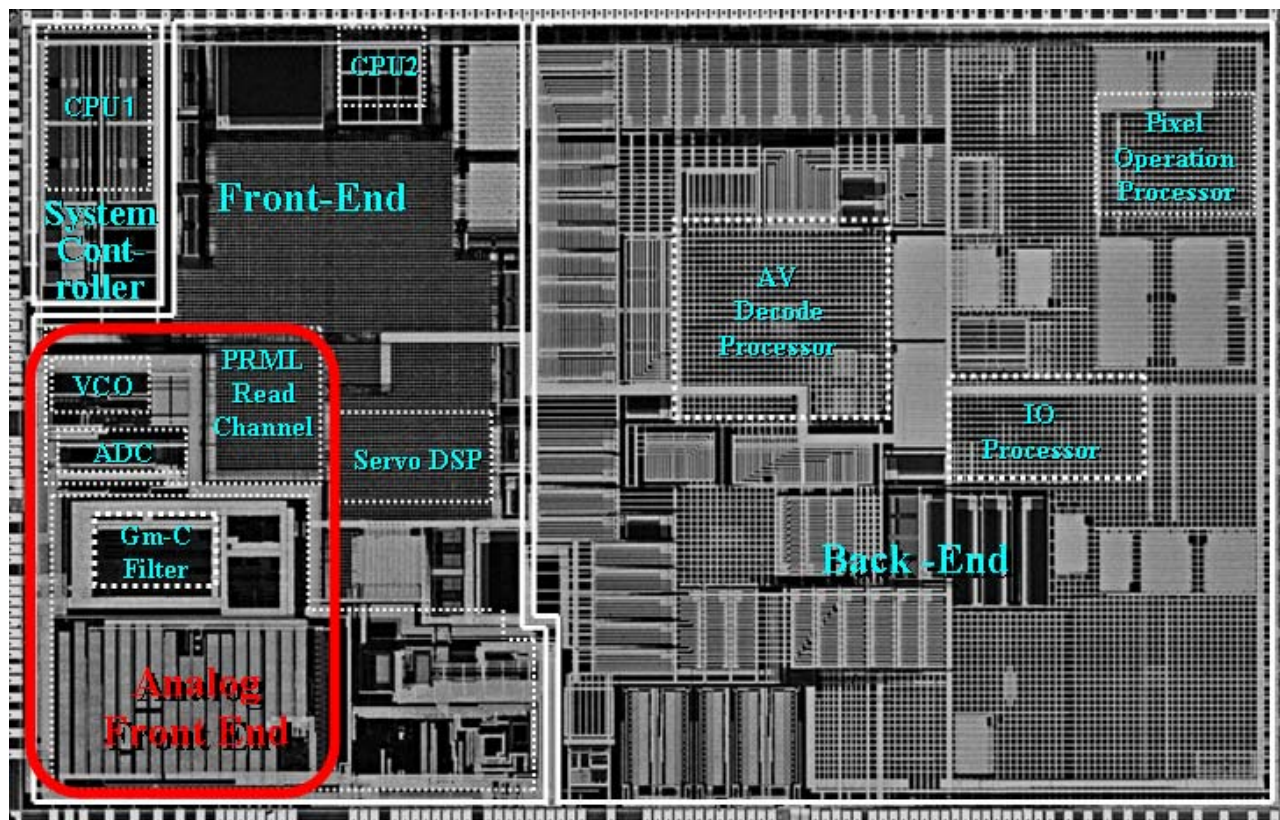
アナ・デジ混在型信号処理は殆どのシステムに用いられている。  
→SoCへの搭載が必須



# アナ・デジ混載SoC: DVDの完全ワンチップ化

高性能アナログを含むDVDの全機能を0.13um技術を用いてワンチップに集積  
世界初のDVDシステムの完全集積を実現したSoC

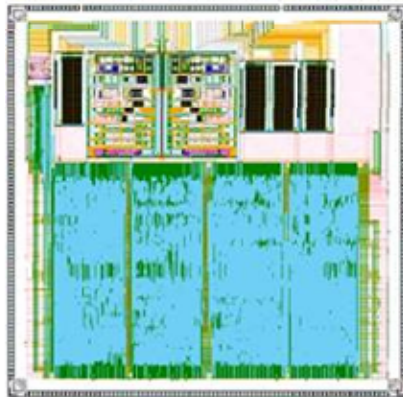
0.13um, Cu 6Layer, 24MTr



# アナ・デジ混載CMOS LSIの一例

様々なアナ・デジ混載LSIが必要とされている。（開発に関係したアナ・デジ混載LSI）

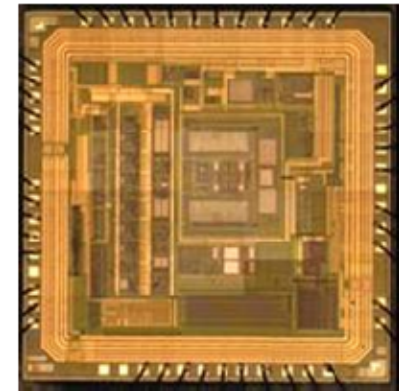
**5G RF LAN** 12b 50MHz ADC 2ch  
12b 50MHz DAC 2ch



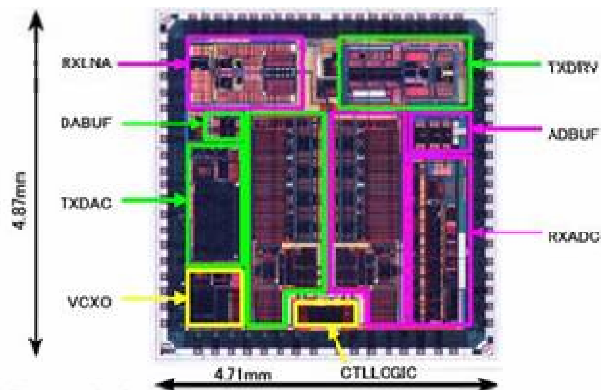
**Digital network**  
1394b (1GHz)



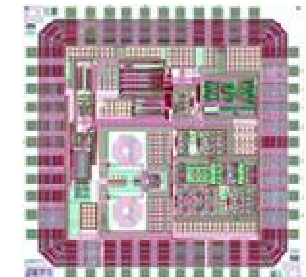
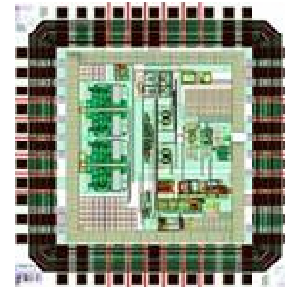
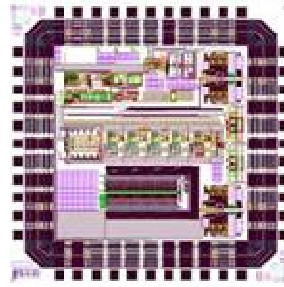
**AFE for Digital Camera**  
12b 20MHz ADC+AGC



**AFE for ADLS** 12b 20MHz  
ADC+DAC



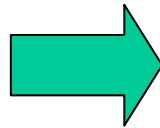
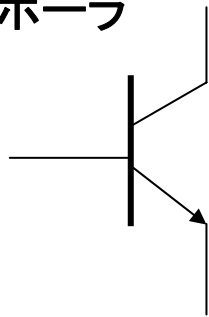
**2GHz RF CMOS**



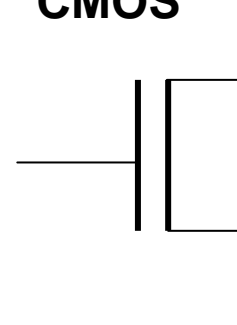
# 技術トレンド: バイポーラからCMOSへ

90年後半からアナログ回路用のデバイス技術がMOSからバイポーラへシフトした

バイポーラ



CMOS



これまでのアナログ回路  
の主力デバイス

TV, VTR用アナログIC  
携帯電話用RF IC

アナログ単独

日本メーカーが強い

日本の大学で教わる

今後のアナログ回路  
の主力デバイス

デジタルネットワーク用アナ・デジ混載SoC  
デジタルストレージ用  
センサー・ディスプレイ用

アナログ・デジタル混載システム

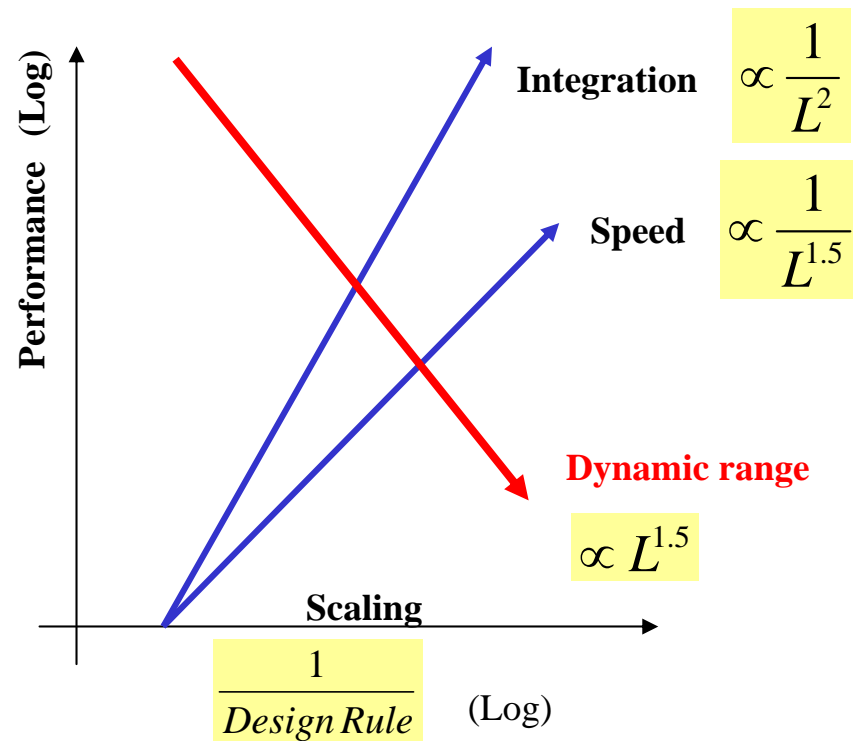
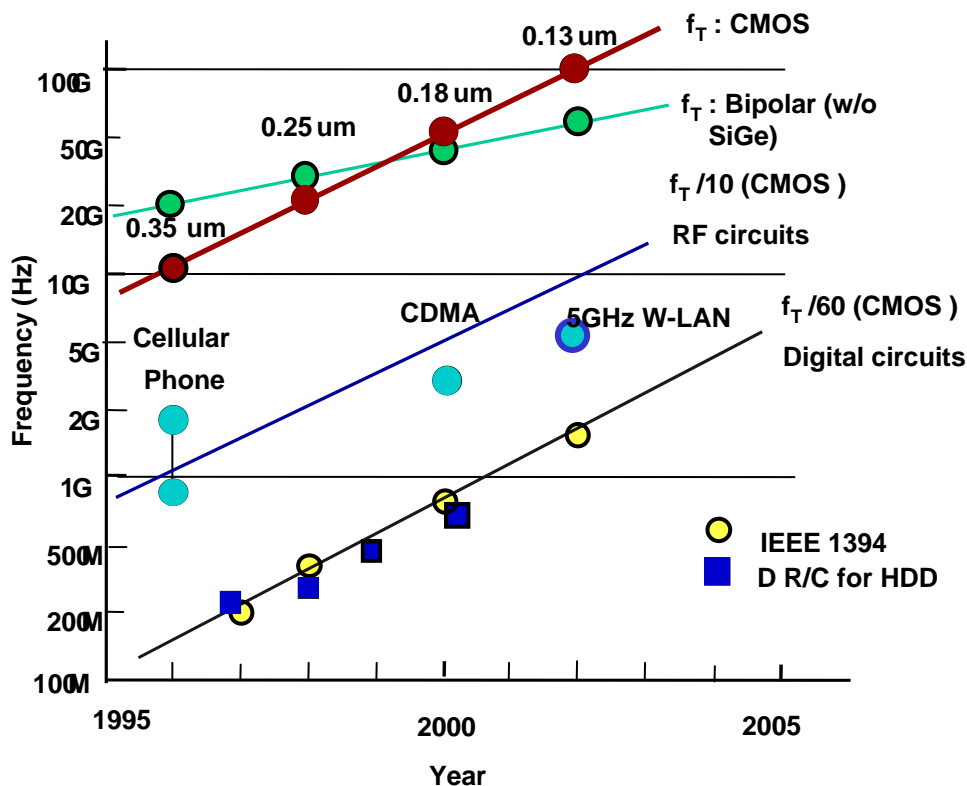
日本メーカーが弱い

日本の大学で教わらない

# CMOSの高周波化とアナログの困難さ

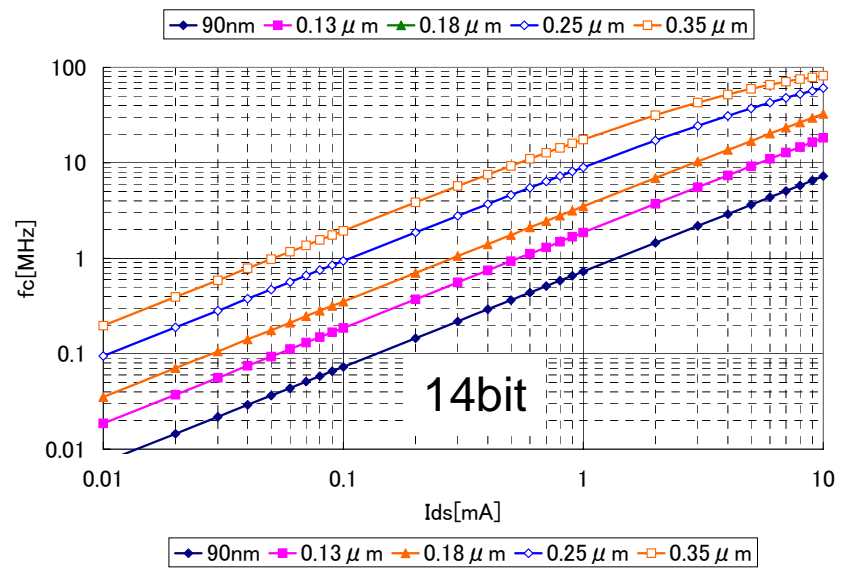
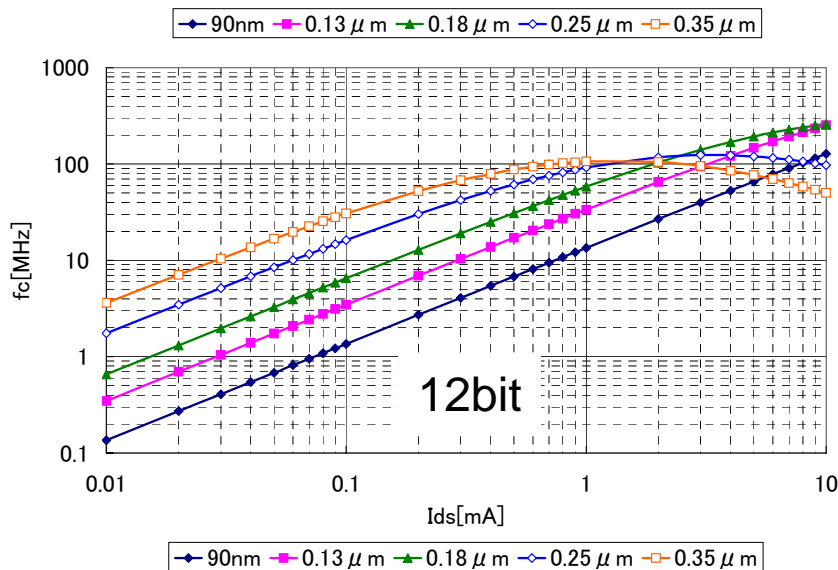
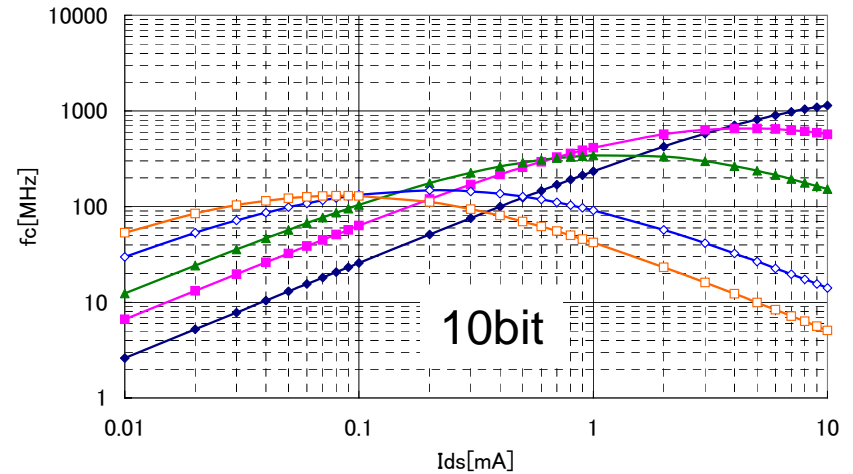
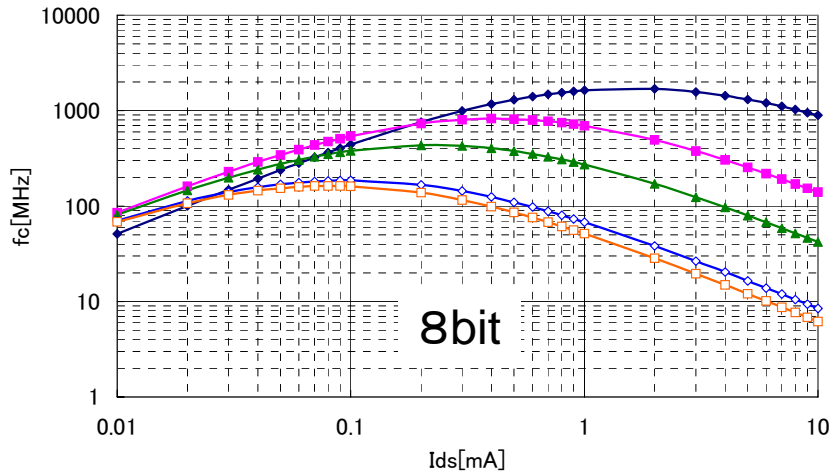
微細化によりMOSの高周波特性は向上し、高周波応用が可能になった。  
 しかし、電源電圧の低下はダイナミックレンジの低下を招き、アナログ混載を難しくしている。

高速化は可能だが、高ダイナミックレンジ・高SNRは困難



# 微細化とADCの性能

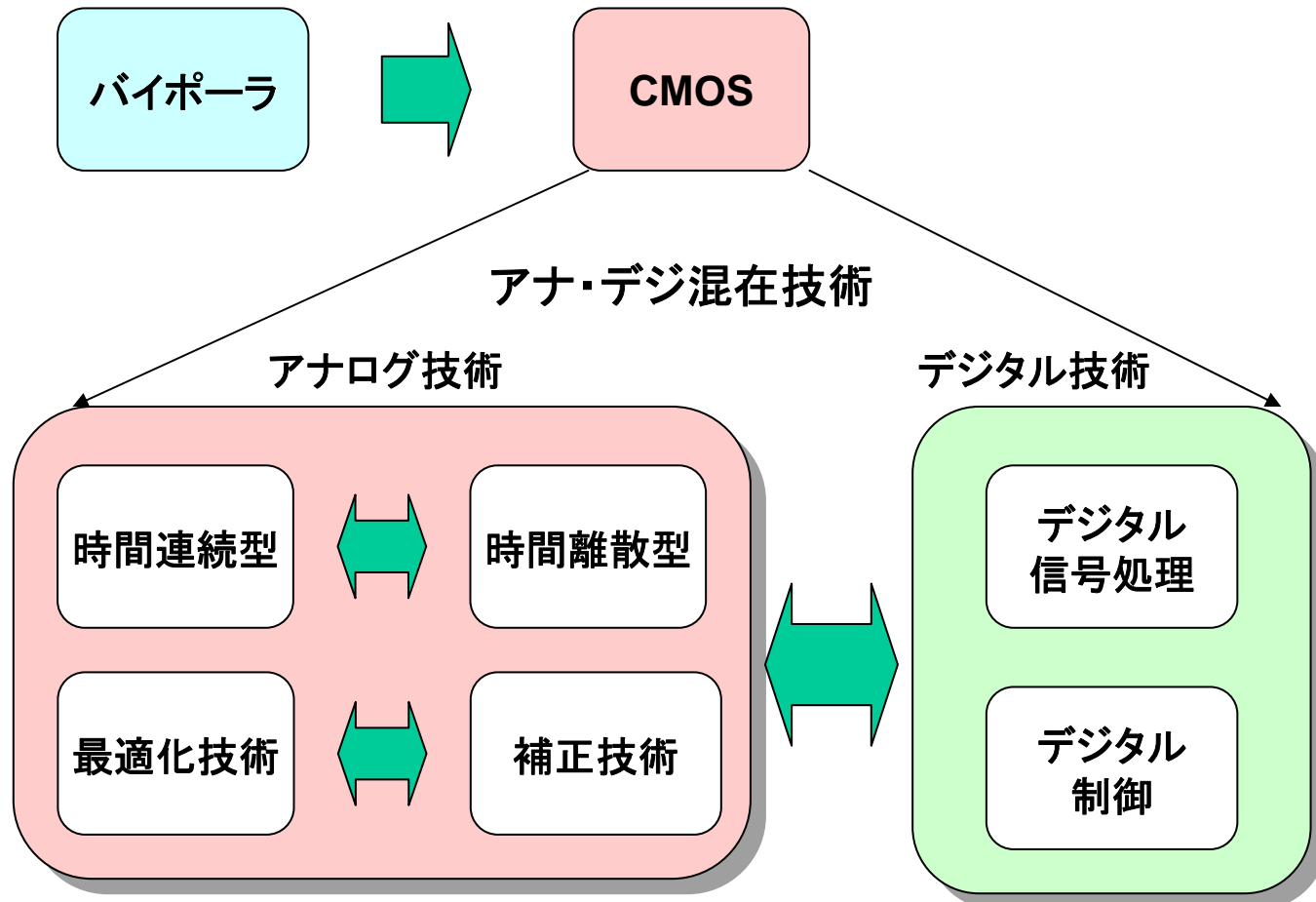
低分解能では微細化、高分解能では緩いルールが有利。微細化が必ずしも良いわけではない。





# 技術の広がりとその選択

バイポーラアナログをMOSアナログに転換させるためには単なるデバイスの置き換えではだめである。多様な回路技術の最適選択が必要である。



# CMOSアナログ回路の開発指針

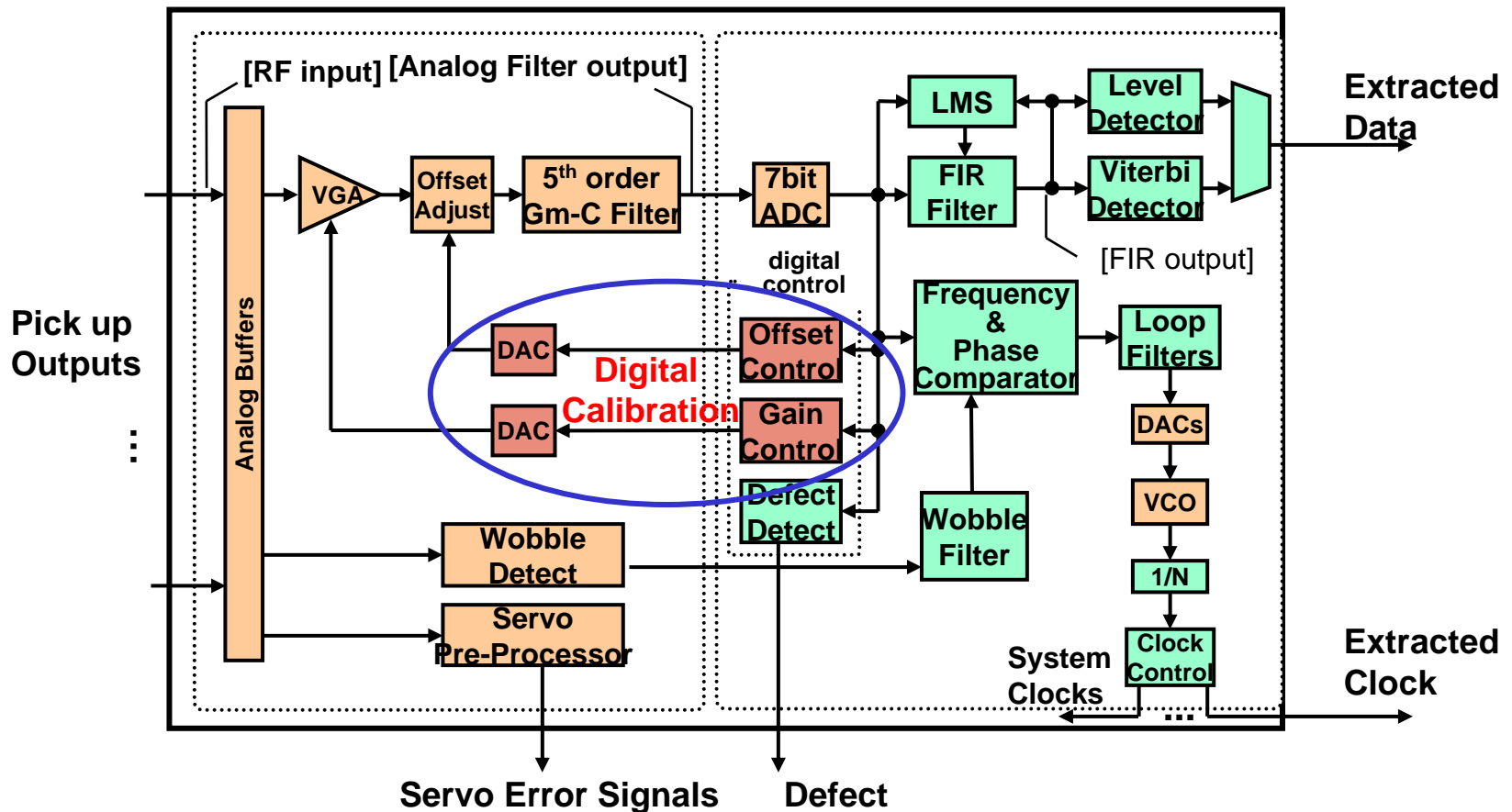
---

CMOSアナログ回路は単なるバイポーラ回路の置き換えでは成功しない。  
CMOSの特徴を活かした回路・システム技術を用いるべきである。

- デジタルで実現できるものはデジタルで
  - まずはデジタルでの実現を検討し、アナログが格別な優位性がなければデジタルにする。
- $\Sigma \Delta$  変調技術などの先端信号処理技術を用いる
  - これによりアナログ前処理回路への要求が緩和されることが多い。
- 微細化・低電圧化が可能な回路を用いる
  - 微細化はアナログにおいても広帯域化・高速化・低電力化の切り札である。このためには低電圧化が可能な回路を用いる。
- 補正技術を用いる
  - 補正技術の使用によりサイズが小さくとも高精度化が図れるようにする。

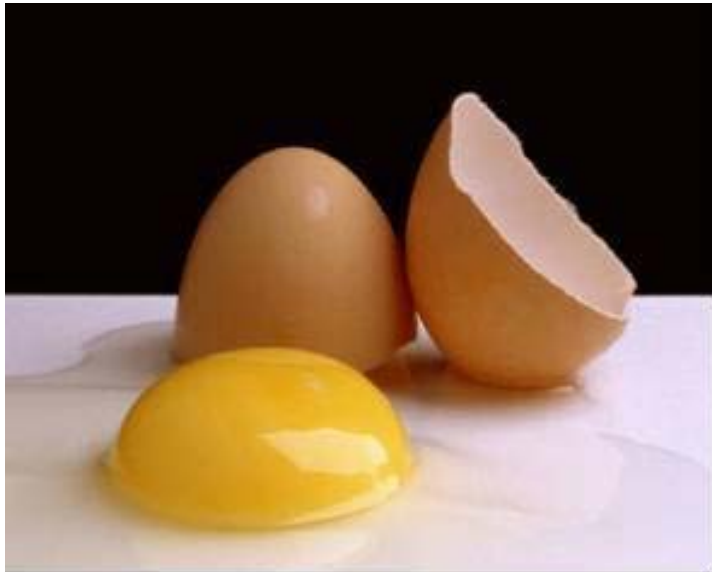
# SoCのデジタルキャリブレーション

SoCのアナログ部にはあらかじめデジタル補償回路を入れておく。  
これにより安定な生産が可能になる。

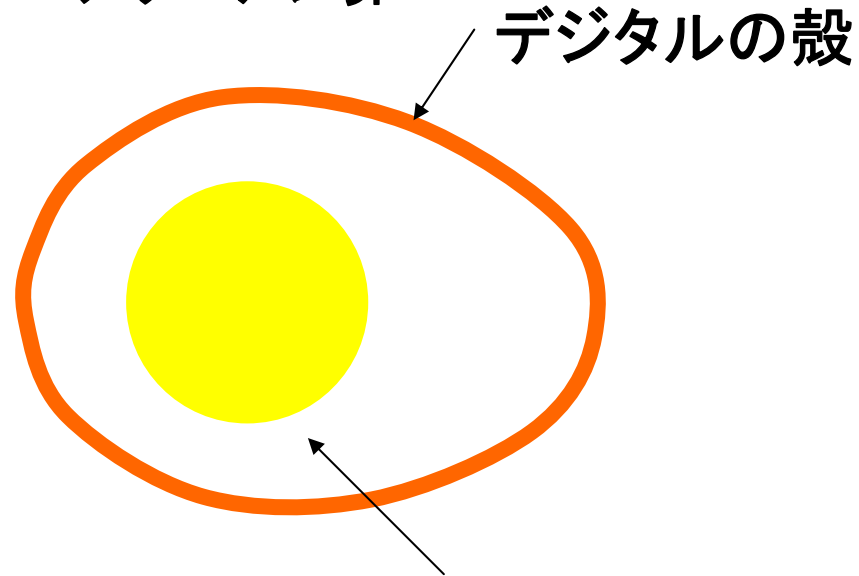


# アナログとデジタル

デジタルがアナログ技術を必要としたように  
今後はアナログがデジタルを必要としている



アナ・デジ卵



デジタルの殻

おいしいアナログ

しかし、デリケートで扱いにくい

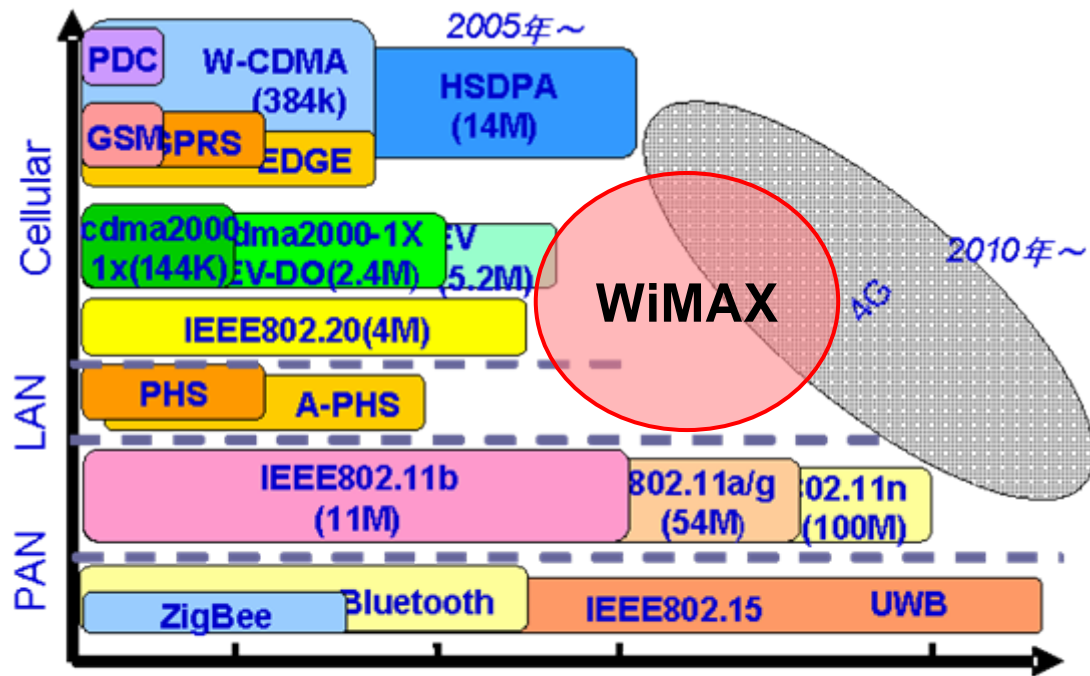
# 技術の広がり

## ワイアレス用LSI技術の方向性

# ワイアレスシステムの多様化

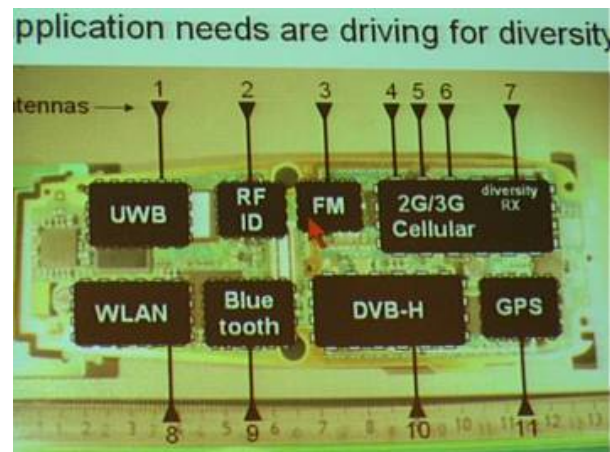
携帯電話、ワイアレスLAN・PANにおいて低速から超高速まで様々なワイアレスシステムが実用化もしくは構想されている。

将来は携帯電話の中に多くの無線システムが同居する状況になろう。



データの下り最高伝送速度

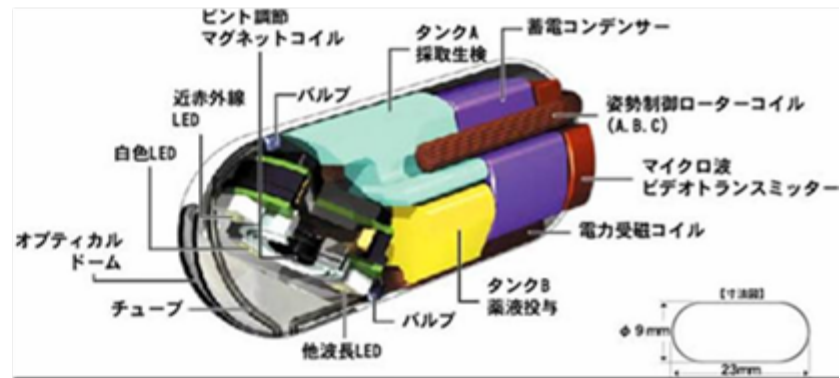
## マルチスタンダード化



# センサーテレメトリーネットワーク

生活や健康・医療でセンサーネットワークの需要が高い

医療分野で生体埋め込みシステムも現実化



## センサーと光通信を集積したマイクロシステムも開発 U.C. Berkeley



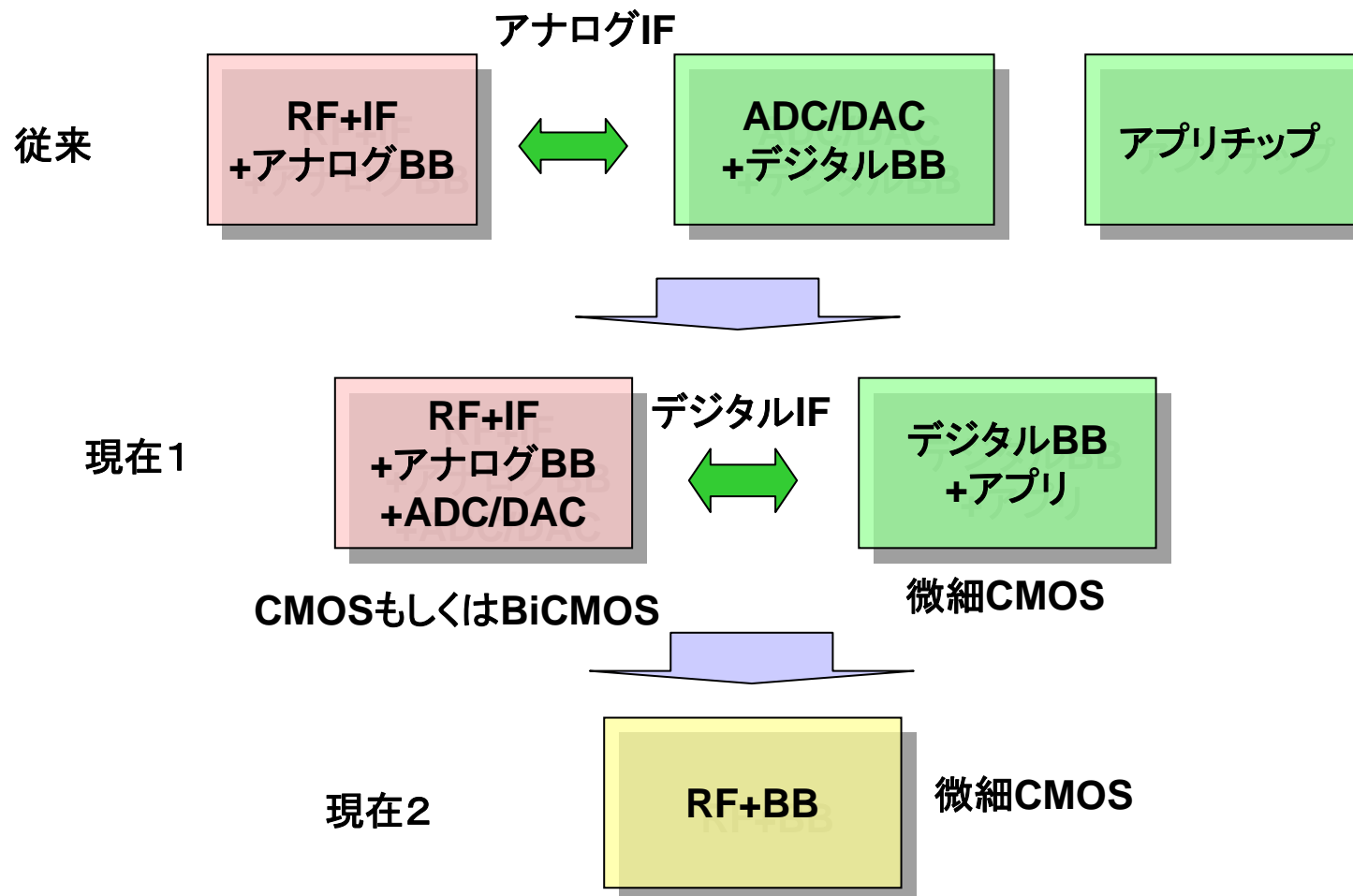
## RFゴマ粒チップも実用化に



図1 「粉末」のような無線タグ用チップが登場  
 日立製作所の「ミューチップ」の外形寸法はわずか0.4mmX0.4mmX0.06mmである。(a)、これにアンテナを併せて使う。通信に用いる周波数は2.45GHzである。Alien Technology Corp.が開発したチップは1辺が0.15mm〜0.2mmとさらに小さい。(b)、30mmX100mm程度のアンテナを併付けることで、リーダーと5mほど離れた場所でも使えるという。用いる周波数は915MHz (米国向け)、868MHz (欧州向け)、2.45GHz (日本向け)の3種類。

# チップ構成の方向

ADC, DACを含むアナログRF回路がSoCに全て集積される方向  
狭い範囲の技術では対応できず、幅広い知識が求められる。

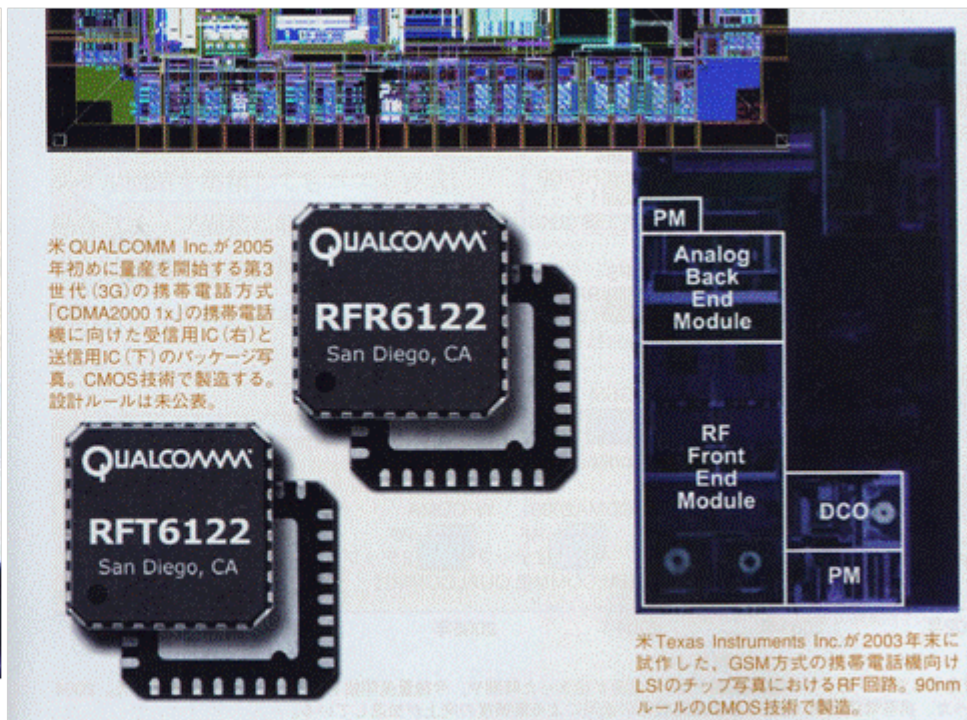
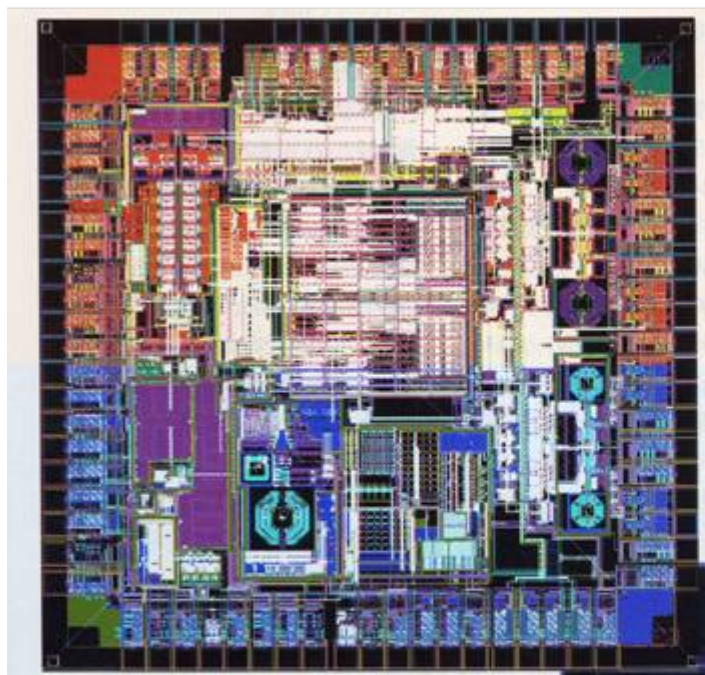




# 携帯電話用RF CMOSチップ

Infineon, GSM用, 0.13um CMOS

TI, GSM用, 90nm CMOS

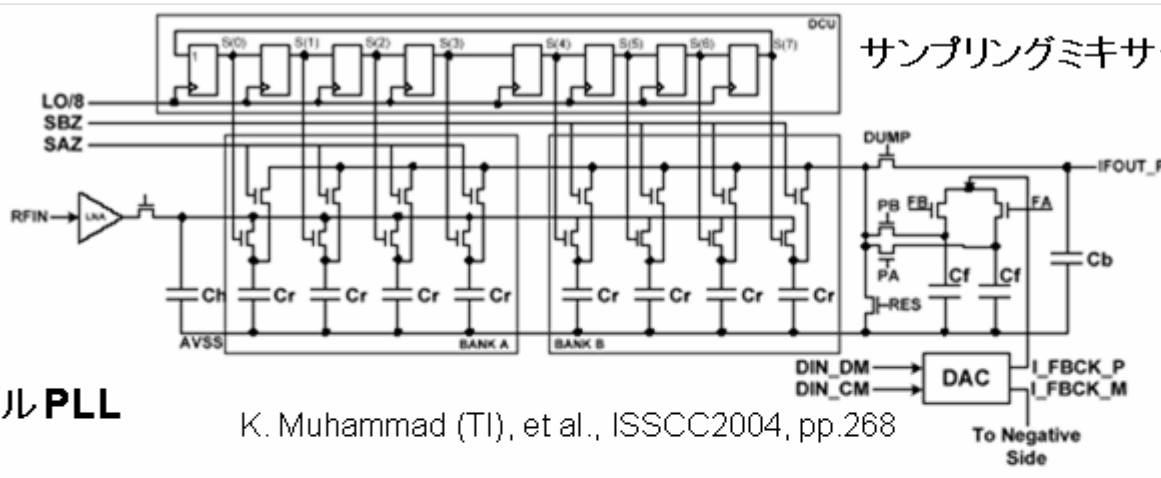


QUALCOM, CDMA2000用, CMOS

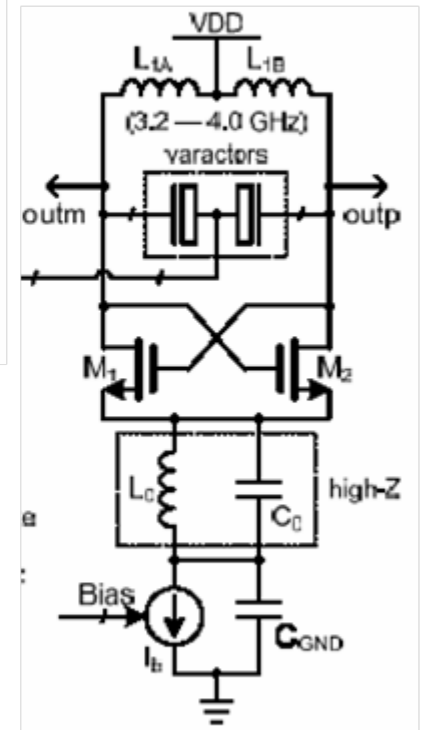
日経エレクトロニクス  
2004年11-22号

# デジタルRFアーキテクチャ

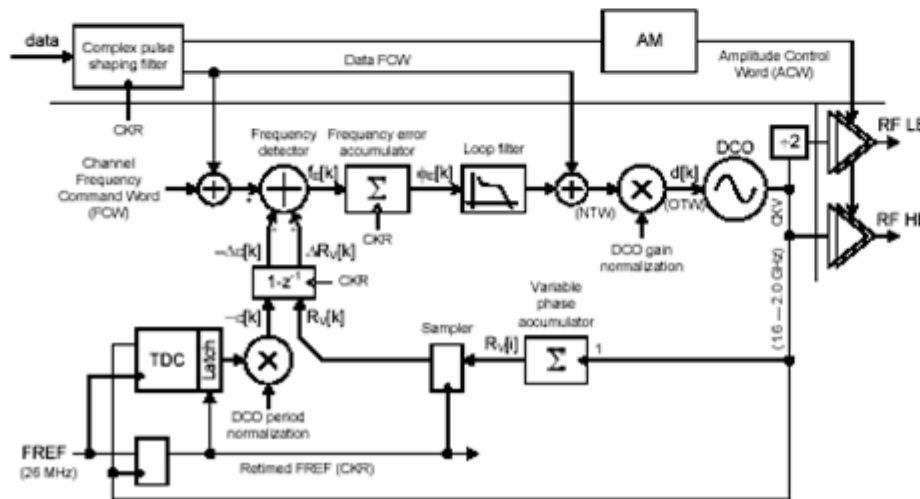
アナログ・RF回路のデジタル化は今後の大きな流れ



デジタルVCO



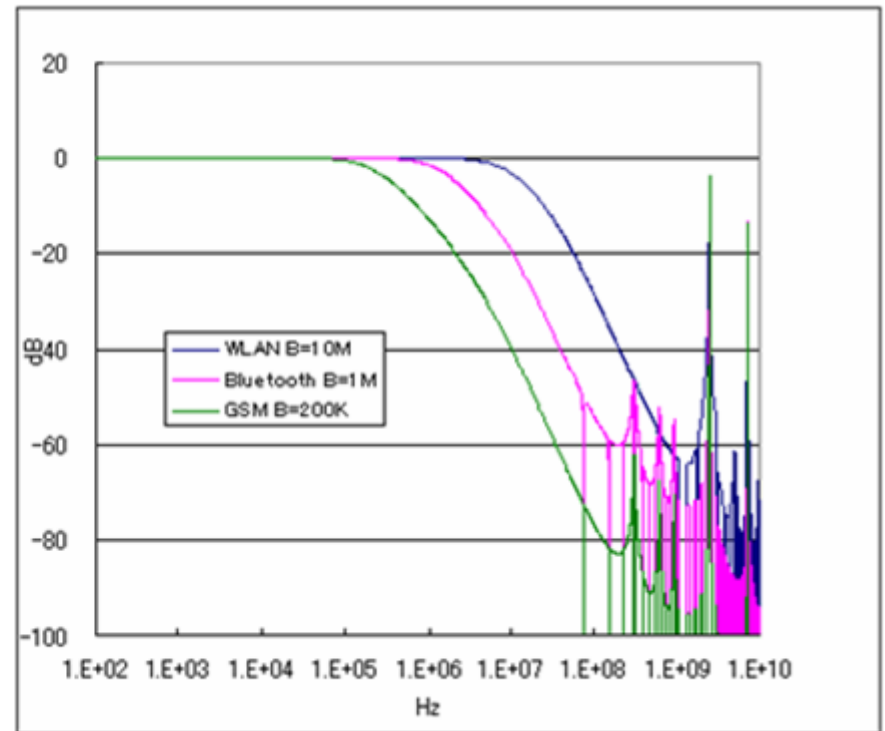
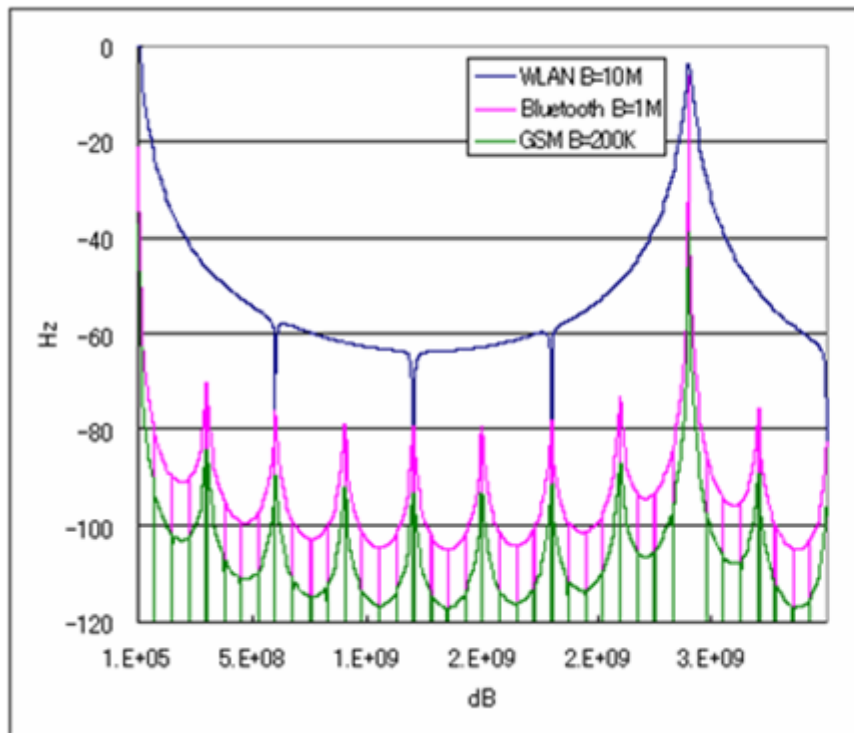
TI, ISSCC 2005, pp.316-317



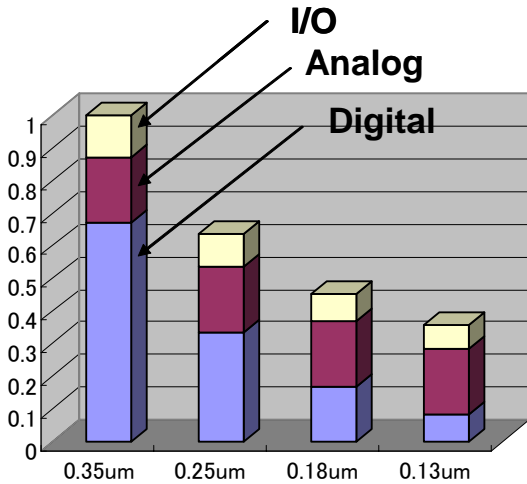
# RFフィルターの実現

RF信号をサンプリングし、電荷レベルの演算によりRFフィルターが実現できる。

容量比や平均化回数などを変えることによりフィルター特性を可変にできる



# アナログ混載技術の課題



Chip area

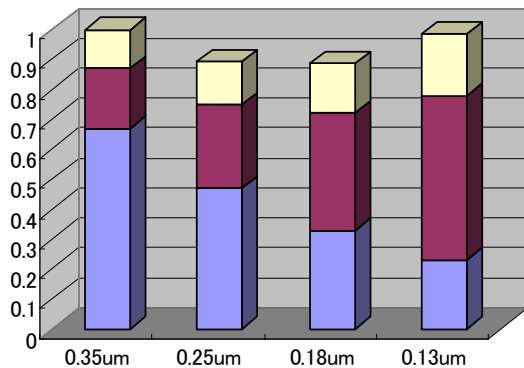
微細化CMOSへのアナログ混載の大きな課題はアナログ部の面積縮小が困難なことによるコストアップである。

高精度が必要→面積が増大  
低電圧化が困難→面積縮小が困難

今後の方向性

微細素子を用いて低電力化・高速化・小面積化を図り  
精度劣化はデジタル補正技術などで補う方向

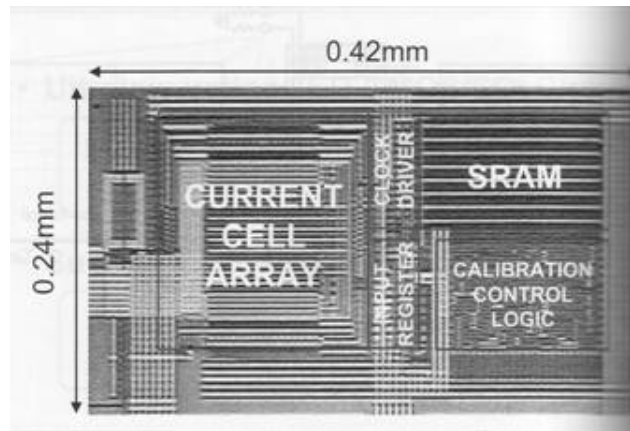
Wafer cost increases 1.3x for one generation  
(0.35um : 1)



Chip cost

14b 100MS/s DAC

1.5V, 17mW, 0.1mm<sup>2</sup>, 0.13um



Area: 1/50

Pd: 1/20

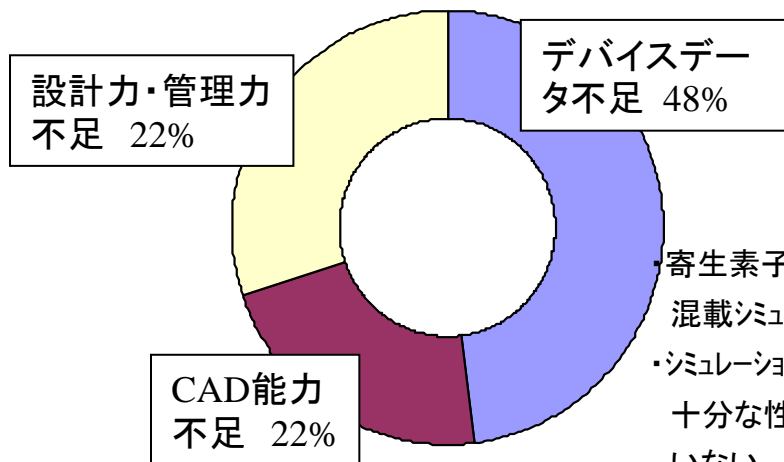
Y. Cong and R. L. Geiger,  
ISSCC 2003

# 設計環境

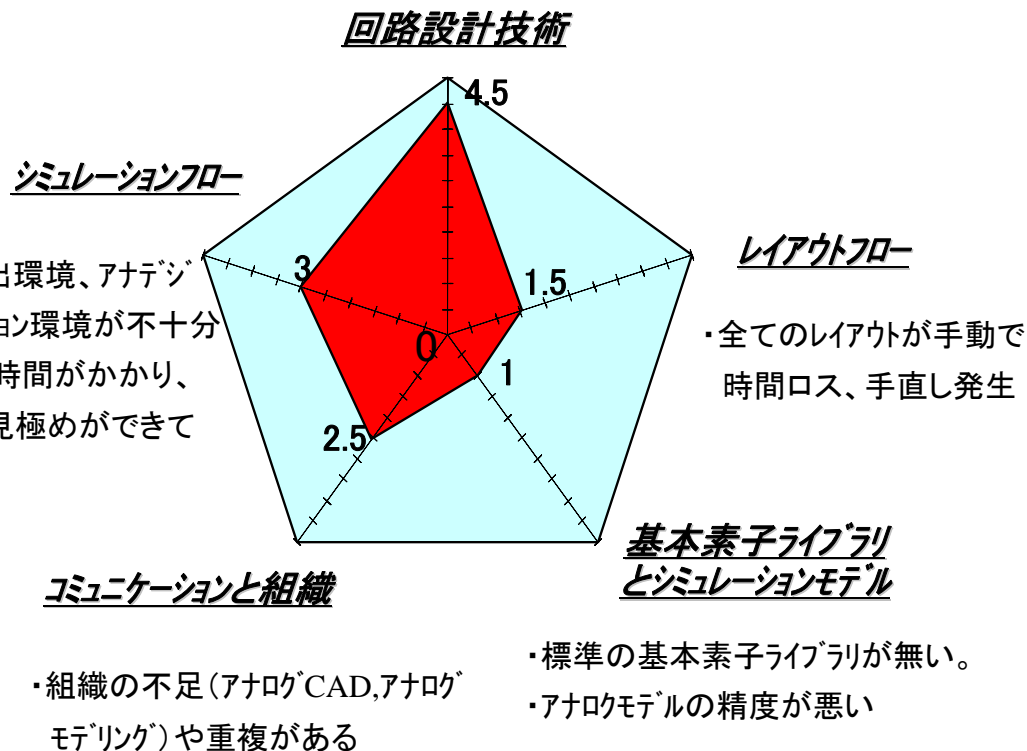
# アナログ設計効率および品質課題

アナログ回路の開発トラブルは多く、  
改善のためには現状分析から始めないといけない。

## トラブル分析

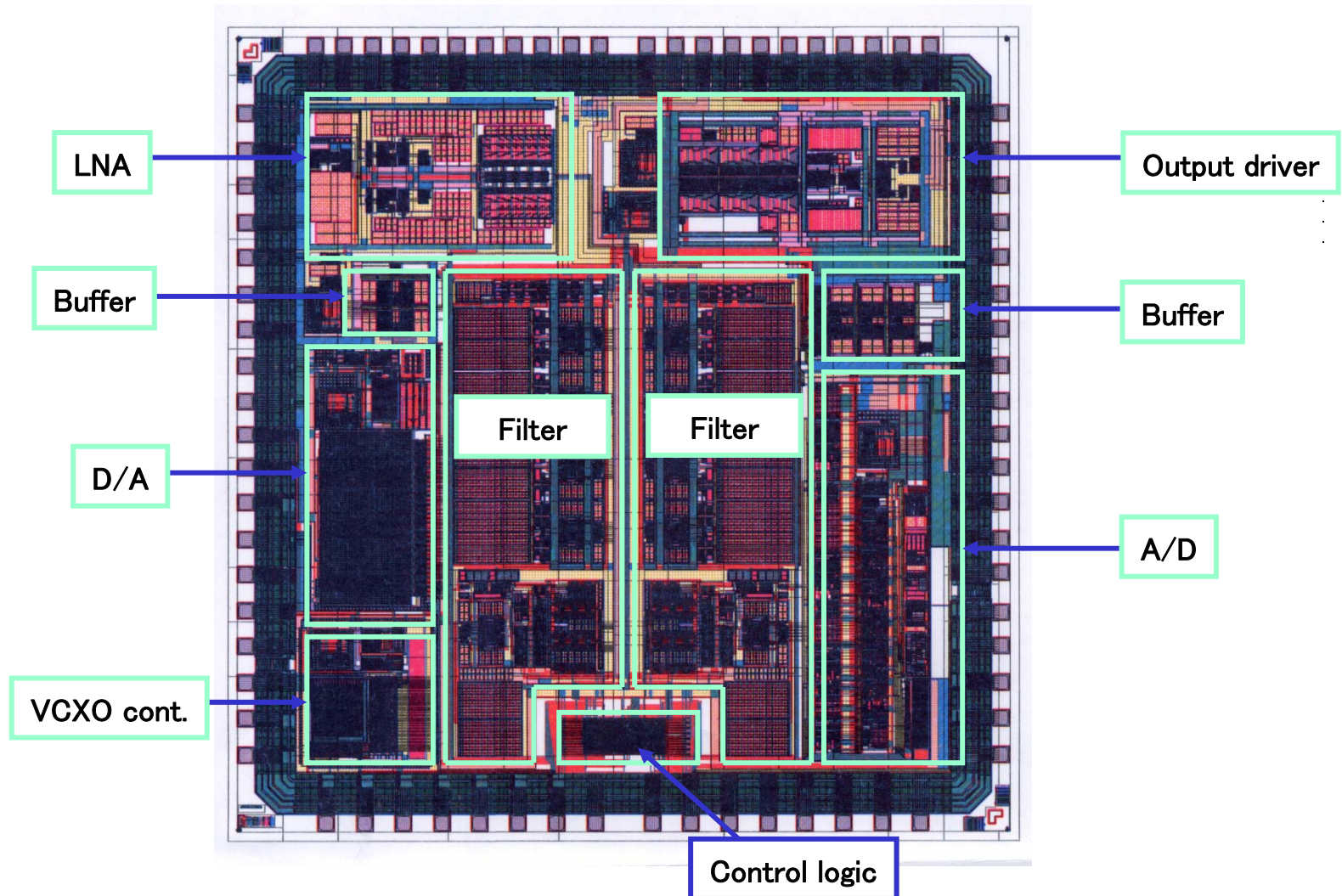


## 設計力分析



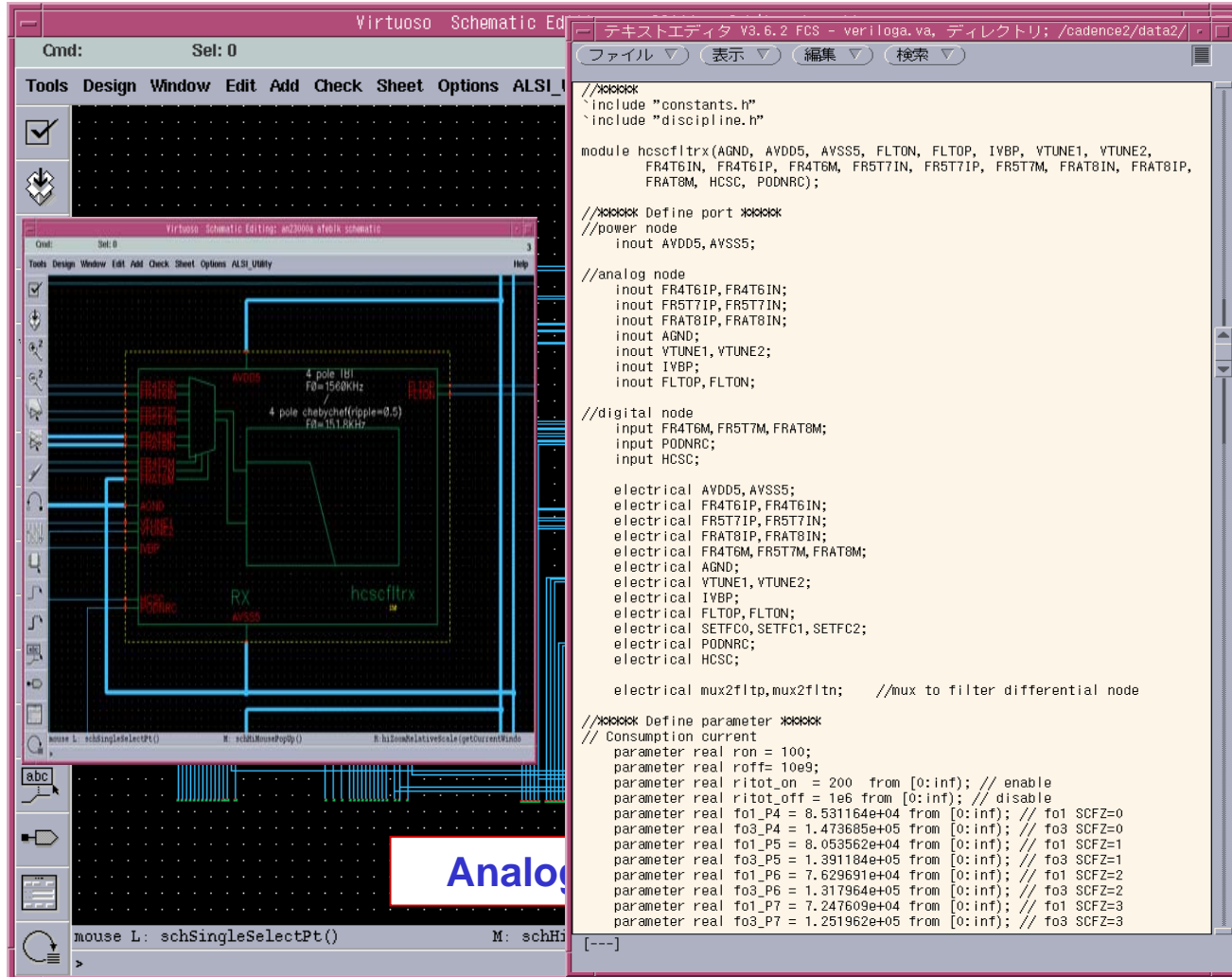
# アナログ機能記述言語を用いた設計

Example: Analog Front End chip for ADSL system.



# アナログ機能設計

アナログの場合も回路設計の前に機能設計を行う。



The image displays the Virtuoso Schematic Editor interface. The main window shows a schematic diagram of an analog circuit. The circuit includes a 4-pole Butterworth filter (F0=15.60kHz) and a 4-pole Chebyshev filter (ripple=0.5, F0=15.18kHz). The circuit is connected to various power and signal nodes, including AVDD5, AVSS5, and several differential input/output pairs (FR4T6IP, FR4T6IN, FR5T7IP, FR5T7IN, FRAT8IP, FRAT8IN, FR4T6M, FR5T7M, FRAT8M). The circuit is connected to a digital node (FR4T6M, FR5T7M, FRAT8M) and a power node (AVDD5, AVSS5). The circuit is also connected to a digital node (FR4T6M, FR5T7M, FRAT8M) and a power node (AVDD5, AVSS5).

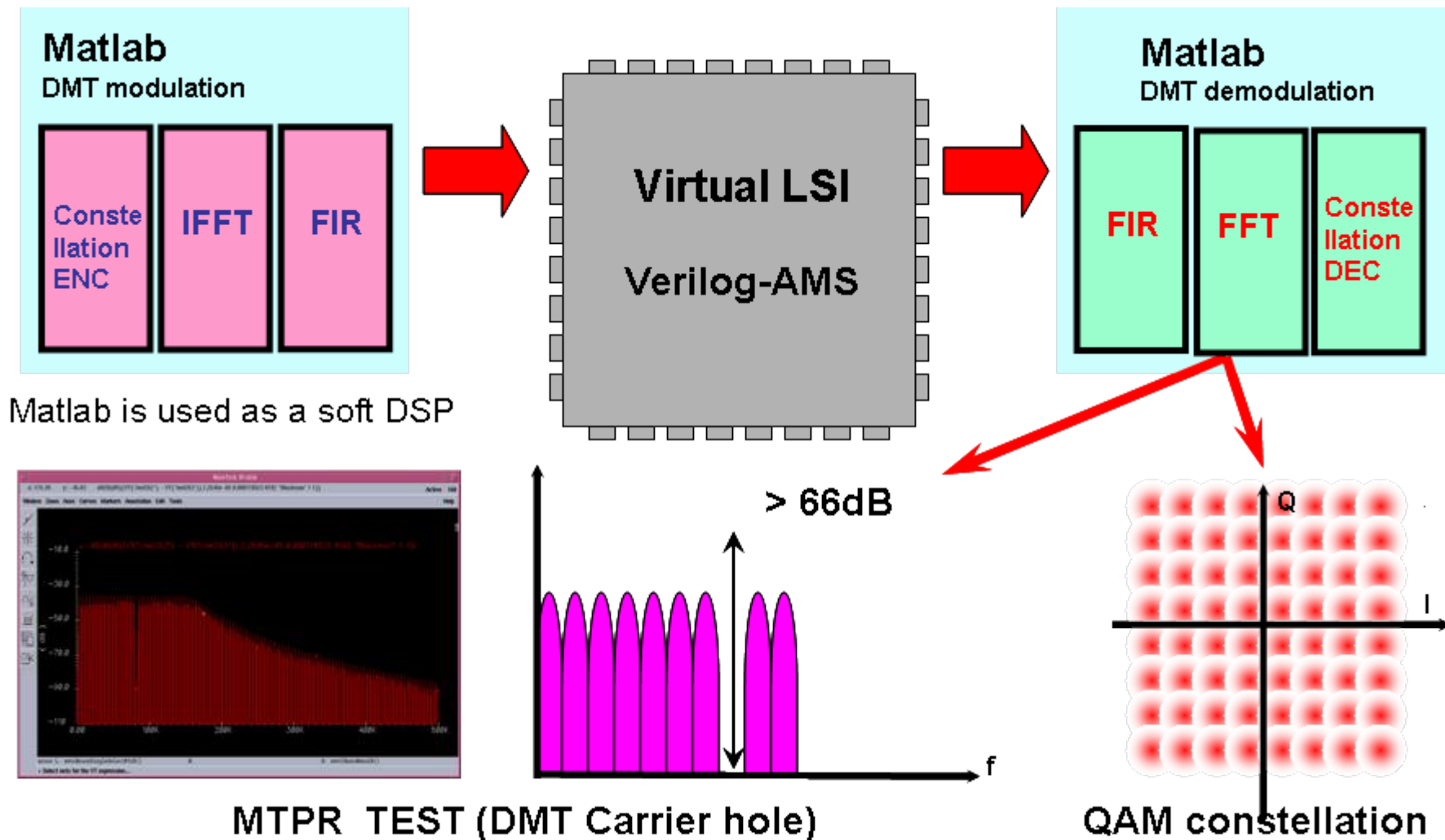
The right window shows the Verilog code for the circuit, which is a Verilog module named `hcscltrix`. The code defines the module's ports, including power nodes, analog nodes, and digital nodes. It also defines electrical parameters for the nodes and a parameter for the consumption current.

```
//*****  
`include "constants.h"  
`include "discipline.h"  
  
module hcscltrix(AGND, AVDD5, AVSS5, FLTON, FLT0P, IVBP, VTUNE1, VTUNE2,  
FR4T6IN, FR4T6IP, FR4T6M, FR5T7IN, FR5T7IP, FR5T7M, FRAT8IN, FRAT8IP,  
FRAT8M, HCSC, PODNRC);  
  
//***** Define port *****  
//power node  
inout AVDD5, AVSS5;  
  
//analog node  
inout FR4T6IP, FR4T6IN;  
inout FR5T7IP, FR5T7IN;  
inout FRAT8IP, FRAT8IN;  
inout AGND;  
inout VTUNE1, VTUNE2;  
inout IVBP;  
inout FLT0P, FLTON;  
  
//digital node  
input FR4T6M, FR5T7M, FRAT8M;  
input PODNRC;  
input HCSC;  
  
electrical AVDD5, AVSS5;  
electrical FR4T6IP, FR4T6IN;  
electrical FR5T7IP, FR5T7IN;  
electrical FRAT8IP, FRAT8IN;  
electrical FR4T6M, FR5T7M, FRAT8M;  
electrical AGND;  
electrical VTUNE1, VTUNE2;  
electrical IVBP;  
electrical FLT0P, FLTON;  
electrical SETFC0, SETFC1, SETFC2;  
electrical PODNRC;  
electrical HCSC;  
  
electrical mux2fltp, mux2fltn; //mux to filter differential node  
  
//***** Define parameter *****  
// Consumption current  
parameter real ron = 100;  
parameter real roff = 10e9;  
parameter real ritot_on = 200 from [0:inf]; // enable  
parameter real ritot_off = 1e6 from [0:inf]; // disable  
parameter real fo1_P4 = 8.531164e+04 from [0:inf]; // fo1 SCFZ=0  
parameter real fo3_P4 = 1.473685e+05 from [0:inf]; // fo3 SCFZ=0  
parameter real fo1_P5 = 8.053562e+04 from [0:inf]; // fo1 SCFZ=1  
parameter real fo3_P5 = 1.391184e+05 from [0:inf]; // fo3 SCFZ=1  
parameter real fo1_P6 = 7.629691e+04 from [0:inf]; // fo1 SCFZ=2  
parameter real fo3_P6 = 1.317964e+05 from [0:inf]; // fo3 SCFZ=2  
parameter real fo1_P7 = 7.247609e+04 from [0:inf]; // fo1 SCFZ=3  
parameter real fo3_P7 = 1.251962e+05 from [0:inf]; // fo3 SCFZ=3  
  
[---]
```



# 仮想LSIを用いたアナデジ混載システム検証

回路設計の前にアナログを含むシステムの機能検証を十分に行うことが重要



# 旧アナログと新アナログ

# 旧アナログと新アナログ

旧アナログと新アナログは相当違うものである

## 旧アナログ

アナログ製品のためのアナログ技術

TV, VTR, RF, 電源(レギュレータ)

主としてバイポーラ・Bi-CMOS

時間連続型

アナログ回路技術

Spice

日本、韓国

## 新アナログ

デジタル製品のためのアナログ技術

デジタル記録、デジタル表示

デジタル通信・ネットワーク

デジタル情報家電(DVD,DTV, デジカメ)

スイッチング電源

CMOS

時間分散型+時間連続型

アナログ回路技術, 信号処理技術

システム技術(制御、誤り訂正、通信方式)

Matlab, Verilog-AMS, Spector,

米国、欧州、台湾、韓国など世界規模

# 新アナログの系譜

- 80年代 Bell研やUCBを中心とする音声Codecの開発
- ・スイッチキャパシタフィルタ
  - ・ $\Sigma \Delta$  ADC
  - ・パイプライン型ADC (  $\Sigma \Delta$  ADCの基本発明は東大の猪瀬教授)

日本でもNTT通研を中心とする研究が盛んだった

- ・Mash方式  $\Sigma \Delta$  ADC

民生用途では電機各社がADC, DACの開発でリードしていた

ビデオカメラやTV, VTRがあったため

しかしながら、NTTの民営化や家電が完全デジタル化までには至らなかったために次第に衰退した  
また、米国は企業から大学に人が移動し、MOSISプログラムにより、CMOSでは大学でもIC設計・試作が可能になったために大学でアナログCMOS技術開発が進んだ。

日本の大学ではIC設計・試作ができないことや、産学間の連携が無いとため、技術が衰退した。

# 新アナログの系譜

90年代

90年代に米国は急激に発展した、日米間には圧倒的な差がついた

## デジタル記録・デジタルネットワークの進展

ADCとアナログ・デジタルフィルターやクロックリカバリ技術を用いたデジタルリードチャンネルや波形等価技術の開発が盛んになった

HDD, Ethernet, LVDS, USB, Rumbas IF

- ・CTフィルター
- ・クロックリカバリ
- ・デジタルリードチャンネル
- ・超高速インターフェース

- ・LSI設計会社の出現
- ・ファウンドリーサービスの出現
- ・インテルやIBMなどのPCメーカー主導

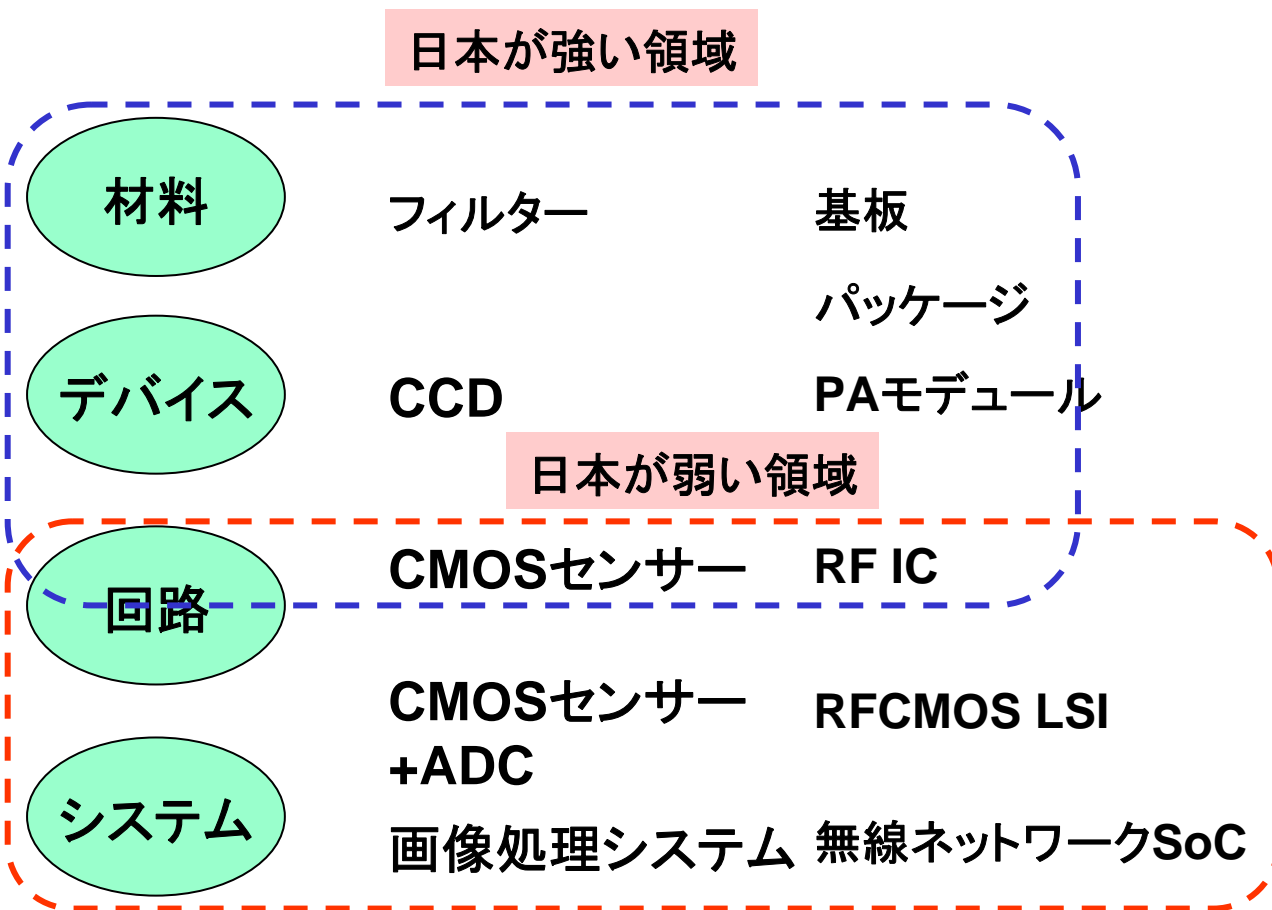
## RF CMOS技術の開発 ワイヤレスネットワークLSIの進展

UCLA, Stanford, KUL等の大学で技術と人材を輩出  
Atheros, Broadcomなどの大学発ベンチャー が出現

## ADI, Maxim, Linearなどのアナログ専門メーカーの業績拡大

# システム技術

日本は材料・デバイスなど、あまり分野を横断しない製品が強く  
回路・システムなどの多くの技術分野を必要とする製品ほど弱い



# 日米間に圧倒的な差がついた理由

日本は欧米に完全に立ち後れてしまった

- 米国主導のマーケット
  - HDD: IBMとそのスピンアウト
  - ネットワーク: インテル主導
  - 高速IF: インテルとランバス主導
- ビジネス構造の転換
  - 設計会社・IP会社の勃興
  - ベンチャー企業の勃興(大学やIBMからスピン)
  - ファウンダリービジネスの勃興
  - インターネットにより世界規模のビジネスが可能に
- アナログ専業メーカーの発展
  - 専門化により世界トップ技術と技術者を集約
  - 基地局、ネットワーク、計測器など技術主導マーケットが開花
  - NTTとベル研の崩壊により技術が民間に
- 大学での教育・研究活動の成果
  - RFCMOS技術は欧米の大学が育てた
  - 大学発ベンチャーの勃興
  - 世界中から優秀な人材が集まった

こういうことをまだ認識できない日本人が多い  
なぜならばこれらは日本抜きで起こったからである  
本当の危機は状況認識ができないことから起こる

# 今後のビジネス

- **デジタル家電**
  - 薄型TV:あと数年で決着、市場は固まる
  - DVD, デジカメ:既に成熟
- **携帯電話**
  - デジタル家電機能は携帯へ集約
  - 携帯のメインSoCは海外メーカーが優勢
  - サブ機能(カメラ、デジタル放送、ソリッドメモリ)は日本主導
- **放送と通信の融合**
  - これから本格化(ワンセグ、ブロードバンド)
  - 日本メーカー主導の可能性
- **車載**
  - 今後も日本が主導
- **センサーネットワーク 家庭用ネットワーク**
  - 徐々に浸透、日本が主導
- **環境・医療**
  - 今後の有望分野
  - 小型機器関係は日本が主導
- **ロボット**
  - ? 当分あまり大きな市場は期待できないか?

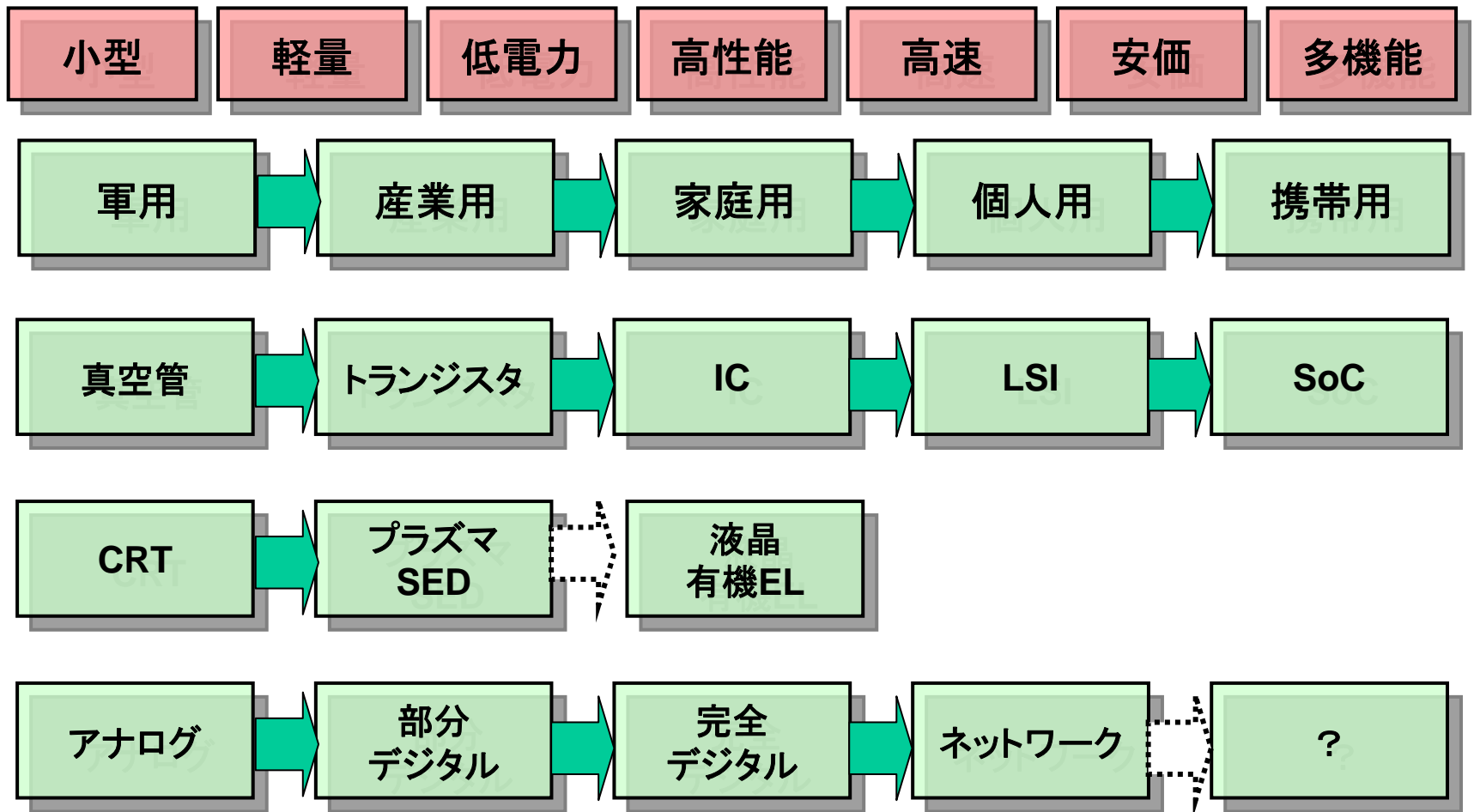
将来のことは分からないが、日本主導であることは確か  
ディスプレイ、放送、車、センサー、実装、環境・省エネ、ロボットなど今後期待できるものは  
幸いなことに日本が強い

米国は基本的にPC文化であり、既に成熟している。今後も期待できない。



# エレクトロニクス的发展と危機

日本の電機メーカーは要するにこういうことをまじめにやってきた  
もうそろそろ最終局面に入ろうとしている。次のネタは？



# 技術者の育成

アナログ回路の性能は技術者の能力への依存が高いため  
如何に技術者の能力を高めるかが重要である

# 松下電器にて技術者教育に取り組んだきっかけ

---

- 1997年、アナログCMOS回路設計の仕事が爆発的に増えた。しかし、当時アナログCMOS回路設計の経験者は10人程度しかいなかった。(各コアに最低5人は必要)
  - システムLSIのインターフェース回路の開発
    - USB, IEEE 1394, Ethernet, LVDS  
FTTH, ADSL, DVIなど
  - DVDの信号処理
    - デジタルリードチャネルの開発
  - CMOSセンサーおよび周辺回路の開発
    - CMOSイメージセンサーの開発
    - デジカメ用信号処理回路
  - ワイヤレスシステムの増加
    - Bluetooth, Wireless LAN
  - 低電圧・低リーク用回路技術
  - アナログIP開発の増加(各デザインルールに対応)

# 対応策

---

- **新入社員の確保**
  - 大学からアナログCMOS設計の経験のある学生を採用  
(豊橋技科大、広大、熊本大、京大、など)毎年10名程度を継続的に採用
- **新人教育**
  - 課長クラスを動員して、アナログCMOS設計教育講座の開講
- **設計マネジメント体系の確立**
  - デザインフローの確立
  - データベースの確立
  - デザインレビュー制度
- **アナログ設計EDAの強化**
  - 数社とパートナーシップの締結
  - 設計EDA共同開発
  - ベンチャー企業への投資
- **米国・欧州有力大学との連携**
  - UCLA, Stanford, KULなど
- **設計の外部委託**

# 企業の技術者の課題

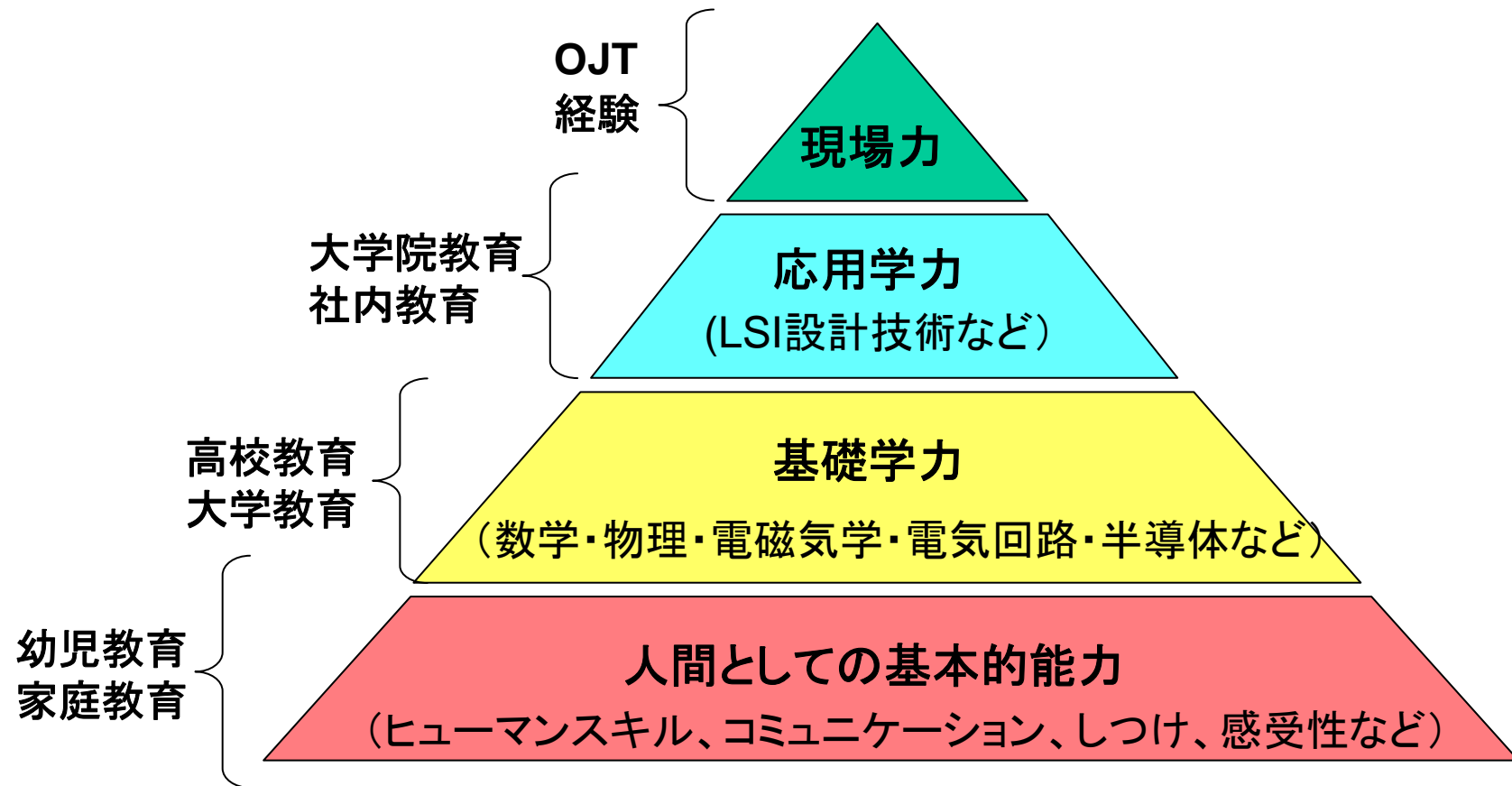
---

大学に来てからは入社3年～5年の企業の技術者を研究員として受け入れてきた。  
企業人および大学での経験から

- 基礎知識の不足
  - 基本概念を教わっていない。理解していない。
- 仕事の進め方の幼稚さ
  - 段取りが組めない。先が読めない。(いつまでに何をすべきか)
- ビジネス感覚の欠如
  - 開発製品の性能・コスト・発売時期(=競争優位性)を意識していない。
- 技術者としての誇り
  - 少しでも良いものを作ろう
  - 不完全な仕事をしない
- 人間としての基本
  - 論理的な説明ができない
  - 勘が働かない
  - 感受性が鈍い

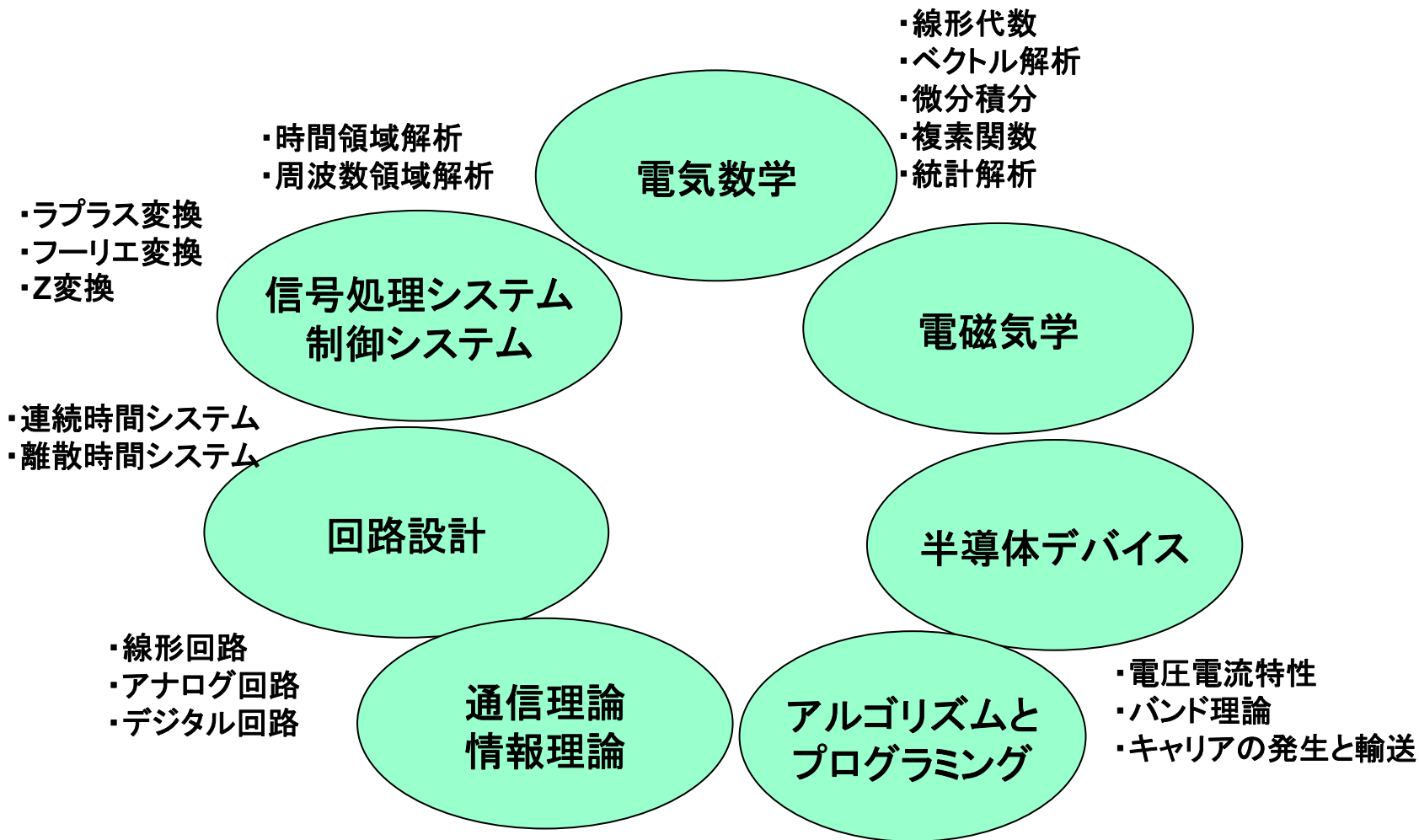
# 技術者に必要な能力

基礎から開発現場までの積み重ねが必要である



# 回路設計者が必要な基礎知識

これらの基礎的コンセプトは学部段階でしっかり学ぶことが重要

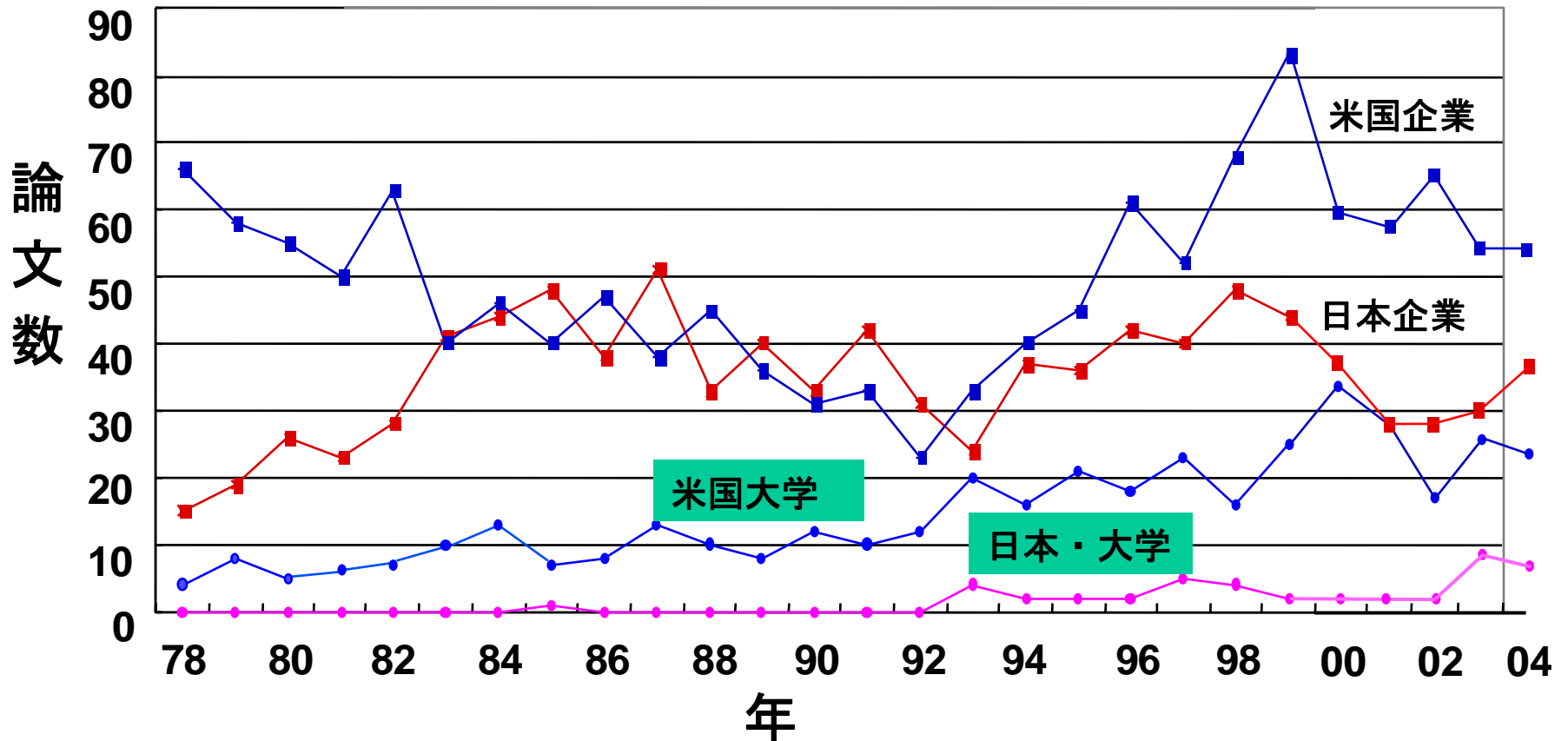


# ISSCC論文数推移

LSI設計の最高の学会ISSCCにおける発表件数（設計技術力を示している）

日本の大学は米国に比べて 1/5～1/10程度である

日本の大学の強化の必要性が認識された。

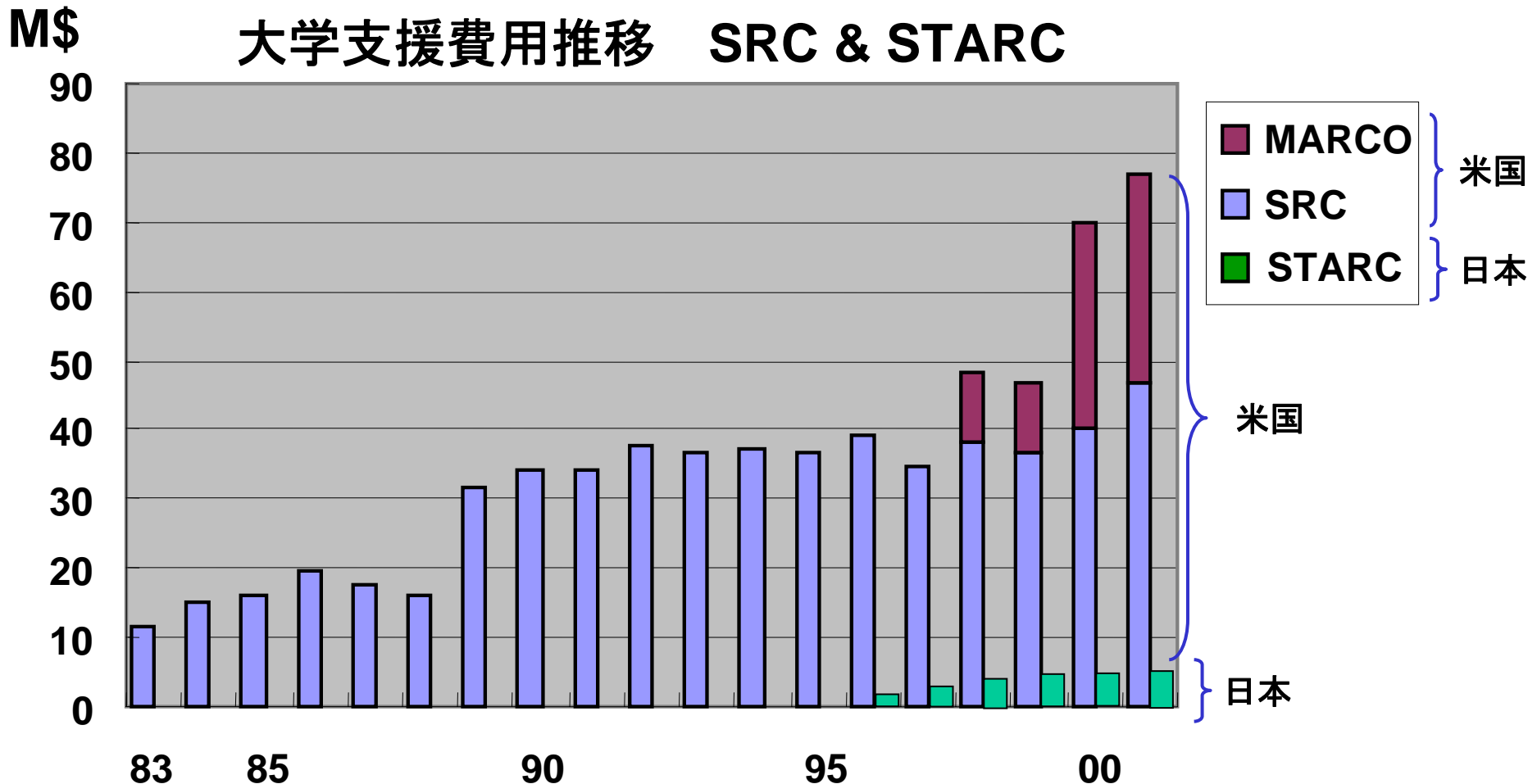




# 産業界の大学支援

半導体関連の大学支援は日本は5億円に対し、米国は100億円と大幅に多い。

米国は20年以上前から大学を支援してきた



# UCLA EEグループの研究発表

UCLAの電気・電子工学科では年1回、2日間で先生とドクターの学生(100名程度)が企業の方を招いて発表会を行なっている。研究とプレゼンのレベルの高さに感心する。

米国では博士は”雇う”ものである。450万円/人・年 程度の”給与”を支払う

UCLA Electrical Engineering Department  
**ANNUAL RESEARCH REVIEW 2001**  
October 15-16, 2001  
Covel Commons, Sunset Village  
University of California, Los Angeles



The UCLA Electrical Engineering Department is pleased to announce the Annual Research Review (ARR) for 2001. The Review is a forum in which graduate students present their latest research results and answer questions from industrial and government sponsors; attending guests gain advanced access to new and ground-breaking research. We cordially invite you to join us for two days of cutting-edge science and opportunities to network with faculty, graduate students, industry, and government representatives.

This year's event will be held at UCLA's Covel Commons conference facility. The Review will include one plenary session and three parallel regular sessions (both days), with approximately 100 presentations. Luncheon will be provided for both days, and a complimentary CD containing all presented material will be given to each attendee.

We look forward to seeing you at this exciting event!

M.C. Frank Chang, Program Chair  
Rick Wesel, Program Vice-Chair  
Yahya Rahmat-Samii, Department Chair

MONDAY, OCTOBER 15, 2001	
Registration / Continental Breakfast	8:00 - 9:00
Welcome & Department Overview	9:00 - 9:30
Physical Electronics Overview	9:30 - 10:15
Break	10:15 - 10:30
Signals & Systems Overview	10:30 - 11:15
Break	11:15 - 12:00
Circuits & Embedded Systems Overview	11:15 - 12:00
Luncheon	12:00 - 1:30
Afternoon Parallel Sessions	
RF Systems and Baseband Processing	1:30 - 3:10
Lasers and Detectors	1:30 - 3:10
Source and Channel Coding	1:30 - 3:10
Break	3:10 - 3:40
Analog and RF Circuits	3:40 - 5:20
Optical MEMS and Photonic Crystals	3:40 - 5:20
Microwave Amplifiers and Systems	3:40 - 5:20
Reception	5:30 - 6:30

TUESDAY, OCTOBER 16, 2001	
Continental Breakfast	8:00 - 8:20
Morning Parallel Sessions	
MEMS	8:20 - 10:00
Modulators & Microwave Photonics	8:20 - 10:00
Break	10:00 - 10:20
Microwave Passive Components	10:20 - 12:00
Neuroelectronics	10:20 - 12:00
Antennas I	10:20 - 12:00
Signal Analysis & Speech Processing	10:20 - 12:00
Luncheon	12:00 - 1:30
Afternoon Parallel Sessions	
Digital Signal Processing Systems	1:30 - 3:10
Antennas II	1:30 - 3:10
Estimation	1:30 - 3:10
Break	3:10 - 3:40
Embedded Computing Technologies	3:40 - 5:20
High Speed, High Performance Devices	3:40 - 5:20
Networks & Optimization	3:40 - 5:20

For complete and up-to-date information on the Technical Program, including titles of presentations and abstracts, please see the Annual Research Review website at:  
[www.ee.ucla.edu/arr/](http://www.ee.ucla.edu/arr/)

Posters of all presentations made during the Annual Research Review will be on display throughout the conference.

# 大学でのLSI設計・試作の成果

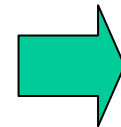
## RF-CMOS の研究・開発・実用化

大学が技術と産業を変えた。LSIを実際に設計・試作できたからこそ実用化できた。

大学での研究



ベンチャー企業



新産業分野の創生

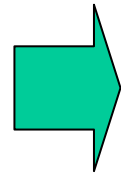
ワイアレスネットワーク

UCLA: A. Abidi, B. Razavi  
K.U.L: M. Steyaert, J. Crols  
Stanford: T. Lee, B. Wooly  
A. Hijimiri

CSR (Cambridge)  
Atheros (Stanford)  
Broadcom (UCLA)

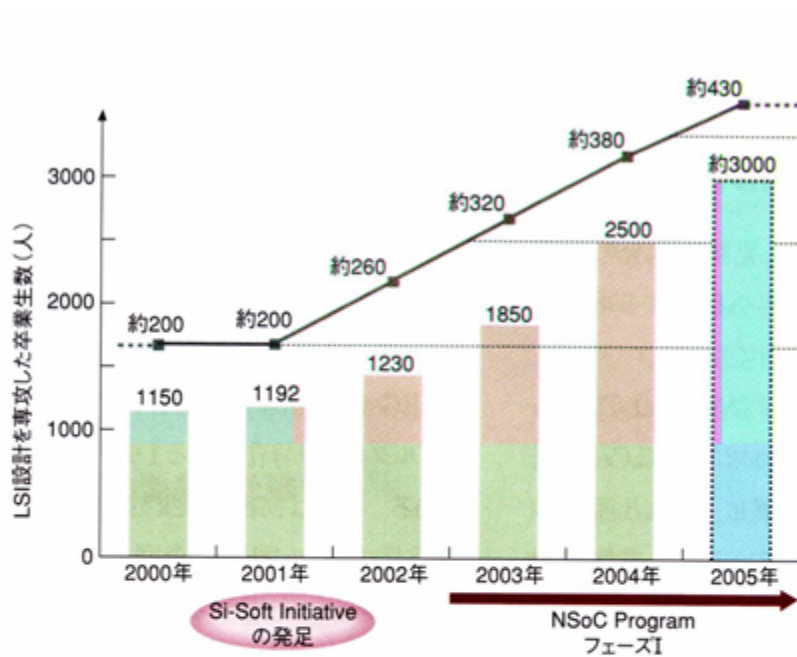
Bluetooth  
Wireless LAN

市場: 携帯電話  
デバイス: バイポーラ  
企業: 大企業のみ

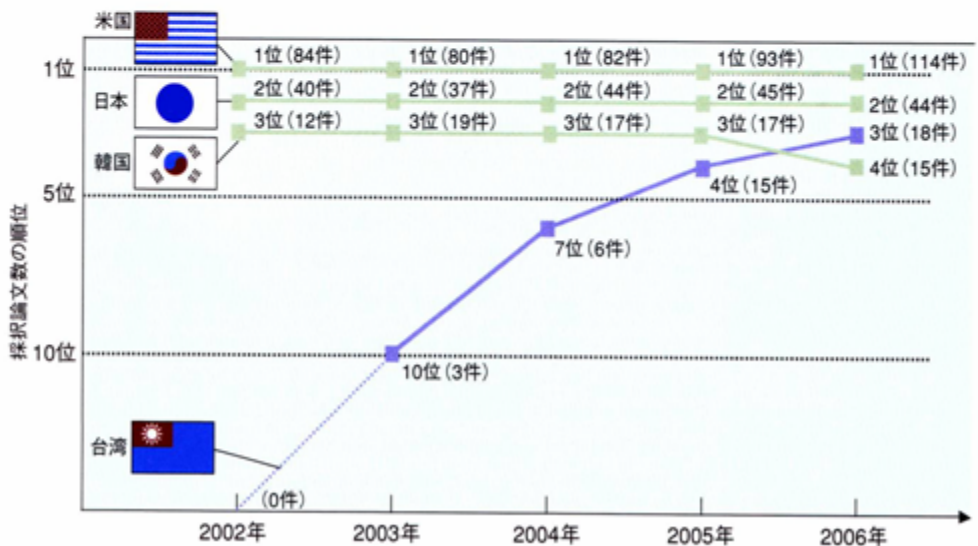


市場: ワイヤレスネットワーク  
デバイス: CMOS  
企業: ベンチャー中心

# 台湾のSoC設計力強化策の効果



LSI設計担当教員: 430名  
 (日本は100名程度)  
 卒業生: 3000名  
 設計レベルの急上昇  
 2002年: ゼロ件 2006年: 18件(3位)



日経エレクトロニクス 2005年12-5, p. 55

図6 「ISSCC」における採択論文の推移

# 東工大での産学連携の推進

---

- 産学連携推進本部の設置
- 知財権確保の強化
- 大学発ベンチャーの創出
- 企業との戦略的なパートナーシップ
- 共同研究の奨励
- MOT (Management Of Technology)の推進
- 寄付講座の設置
- 民間からの多様な人材登用
- 兼業制度

# 松澤研究室

## 先端アナ・デジ混載LSI技術の可能性の追求



助手: 1名  
秘書: 1名  
受託研究員: 6名  
博士課程: 3名→5名  
修士課程: 5名→7名  
学部4年: 3名  
研究生: 1名

### 企業並みの設計環境

ファウンドリーサービスを用いた  
90nm CMOSや0.18 $\mu$ mでの試  
作が可能



# 松澤研究室の研究スコープ

---

## 先端アナ・デジ混載LSI技術の可能性の追求

- **基本回路の開発**
  - 高性能ADC/DAC
    - Pipeline: 10b, 200MHz 50mW (0.18um)共同研究
    - デジタルRFに適した $\Sigma \Delta$ ADC (0.18um)共同研究
    - 超低電力SAR ADC 共同研究
    - 14bit, 100MHz DAC (0.18um)
    - デジタルアーキテクチャRF回路
      - フルデジタルシンセサイザー
      - サンプリングミキサー/フィルター
- **応用システムLSIの開発**
  - Gbpsのミリ波LSI
  - 超低電力センサーワイアレスネットワークLSI (膀胱内圧測定チップ)
  - マイクロアナログテスト技術
- **体系化理論化**
  - 微細・低電圧CMOSアナログ回路の設計指針

# 産学連携の大学側の意義

---

- 活きた課題が分かる
  - 良い課題が良い研究の第一歩
    - 課題がなければ研究は要らない
    - 論文や学会発表だけを見ていてはブレークスルーは生まれない
- 製品レベルの開発をやってみなければ技術も人材も育たない
  - 細部に神様は宿る
  - 競争力のある製品を開発する真剣勝負で技術者は育つ
    - 企業とのデザインレビューは力がつく
    - 成功することで自信がつく
  - 実際に役に立つ製品を開発する楽しさは技術者の原点



# 教育に対する考え方

---

- 学部教育
  - 基礎学力の徹底養成
  - より広い知識を求める
    - 電気・電子はもっと情報系の知識が必要
  - 4年の前期はもっと授業があっても良い
    - 集中講義などで授業を増やす
- 大学院教育
  - 全入時代の大学院教育のあり方論議が必要
    - 現在は野放しのままと言ってよい
    - より実践的な課題解決経験を積ませる (MBA化)
    - 深い知識とともに、仕事がすぐにできるようにする教育が必要
    - もっと必要単位数を増やす
  - 博士の重点化のためには内容の充実が必要
    - 現在のレベルでは企業は評価しない
    - 博士に行かせるよりも企業で実践教育をするほうがまし
    - 企業への発表会や研究室横断のゼミなどで鍛える

# アナログ回路設計セミナー

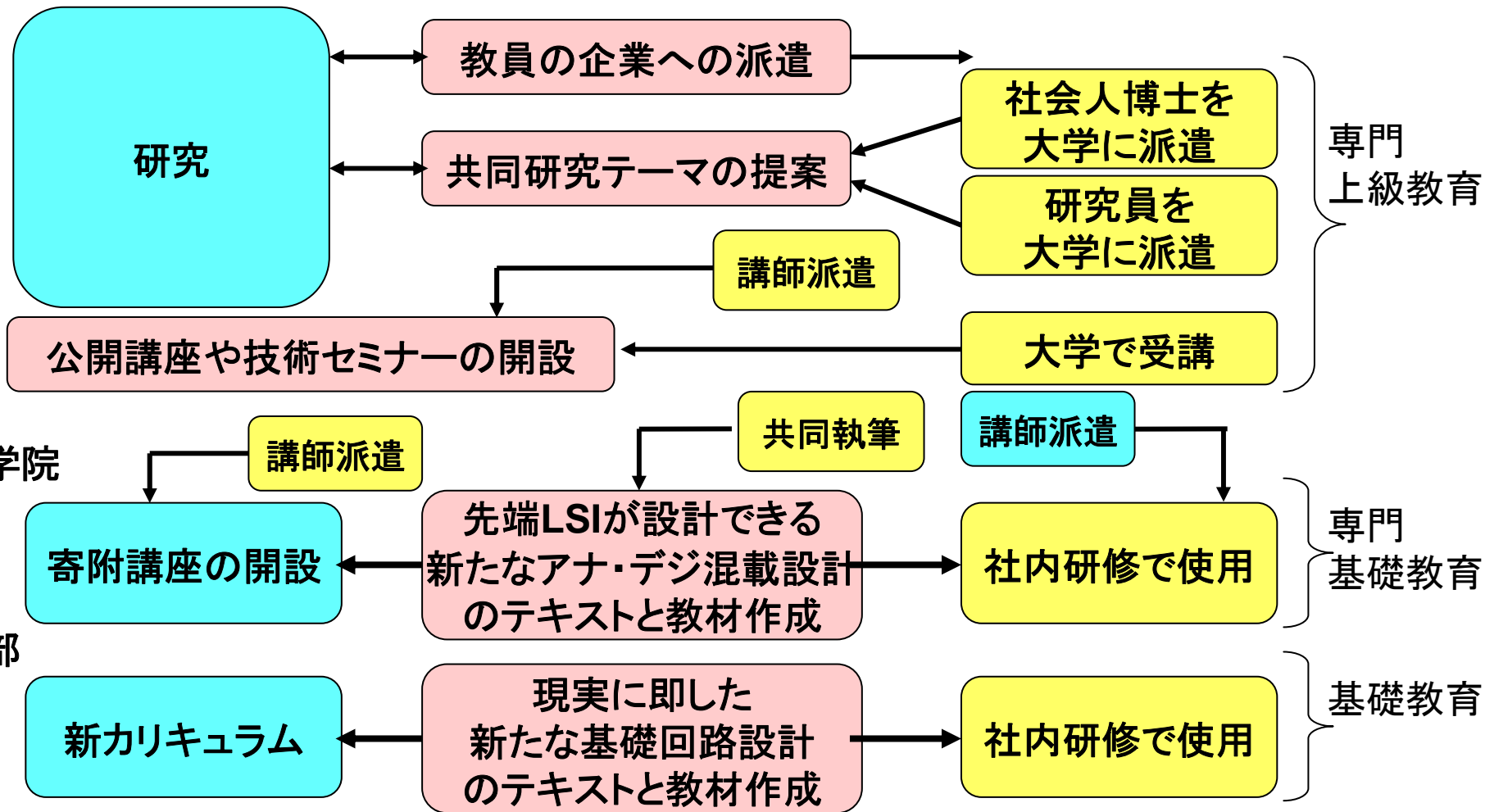
---

現在、主として企業の回路設計者を対象としたアナログ回路設計のセミナーを行っている。  
100名以上の技術者が参加している。技術者向け教育のニーズの高さが伺える。

- 第1回 2005年 6月11日(土)★ 電子回路設計とアナログ・デジタル信号処理の基礎
- 第2回 7月 2日(土)★ CMOSデバイス
- 第3回 7月23日(土)★ アナログCMOS回路とOPアンプ設計の基礎
- 第4回 8月27日(土) 高速CMOS ADC,DAC設計 (1)
- 第5回 10月 1日(土) 高速CMOS ADC,DAC設計 (2)
- 第6回 10月29日(土) アクティブCMOSフィルター設計
- 第7回 11月19日(土)  $\Sigma \Delta$ ADC,DAC設計
- 第8回 12月10日(土) PLL/DLL設計
- 第9回 2006年 1月14日(土) RFCMOS回路設計
- 第10回 2月18日(土)★ 回路・システムシミュレーション技術
- 第11回 3月11日(土)★ アナログ・デジタル混載LSI設計

# まとめ：教育における産学連携

産業界と大学が共同で技術者を育成することが必要である



# 工学部の原点に帰る

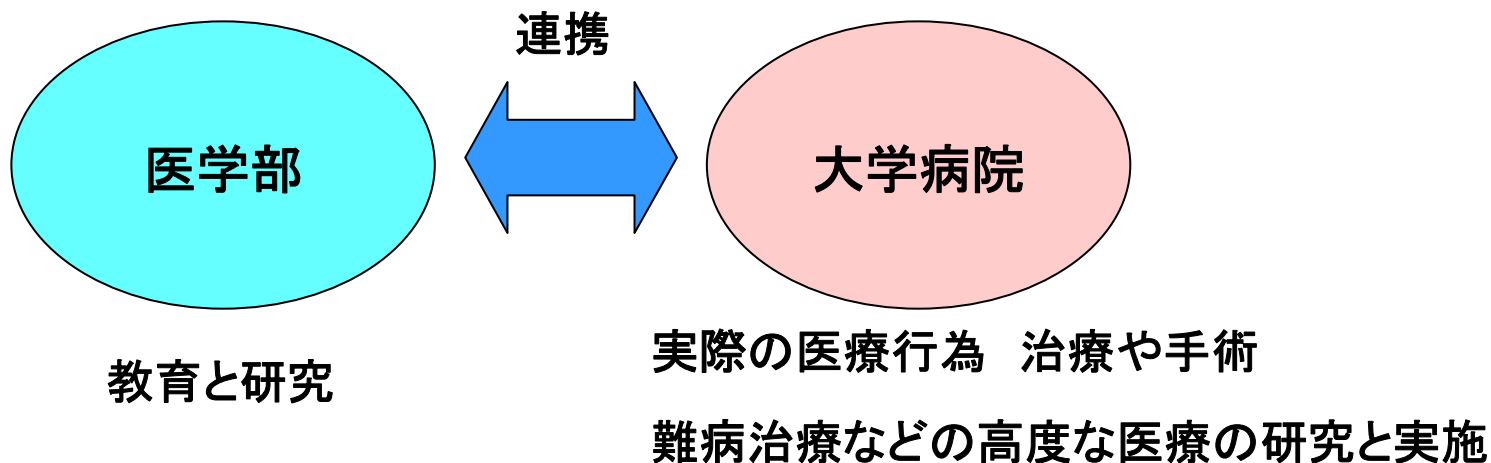
産業界から離れた工学部はあり得ない

工学部は製品・技術開発ができる技術者を育成することが使命ではないのか？

例えば医学部の使命のひとつは医者を育成することであろう。

患者を治療できない医師、手術ができない外科医などが許されるわけがない。

医学部が大学病院を有する理由を考えよう



実践を通じた医療技術の向上と医師(学生・教員)の教育

# まとめ

---

- ビジネス
  - そろそろポストデジタル家電の取組みが必要
  - 世界シェア20%以上を目指す
  - 開発・製造を一体にした全体最適化が必要
  - 開発効率の徹底向上が必要
- 技術
  - デジタル時代のアナログ技術の認識
  - CMOS回路技術だけでなく、信号処理技術やシステム技術が重要
  - 世界(のレベル)を知れ
- 人材
  - 新たな人材育成戦略の確立が必要
  - 人材育成の産学連携が不可欠
  - 基礎教育と専門家教育は両輪