



LSIとシステムのワークショップ  
IEEE SSCS Japan Chapter  
Academic Research Award

Tokyo Institute of Technology  
Haosheng Zhang 殿, Hans Herdian 殿, AravindTharayil  
Narayanan 殿, Atsushi Shirane 殿, Kenichi Okada 殿  
Ricoh  
Mitsuru Suzuki 殿, Kazuhiro Harasaka 殿, Kazuhiko  
Adachi 殿  
AIST  
Shinya Yanagimachi 殿

「An ultra-low-power atomic clock based  
on CMOS probing and locking loop」

LSIとシステムのワークショップ2019ポスターセッションにて発表の表記ポスターは審査員による選考の結果受賞にふさわしい優秀な研究発表と認められました

これを讃えIEEE SSCS Japan Chapter  
Academic Research Awardを贈呈いたします

2019年5月14日

IEEE Solid-State Circuits Society  
Japan Chapter  
Chair Ryuichi Fujimoto